

Министерство науки и высшего образования Российской Федерации
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Магнитогорский государственный технический университет им. Г.И. Носова»

Многопрофильный колледж

**МЕТОДИЧЕСКИЕ УКАЗАНИЯ
ДЛЯ ЛАБОРАТОРНЫХ И ПРАКТИЧЕСКИХ ЗАНЯТИЙ
МЕЖДИСЦИПЛИНАРНОГО КУРСА**

МДК.01.01 Цифровая схемотехника

**для обучающихся специальности
09.02.01. «Компьютерные системы и комплексы»**

СОДЕРЖАНИЕ

1 ВВЕДЕНИЕ	4
2 МЕТОДИЧЕСКИЕ УКАЗАНИЯ	5
Практическое занятие 1	5
Практическое занятие 2	6
Практическое занятие 3	11
Практическое занятие 4	12
Практическое занятие 5	14
Практическое занятие 6	15
Практическое занятие 7	16
Практическое занятие 8	18
Практическое занятие 9	20
Практическое занятие 10	22
Практическое занятие 11	24
Практическое занятие 12	26
Практическое занятие 13	34
Лабораторное занятие 1	40
Лабораторное занятие 2	44
Лабораторное занятие 3	47
Лабораторное занятие 4	50
Лабораторное занятие 5	55
Лабораторное занятие 6	59
Лабораторное занятие 7	62
Лабораторное занятие 8	67
Лабораторное занятие 9	70
Лабораторное занятие 10	73

1 ВВЕДЕНИЕ

Важную часть теоретической и профессиональной практической подготовки студентов составляют практические и лабораторные занятия.

Состав и содержание практических и лабораторных работ направлены на реализацию действующего федерального государственного образовательного стандарта среднего профессионального образования.

Ведущей дидактической целью практических занятий является формирование практических умений - профессиональных (умений выполнять определенные действия, операции, необходимые в последующем в профессиональной деятельности), необходимых в последующей учебной деятельности по профессиональным модулям.

Ведущей дидактической целью лабораторных работ является экспериментальное подтверждение и проверка существенных теоретических положений (законов, зависимостей). В соответствии с рабочей программой ПМ.01. «Проектирование цифровых систем», МДК.01.01 «Цифровая схемотехника» предусмотрено проведение практических и лабораторных занятий.

В результате их выполнения, обучающийся должен

уметь:

- выполнять анализ и синтез схем цифровых устройств;
- выбирать и применять ИМС при разработке схем цифровых устройств в соответствии с техническим заданием;
- проводить исследования работы цифровых устройств и проверку их на работоспособность, в том числе средствами специализированного ПО.

Содержание практических и лабораторных занятий ориентировано на подготовку обучающихся к освоению профессионального модуля программы подготовки специалистов среднего звена по специальности и овладению **профессиональными компетенциями:**

ПК 1.1. Анализировать требования технического задания на проектирование цифровых систем.

ПК 1.2. Разрабатывать схемы электронных устройств на основе интегральных схем разной степени интеграции в соответствии с техническим заданием.

А также формированию общих компетенций:

ОК 01. Выбирать способы решения задач профессиональной деятельности применительно к различным контекстам;

ОК 02. Использовать современные средства поиска, анализа и интерпретации информации, и информационные технологии для выполнения задач профессиональной деятельности;

ОК 04 Эффективно взаимодействовать и работать в коллективе и команде.

Практические и лабораторные занятия проводятся после соответствующей темы, которая обеспечивает наличие знаний, необходимых для ее выполнения.

Критерии оценки практического занятия:

Оценка «отлично» ставится, если задание выполнено верно.

Оценка «хорошо» ставится, если ход выполнения задания верный, но была допущена одна или две ошибки, приведшие к неправильному ответу.

Оценка «удовлетворительно» ставится, если в работе не получен ответ и приведено неполное выполнение задания, но ход выполнения задания верный

Оценка «неудовлетворительно» ставится, если задание не выполнено или если приведен правильный ответ, но решение отсутствует.

Критерии оценки лабораторного занятия:

Оценка «отлично» ставится, если эксперимент проведён, обработаны результаты, выполнены все задания, работа оформлена в соответствии с требованиями.

Оценка «хорошо» ставится, если были допущены ошибки при проведении эксперимента, обработке результатов или при оформлении отчёта.

Оценка «удовлетворительно» ставится, если эксперимент проведён, приведено неполное выполнение заданий.

Оценка «неудовлетворительно» ставится, если эксперимент не проводился, задание не выполнено.

ОПИСАНИЕ СТЕНДА И ОБЩИЕ РЕКОМЕНДАЦИИ ПО ВЫПОЛНЕНИЮ ЛАБОРАТОРНЫХ РАБОТ

При проведении лабораторных работ используется стенд в моноблочном варианте исполнения «Основы цифровой электроники», комплект соединительных проводов и цифровой осциллограф.

Описание стенда

Общий вид стенда «Основы цифровой техники» представлен на рис.1.

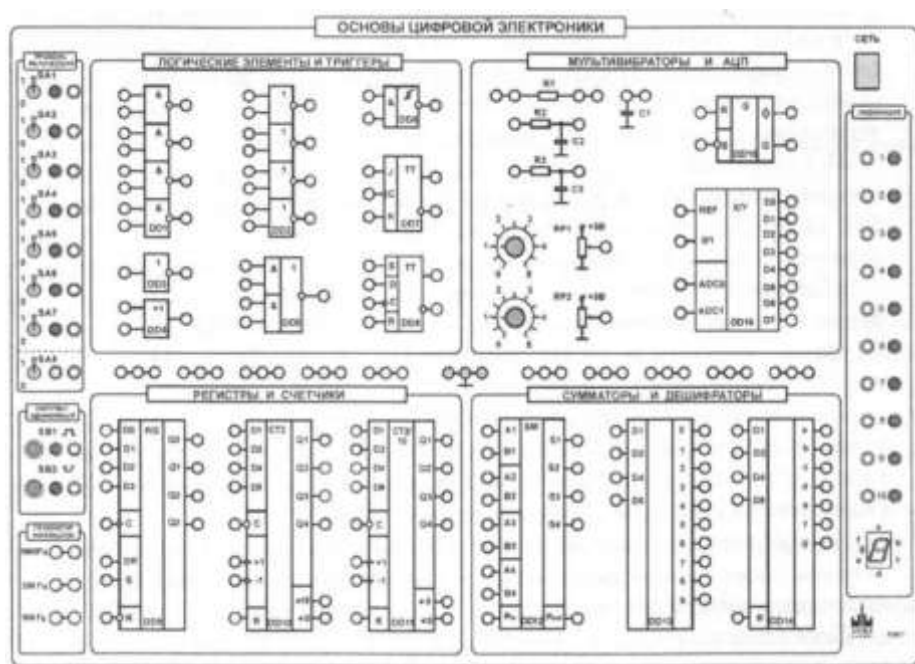


Рис. 1. Общий вид моноблока

Моноблок питается от однофазного напряжения 220 В. Клавишный выключатель питания (Сеть) расположен на передней панели, справа вверху. Моноблок содержит следующие основные функциональные части:

- **поле логических уровней**, позволяющих устанавливать на выходных гнездах уровни логического нуля или единицы;
- **поле одиночных импульсов**, позволяющих получить одиночный импульс нарастающий (положительный) либо спадающий (отрицательный);
- **генератор импульсов**, вырабатывающий три фиксированные частоты положительных импульсов 100 Гц, 200 Гц и 1600 Гц;
- **поле индикации**, на котором десять светодиодных индикаторов и один семисегментный, индицирующие нулевое или единичное (при свечении) состояние;
- **логические элементы и триггеры** - поле, на котором исследуются базовые логические элементы и триггеры;
- **регистры и счетчики** - поле, на котором исследуются сдвиговый и параллельный регистр, а также двоичный и двоично-десятичный счетчики;
- **сумматоры и дешифраторы** - поле, на котором исследуются полный сумматор и дешифраторы;

- **мультивибраторы и АЦП** - поле, на котором исследуются схемы мультивибраторов и аналого-цифровых преобразователей.

Органы управления и индикации объединены на стенде в функциональные группы и снабжены надписями на лицевой панели (рис. 1).

Источник сигналов «Уровень логический» предназначен для формирования логических сигналов высокого «1» и низкого «0» уровней. Включение соответствующих сигналов осуществляется при помощи тумблеров SA1 - SA8. С помощью светодиодов осуществляется индикация сигналов, соответствующих логической «1». Уровень «1» соответствует 3,5...5 В.

Источник сигнала «Импульс одиночный» формирует одиночные импульсы с положительной и отрицательной полярностью. При нажатии на кнопку SB1 на выходе генератора, находящемся в состоянии «0», вырабатывается сигнал логической «1», а при нажатии на кнопку SB2 - сигнал логического «0».

«Генератор импульсов» генерирует последовательности положительных прямоугольных импульсов с частотами 100 Гц, 200 Гц и 1600 Гц.

На рабочем поле «Мультивибраторы и АЦП» имеются два источника регулируемого постоянного напряжения (0 - 5 В) RP1 и RP2.

На поле «Индикация» осуществляется индикация сигналов логической «1» на подключаемых к гнездам на этом поле выходных сигналов микросхем. Индикация может производиться и с помощью семисегментного индикатора, подключенного к расположенному рядом с ним дешифратору DD14.

На передней панели, в центре, имеются гнезда (черного цвета) общей точки ($\perp$). Минусы всех источников, генераторов и микросхем подсоединены к этому потенциалу внутри стенда. В дальнейшем эти цепи на схемах не изображаются.

Также в центре, в одну линию с клеммами общей точки (черного цвета), имеется цепь клемм-коннекторов (желтого цвета), используемых для разветвления схемы при нехватке гнезд.

Порядок выполнения работ

Перед выполнением работ все студенты должны изучить правила техники безопасности применительно к лаборатории цифровой электроники, для чего преподавателем проводится инструктаж. Краткий инструктаж проводится также на каждом занятии.

При подготовке к лабораторной работе необходимо:

- 1) ознакомиться с ее содержанием и, пользуясь рекомендованной литературой и конспектом лекций, изучить теоретические положения, на которых базируется работа;
- 2) выполнить предварительные расчеты, составить таблицы, нарисовать схемы, указанные в задании; преподаватель может задать варианты заданий;
- 3) изучить схему лабораторной установки и продумать методику выполнения лабораторной работы;
- 4) ответить на контрольные вопросы.

Перед выполнением каждой лабораторной работы необходимо ответить на контрольные вопросы пособия и представить отчет по предыдущей работе.

При выполнении лабораторной работы необходимо:

- 1) ознакомиться с рабочим местом, проверить наличие необходимых соединительных проводов;
- 2) произвести сборку схемы;
- 3) после разрешения преподавателя включить питание и приступить к выполнению работы;
- 4) в ходе работы и по ее окончании полученные данные представлять на проверку преподавателю;
- 5) схему разбирать только после проверки преподавателем результатов опыта (перед разборкой не забудьте выключить источник питания!);
- 6) по окончании работы привести в порядок рабочее место.

Оформление отчетов по лабораторным работам

В отчете должна быть сформулирована цель проведенной работы и представлены следующие материалы:

- 1) схемы экспериментов;
- 2) расчеты и построения к домашнему заданию;
- 3) экспериментальные характеристики;
- 4) обработанные осциллограммы;
- 5) выводы (анализ экспериментальных данных, вида кривых, причин погрешностей и т.

д.).

Опытные точки могут иметь разброс. Экспериментальные кривые проводят плавно, максимально приближая к экспериментальным точкам. На графиках приводят название, обозначают, к какому опыту они относятся, и указывают постоянные величины, определяющие условия опыта. На осях координат надо обязательно указать, какая величина по ним отложена, в каких единицах она измеряется, и нанести деления. Цена деления должна быть удобной для работы.

Пример оформления осциллограммы приведен на рис. 2.

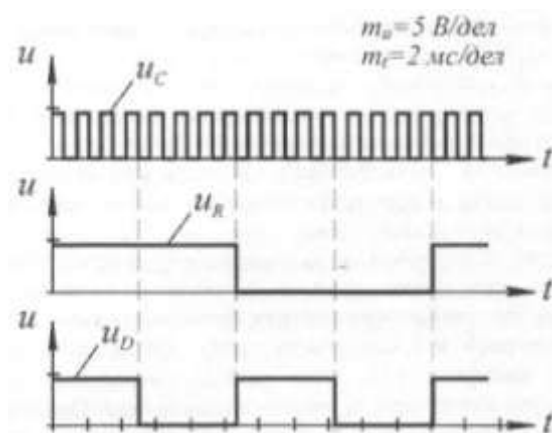


Рис.2. Пример оформления осциллограмм

2 МЕТОДИЧЕСКИЕ УКАЗАНИЯ

Тема 1.1. Арифметические и логические основы цифровой техники

Практическое занятие № 1 Системы счисления

Цель: закрепить знания об основных системах счисления, используемых в цифровой технике.

Выполнив работу, Вы будете:

уметь:

- выполнять анализ и синтез схем цифровых устройств.

Материальное обеспечение: для проведения практической работы наличие специальных материалов и оборудования не требуется.

Задание 1. Данные для выполнения задания приведены в таблице 1 (по вариантам).

- 1) определите количество разрядов числа;
- 2) запишите алфавит данной системы счисления;
- 3) запишите число в виде полинома. В общем виде

$$x = a_n \times p^n + a_{n-1} \times p^{n-1} + a_{n-2} \times p^{n-2} + \dots + a_1 \times p^1 + a_0 \times p^0$$

Таблица 1 – Исходные данные

Вариант	Число	Вариант	Число	Вариант	Число
1	2564852 ₁₀	11	2612264 ₈	21	54896213 ₁₀
2	362570 ₈	12	B14B4 ₁₆	22	321323125 ₈
3	1101011 ₂	13	4589723 ₁₀	23	345A655 ₁₆
4	3B9C781E ₁₆	14	21404233 ₈	24	1100101 ₂
5	25978631 ₁₀	15	46089B ₁₆	25	789562 ₁₀
6	1110011 ₂	16	1001101 ₂	26	232150 ₈
7	1456987 ₁₀	17	3658921 ₁₀	27	13468 ₁₆
8	5435533 ₈	18	15752251 ₈	28	110110 ₂
9	163B5B ₁₆	19	37D4A9 ₁₆	29	4523698 ₁₀
10	726196 ₁₀	20	110011 ₂	30	4506B2 ₁₆

Задание 2. Переведите число из двоичной системы счисления в десятичную систему счисления. Полученное десятичное число переведите в восьмеричную и шестнадцатеричную систему счисления. Данные для выполнения задания приведены в таблице 2 (по вариантам).

Таблица 2 - Исходные данные

Вариант	Число	Вариант	Число	Вариант	Число
1	1101100	11	1011010000	21	111001010
2	111100000	12	1100100001	22	110000010
3	110001011	13	1110010000	23	11100110
4	1000001001	14	110000001	24	110100100
5	1001011000	15	110010100	25	1011110010
6	1110011	16	1000001101	26	100100010
7	100100111	17	11011010	27	1000101011
8	101000001	18	101101110	28	11000011
9	1010001110	19	10001010	29	110000110

10	111000000	20	11001000	30	101000011
----	-----------	----	----------	----	-----------

Форма представления результата:

Отчет по работе должен содержать:

- 1) наименование работы и цель работы;
- 2) результаты работы;
- 3) выводы по работе.

Практическое занятие № 2

Анализ и синтез цифровых логических схем

Цель: закрепить знания об основных логических функциях, научиться строить логические схемы по логическим выражениям, выполнять анализ и синтез схем цифровых устройств.

Выполнив работу, Вы будете:

уметь:

- выполнять анализ и синтез схем цифровых устройств;

Материальное обеспечение: для проведения практической работы наличие специальных материалов и оборудования не требуется.

Краткие теоретические сведения

Анализ комбинационной схемы – это составление полного описания, которое содержит таблицу истинности, логические функции, временные диаграммы.

Пример 1. Выполнить анализ комбинационной схемы (рис. 1): составить логическую функцию, таблицу истинности, временные диаграммы.

Решение:

Заданная схема имеет три входных сигнала X_0 , X_1 , X_2 и три выходных сигнала Y_0 , Y_1 , Y_2 . Запишем для каждого выходного сигнала логическую функцию:

$$Y_0 = X_0 \cdot X_1 \cdot X_2$$

$$Y_1 = X_0 \vee X_1 \vee X_2$$

$$Y_2 = X_0 \oplus X_1 \oplus X_2$$

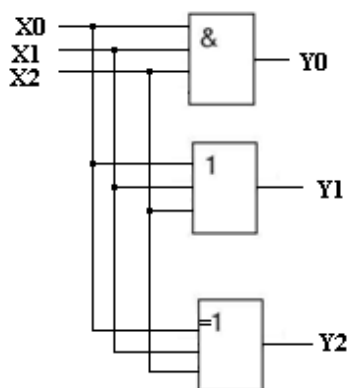


Рисунок 1 - Комбинационная схема

Таблица истинности (табл. 3) содержит значения выходных сигналов (аргументов), соответствующие различным комбинациям входных сигналов. Схема имеет три входа (X_0 , X_1 , X_2), для которых существует $2^3=8$ вариантов набора. Таблица составлена в соответствии с логикой работы элементов.

Таблица 3 - Таблица истинности

№	Аргументы			Функции		
	X0	X1	X2	Y0	Y1	Y2
0	0	0	0	0	0	0
1	0	0	1	0	1	1
2	0	1	0	0	1	1
3	0	1	1	0	1	0
4	1	0	0	0	1	1
5	1	0	1	0	1	0
6	1	1	0	0	1	0
7	1	1	1	1	1	1

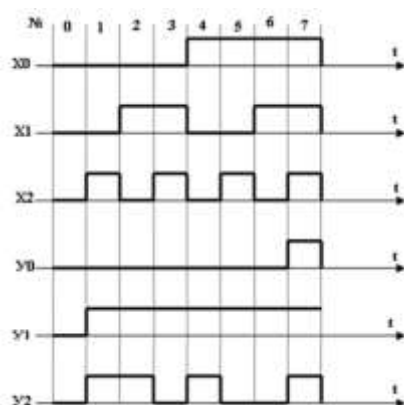


Рисунок 2 - Временные диаграммы, поясняющие работу схемы

Пример 2. Выполнить анализ комбинационной схемы (рис.3): составить логическую функцию, таблицу истинности, временные диаграммы.

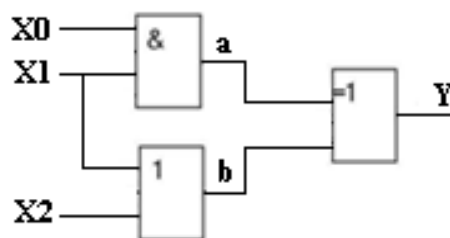


Рисунок 3 – Комбинационная схема

Решение:

Дополнительно обозначим внутренние узлы схемы **a** и **b** и добавим для этих узлов столбцы в таблице истинности (табл. 4). Сигнал **a** формируется логическим элементом И, на входы которого поданы сигналы X0 и X1. Сигнал **b** формируется элементом ИЛИ, на входы которого поступают сигналы X1 и X2. Сигналы **a** и **b** позволяют определить выходной сигнал **Y** по правилам логического элемента «Искл. ИЛИ». Временные диаграммы приведены на рисунке 4.

Таблица 4 - Таблица истинности

№	Аргументы			Функции		
	X0	X1	X2	a	b	Y
0	0	0	0	0	0	0
1	0	0	1	0	1	1

2	0	1	0	0	1	1
3	0	1	1	0	1	1
4	1	0	0	0	0	0
5	1	0	1	0	1	1
6	1	1	0	1	1	0
7	1	1	1	1	1	0

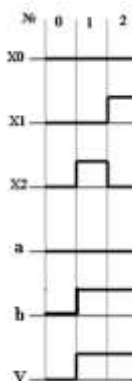


Рисунок 4 - Временные диаграммы

Составление логической функции по заданной схеме. Сначала записываем уравнения для вспомогательных сигналов **a** и **b**, а затем для выходного сигнала **Y**.

$$a = X0 \cdot X1$$

$$b = X1 \vee X2$$

$$Y = a \oplus b = (X0 \cdot X1) \oplus (X1 \vee X2)$$

Синтез комбинационных схем – это проектирование и разработка устройства по определенным правилам.

Пример 3. Выполнить синтез комбинационной схемы, заданной логической функцией; составить таблицу истинности, временную диаграмму. Логическая функция

$$Y = (a \cdot \underline{b}) \vee (b \cdot \underline{a})$$

Решение:

Для построения логической схемы, реализующей логическую функцию, необходимо логические элементы, предназначенные для выполнения логических операций располагать, начиная от входа в порядке, указанном в выражении (рис.5).

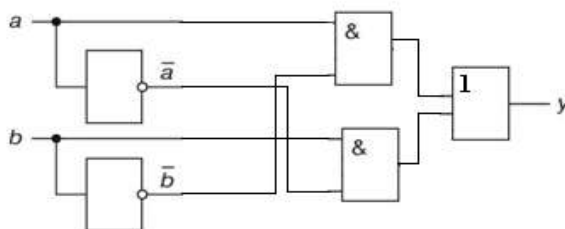


Рисунок 5 – Логическая схема

Логическое уравнение содержит два аргумента **a** и **b** и их инверсии **ā**, **ḃ**. На входы логических элементов И подаются **a**, **ḃ** и **ā**, **b** соответственно. Результаты логического умножения подаются на вход логического сложения (функция ИЛИ).

Таблица истинности содержит четыре комбинации входных аргументов (табл. 5). Временные диаграммы приведены на рисунке 6.

Таблица 5 - Таблица истинности

a	b	$\underline{a}$	$\underline{b}$	$a \cdot \underline{b}$	$b \cdot \underline{a}$	Y
0	0	1	1	0	0	0
0	1	1	0	0	1	1
1	0	0	1	1	0	1
1	1	0	0	0	0	0

Пример 4. Построить структуру логического устройства, реализующего логическую функцию $y = (a + b + c)(a + b + \underline{c})(\underline{a} + b + c)(\underline{a} + \underline{b} + c)$

Схема логического устройства, реализующего логическую функцию, приведена на рисунке

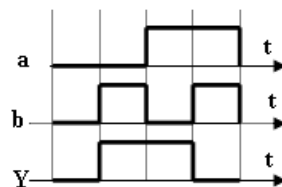


Рисунок 6 - Временные диаграммы

7.

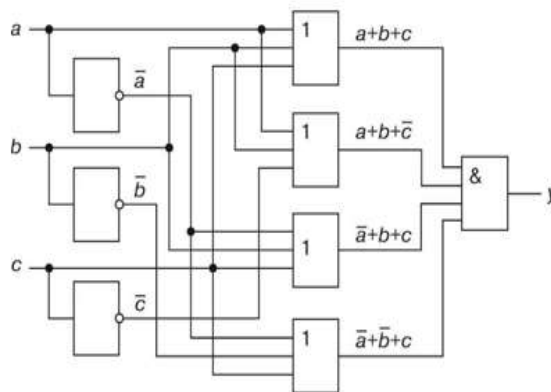


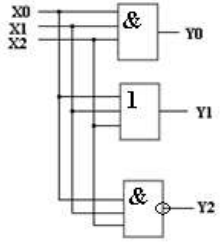
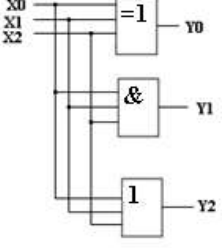
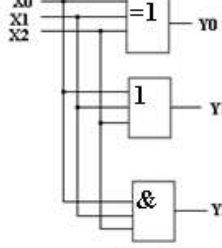
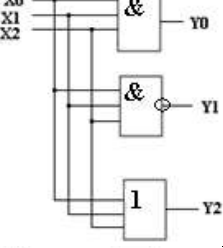
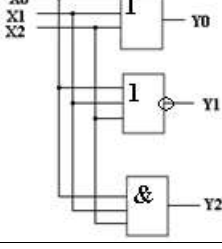
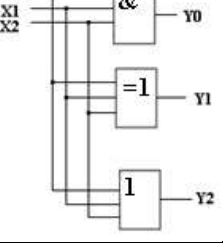
Рисунок 7 – Схема логического устройства

Практические задания

Задание 1. Выполнить анализ комбинационной схемы: составить логическую функцию, таблицу истинности, временные диаграммы. Данные для выполнения задания приведены в таблице 6 (по вариантам).

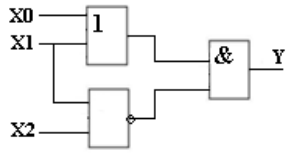
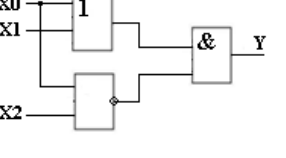
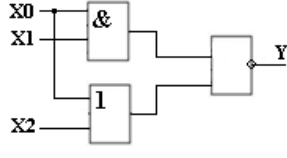
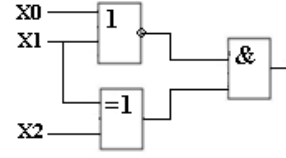
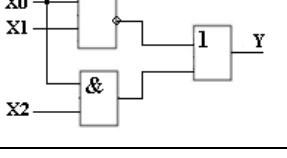
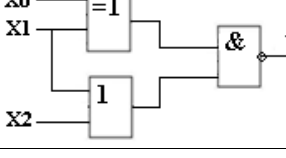
Таблица 6 – Исходные данные для выполнения задания 1

Вариант		Вариант	
---------	--	---------	--

1, 7, 13, 19		4,10, 16, 22	
2,8, 14,20		5,11,17, 23	
3,9, 15, 21		6,12, 18, 24	

Задание 2. Выполнить анализ комбинационной схемы: составить логическую функцию, таблицу истинности, временные диаграммы. Данные для выполнения задания приведены в таблице 7 (по вариантам).

Таблица 7 – Исходные данные для выполнения задания 2

Вариант		Вариант	
1,7, 13, 19		2,10,16,22	
3,8,14, 20		4,11, 17, 23	
5,9,15, 21		6, 12, 18, 24	

Задание 3. Выполнить синтез комбинационной схемы, заданной логической функцией. Данные для выполнения задания приведены в таблице 8 (по вариантам).

Таблица 8 – Исходные данные для выполнения задания 3

Вариант	Логическая функция
1, 6, 11, 16, 21, 26	$y = (\bar{a}b + \bar{c})(\bar{a} + \bar{b} + c)(a + b + c)$
2, 7, 12, 17, 22, 27	$y = (a + b + \bar{c})(\bar{a} + \bar{b}c)(a + \bar{b} + \bar{c})$
3, 8, 13, 18, 23, 28	$y = (b + a\bar{c})(\bar{a} + bc)(a + \bar{b} + c)$
4, 9, 14, 19, 24, 29	$y = (\bar{a}\bar{b} + \bar{c})(a + \bar{b} + c)(ab + \bar{c})$
5, 10, 15, 20, 25, 30	$y = (a + \bar{b}c)(\bar{a} + b + \bar{c})(ab + c)$

Форма представления результата:

Отчет по работе должен содержать:

- 1) наименование работы и цель работы;
- 2) результаты работы;
- 3) выводы по работе.

Тема 1.2. Интегральное исполнение базовых цифровых элементов

Практическое занятие № 3

Определение параметров и характеристик интегральных микросхем (ИМС) логических элементов

Цель: закрепить знания о параметрах и характеристиках ИМС, об условно-графических обозначениях, маркировке, типах корпусов ИМС.

Выполнив работу, Вы будете:

уметь:

- выбирать и применять ИМС при разработке схем цифровых устройств в соответствии с техническим заданием.

Материальное обеспечение: для проведения практической работы требуется наличие специальной литературы, интернет-ресурсы.

Задание: определите параметры и характеристики интегральных микросхем (ИМС) логических элементов. Исходные данные для выполнения заданий приведены в таблице 9 (по вариантам). Для выполнения заданий используйте справочники, интернет-ресурсы или другие информационные источники.

Таблица 9 - Исходные данные

вариант	Маркировка ИМС	вариант	Маркировка ИМС	вариант	Маркировка ИМС	вариант	Маркировка ИМС
1	K176ЛИ1 K155ЛЕ3	8	564ЛС1 КР1531ЛИ1	15	K176ЛИ1 K155ЛЛ1	22	564ЛС1 КР1531ЛА3
2	K176ЛС1 533ЛА1	9	564 ЛП13 133ЛА1	16	K176ЛС1 533ЛА2	23	564 ЛП13 133ЛЕ1
3	K176ЛП12 K555ЛИ6	10	K176ЛИ1 K555ЛИ6	17	K176ЛП12 K555ЛИ4	24	K176ЛИ1 K555ЛИ4
4	564ЛС1 K155ЛЛ1	11	K176ЛС1 533ЛА1	18	564ЛС1 133ЛЛ1	25	K176ЛС1 533ЛА7
5	564 ЛП13 1531ЛА3	12	K176ЛП12 КР1531ЛИ1	19	564 ЛП13 1531ЛА1	26	K176ЛП12 КР1531ЛП5
6	K176ЛИ1	13	564ЛС1	20	K176ЛИ1	27	564ЛС1

	133ЛЕ1		533ЛА1		133ЛЕ2		КР531ЛА19
7	К176ЛС1 133ЛА1	14	564 ЛП13 133ЛЕ1	21	К176ЛС1 133ЛА2	28	564 ЛП13 К555ЛП12

Порядок выполнения работы:

- 1) определите функциональное назначение микросхемы;
- 2) зарисуйте условно-графическое обозначение микросхемы с основными выводами;
- 3) определите условное обозначение корпуса по ГОСТ;
- 4) зарисуйте корпус и запишите его характеристики.
- 5) определите параметры микросхем и заполните таблицу 10.

Таблица 10 – Параметры микросхем логических элементов

Маркировка ИМС	Тип логики	Напряжение питания, В	Потребляемая мощность, мВт	Время задержки, нс	Коэффициент разветвления	Максимальная частота входного сигнала, МГц
1 ...						
2 ...						

Форма представления результата:

Отчет по работе должен содержать:

- 1) наименование работы и цель работы;
- 2) результаты работы;
- 3) выводы по работе.

Практическое занятие №4

Определение параметров и характеристик ИМС транзисторно-транзисторной логики (ТТЛ), логики комплементарный металл-оксид-полупроводник (КМОП)

Цель: закрепить знания о параметрах и характеристиках ИМС ТТЛ и КМОП, об условно-графических обозначениях, маркировке, типах корпусов ИМС ТТЛ и КМОП.

Выполнив работу, Вы будете:

уметь:

- выполнять анализ и синтез схем цифровых устройств;
- выбирать и применять ИМС при разработке схем цифровых устройств в соответствии с техническим заданием.

Материальное обеспечение: для проведения практической работы требуется наличие специальной литературы, интернет-ресурсы.

Задание 1: определите параметры и характеристики интегральных микросхем (ИМС). Исходные данные для выполнения заданий приведены в таблице 10 (по вариантам). Для выполнения заданий используйте справочники, интернет-ресурсы или другие информационные источники.

Таблица 10 - Исходные данные

Вариант	Маркировка ИМС	Вариант	Маркировка ИМС	Вариант	Маркировка ИМС	Вариант	Маркировка ИМС
1	К155РЕ23 564ИМ1	8	К155ИЕ5 564ИД1	15	КР531ИД7 К176ПУ5	22	155ИД4 К176ИЕ4
2	134ИД6 К176ИР4	9	530РТ1 564ТР2	16	К555ИД5 564ИП3	23	К555ИД5 К176ЛС1
3	КР531ПУ8 564ТМ3	10	КР531ТВ9 К176ЛС1	17	К155РЕ23 564ИД4	24	КР531ПУ8 564ЛП13

4	533ИД6 К176ИЕ4	11	133ТЛ1 564ТМ3	18	155ИД4 564ИД5	25	533ИД6 К176РУ2А
5	К155РУ7 К176ЛС1	12	155ТМ8 564ЛП13	19	К155РУ 564ИМ1	26	К155РУ7 564ИД1
6	133ИМ3 К176РУ2А	13	530РТ1 564ИЕ11	20	К155РЕ23 К176ИР4	27	133ИМ3 564ТР2
7	530РТ1 564ЛП13	14	533ИД6 К176ЛИ1	21	134ИД6 564ТМ3	28	530РТ1 564ЛП13

Порядок выполнения работы:

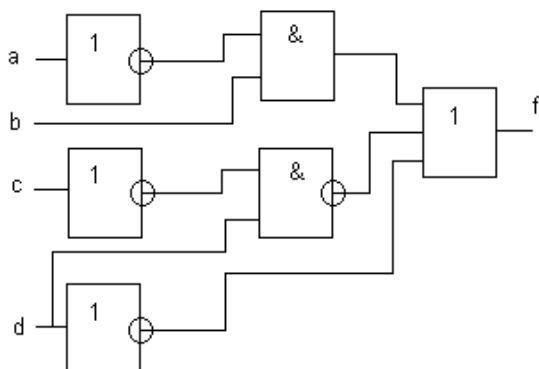
Для каждой ИМС:

- 1) определите функциональное назначение микросхемы;
- 2) зарисуйте условно-графическое обозначение микросхемы с основными выводами;
- 3) определите условное обозначение корпуса по ГОСТ;
- 4) зарисуйте корпус и запишите его характеристики.
- 5) определите параметры микросхем и заполните таблицу 11.

Таблица 11 - Параметры микросхем

Маркировка ИМС	Тип логики	Напряжение питания, В	Потребляемая мощность, мВт	Время задержки, нс	Коэффициент разветвления	Максимальная частота входного сигнала, МГц
1 ...						
2 ...						

Задание 2. Запишите выражение, соответствующее приведенной логической схеме:



Задание 3. Запишите логическое выражение из таблицы истинности (по вариантам):

Входы			Выходы (№ варианта)						
			1,8,15, 22	2,9,16, 23	3,10,17, 24	4,11,18, 25	5,12,19, 26	6,13,20, 27	7,14,21, 28
A	B	C	F	F	F	F	F	F	F
0	0	0	1	0	0	1	1	0	1
0	0	1	0	1	0	0	1	1	1
0	1	0	0	0	1	0	0	1	0
0	1	1	1	1	1	1	0	0	1
1	0	0	1	0	0	0	1	1	0
1	0	1	0	0	1	1	0	0	0
1	1	0	1	1	0	0	1	1	0
1	1	1	0	1	1	0	0	0	1

Задание 4. Полученное в п.7 логическое выражение реализовать на реальных ИМС логических элементов серий К155, 555: построить 2 варианта схемы и сравнить их между собой по показателям.

Форма представления результата:

Отчет по работе должен содержать:

- 1) наименование работы и цель работы;
- 2) результаты работы;
- 3) выводы по работе.

Тема 1. 3. Цифровые последовательностные устройства (ЦПУ): триггеры
Практическое занятие №5
Определение параметров и характеристик ИМС триггеров

Цель: закрепить знания о параметрах и характеристиках ИМС триггеров, научиться выполнять синтез триггеров.

Выполнив работу, Вы будете:

уметь:

- выбирать и применять ИМС при разработке схем цифровых устройств в соответствии с техническим заданием.

Материальное обеспечение: для проведения практической работы требуется наличие специальной литературы, интернет-ресурсы.

Задание 1. Исходные данные по вариантам приведены в таблице 12.

- 1) запишите назначение интегральной микросхемы, зарисуйте УГО;
- 2) определите тип корпуса по ГОСТ и зарисуйте корпус ИМС;
- 3) укажите в таблице 13 параметры и характеристики микросхемы триггера.

Таблица 12 - Исходные данные

Вариант	Маркировка ИМС	Вариант	Маркировка ИМС	Вариант	Маркировка ИМС	Вариант	Маркировка ИМС
1	K155TB1	7	K555TM7	13	564TM3	19	K176TM1
2	564TM3	8	564TM2	14	533TP2	20	133TB1
3	133TB1	9	533TM7	15	564TB1	21	564TM2
4	564TP2	10	564TB1	16	134TB13	22	K555TP2
5	K155TM7	11	K155TM5	17	564TP2	23	564TM3
6	K176TM1	12	K555TP2	18	K155TB1	24	134TB13

Таблица 13 - Параметры микросхем триггеров

Маркировка ИМС	Тип логики	Потребляемая мощность, мВт	Напряжение питания, В	Время задержки, $t_{\text{зад}}$, нс	Коэффициент разветвления, $K_{\text{раз}}$	Максимальная частота входного сигнала, МГц

Форма представления результата:

Отчет по работе должен содержать:

- 1) наименование работы и цель работы;
- 2) результаты работы;
- 3) выводы по работе.

Практическое занятие №6
Синтез триггеров различных типов

Цель: научиться выполнять синтез триггеров.

Выполнив работу, Вы будете:

уметь:

- выполнять анализ и синтез схем цифровых устройств
- выбирать и применять ИМС при разработке схем цифровых устройств в соответствии с техническим заданием.

Материальное обеспечение: для проведения практической работы требуется наличие специальной литературы, интернет-ресурсы.

Краткие теоретические сведения

Принципы работы и особенности синтеза триггеров показаны в примерах 1 и 2.

Пример 1. Составить таблицу состояний для RS-триггера на элементах ИЛИ–НЕ, схема которого приведена на рис. 1.

Решение: При $S = R = 0$ состояние элементов зависит от сигналов на выходах Q и $\bar{Q}$. Пусть $Q = 0$. Тогда логический элемент Э2 имеет на входах 00 и на выходе $\bar{Q}=1$. Логический элемент Э1 имеет на входах 01 и на выходе $Q=0$, т.е. схема сохраняет предыдущее состояние. При $S = 1, R = 0$ на выходе элемента Э2 всегда $\bar{Q}=0$. На входе Э1 оба сигнала 00, на выходе сигнал $Q=1$.

Сигналы $S = 0, R = 1$ устанавливают элемент Э1 при любом предшествующем состоянии в состояние $Q=0$, а Э2 – в состояние $\bar{Q}=1$. Если $R = S = 1$, то $Q=\bar{Q}=0$, что недопустимо для триггера. Эти сигналы запрещены (табл. 1, где x – неопределенное состояние).

Таблица 1

S	R	Q	$\bar{Q}$
0	0	Q_0	$\bar{Q}_0$
1	0	1	0
0	1	0	1
1	1	x	x

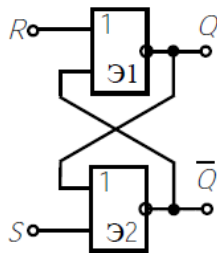


Рис.1

Пример 2. Составить схему Т-триггера на основе D-триггера, срабатывающего по переднему фронту синхροимпульса. Начертить временную диаграмму его работы.

Решение: приходом синхροимпульса D-триггер устанавливается в состояние $Q = D$. Поэтому соединяем его вход D с выходом $\bar{Q}$. Схема приведена на рис. 2а, а временные диаграммы – на рисунке 2б.

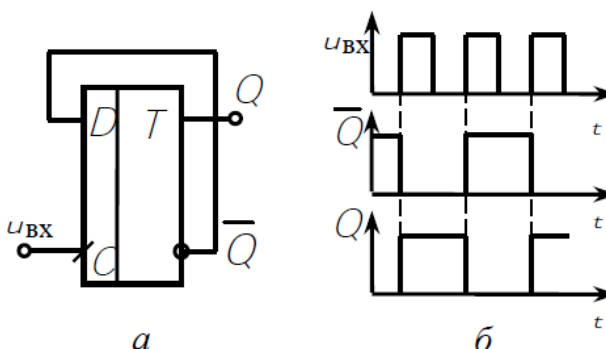


Рис.2

Практические задания:

1. Составить таблицу состояний для RS-триггера на элементах И–НЕ. Начертить условное графическое обозначение такого триггера.
2. Какой сигнал установится на выходах Q и $\bar{Q}$ JK-триггера, если к приходу синхриимпульса: а) $J = 1, K = 0$; б) $K = 1, J = 0$; в) $K = 1, J = 1$?
3. Составить схему Т-триггера на основе JK-триггера, привести временные диаграммы его работы (с опорой на конспект темы 1.3).
4. Для микросхемы триггера (по вариантам, таблица 14):
 - 1) запишите тип триггера;
 - 2) изобразите условно-графическое обозначение микросхемы триггера и его корпуса;
 - 3) запишите уравнение функционирования триггера данного типа;
 - 4) составьте таблицу истинности триггера;
 - 5) нарисуйте временную диаграмму триггера.

Таблица 14 - Исходные данные

Вариант	Маркировка ИМС	Вариант	Маркировка ИМС	Вариант	Маркировка ИМС	Вариант	Маркировка ИМС
1	K155TB1	7	K555TM7	13	564TM3	19	K176TM1
2	564TM3	8	564TM2	14	533TP2	20	133TB1
3	133TB1	9	533TM7	15	564TB1	21	564TM2
4	564TP2	10	564TB1	16	134TB13	22	K555TP2
5	K155TM7	11	K155TM5	17	564TP2	23	564TM3
6	K176TM1	12	K555TP2	18	K155TB1	24	134TB13

Форма представления результата:

Отчет по работе должен содержать:

1. наименование работы и цель работы;
2. необходимые теоретические сведения (примеры выполнения заданий);
3. выполненные задания (схемы и временные диаграммы обязательно);
4. выводы по работе.

Тема 1.4. Цифровые последовательностные устройства (ЦПУ): счётчики

Практическое занятие №7 Синтез счётных схем

Цель: научиться выполнять синтез счётных схем.

Выполнив работу, Вы будете:

уметь:

- выполнять анализ и синтез схем цифровых устройств
- выбирать и применять ИМС при разработке схем цифровых устройств в соответствии с техническим заданием.

Материальное обеспечение: для проведения практической работы требуется наличие специальной литературы, интернет-ресурсы.

Краткие теоретические сведения

Принципы работы и особенности синтеза и анализа счетчиков представлены в примере.

Пример. Составить схему последовательного суммирующего счетчика импульсов с модулем счета $K = 6$ на JK-триггерах. Начертить временные диаграммы его работы.

Решение. Последовательный счетчик должен содержать N триггеров, так чтобы число возможных состояний схемы 2^N было равно или больше модуля счета K . При $N = 3$ $2^3 = 8 > K = 6$. Два состояния схемы избыточны. Схема должна переходить в исходное состояние $Q_3Q_2Q_1 = 000$

после шестого импульса, когда $Q_3Q_2Q_1=110$. Это достигается с помощью логической схемы, подающей при таком наборе выходных сигналов сигнал на входы R. Схема счетчика приведена на рис. 1, а, а временные диаграммы – на рис. 1, б.

Например, после прихода пятого импульса в счетчике записано число $Q_3Q_2Q_1=101_2=5_{10}$

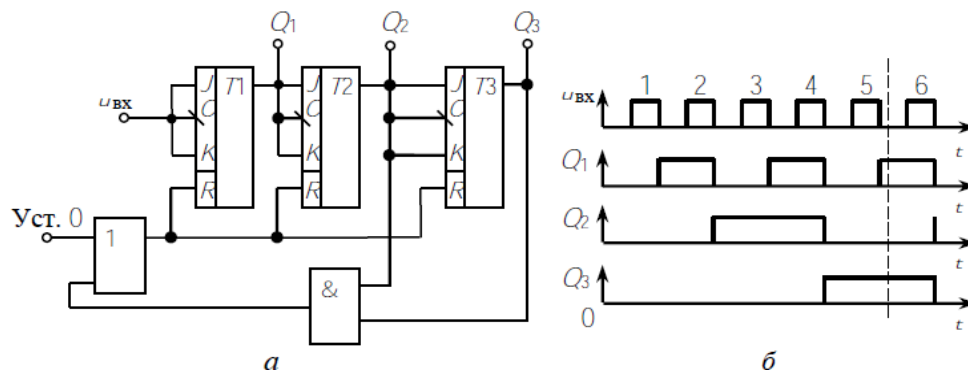


Рис.1

Практические задания

- Используя структурную схему счетчика, заполните таблицу:

Обозначение вывода счетчика	Назначение вывода счетчика.
$S_0 \dots S_n$	
$Q_0 \dots Q_n$	
M	
V	
P	
C	
R	
Up	
Dn	

- Составить схему последовательного суммирующего счетчика на JK-триггерах с модулем счета $K = 7$. Какая комбинация будет на выходе счетчика после: а) 6 импульсов, б) 12 импульсов?
- Составить схему последовательного суммирующего счетчика импульсов на D-триггерах с модулем счета $K = 4$. Начертить временные диаграммы его работы.
- Составить схему последовательного суммирующего счетчика импульсов на RST-триггерах с модулем счета $K = 3$. Начертить временные диаграммы его работы. Каково состояние выходов счетчика после прихода 5 импульсов (укажите на диаграмме)?
- Согласно своему варианту (Таблица 15), выполните следующие задания:
 - определите функциональное назначение микросхемы;
 - зарисуйте условно-графическое обозначение микросхемы с основными выводами;
 - определите условное обозначение корпуса по ГОСТ;
 - зарисуйте корпус и запишите его параметры
- определите параметры микросхем и заполните таблицу

Таблица 15 - Исходные данные

Вариант	Маркировка ИМС	Вариант	Маркировка ИМС	Вариант	Маркировка ИМС	Вариант	Маркировка ИМС
1	K155IE5	7	K555IE15	13	K176IE12	19	K176IE18
2	564IE14	8	564IE14	14	533IE10	20	KM555IE10
3	133IE5	9	533IE15	15	K176IE13	21	K176IE1
4	564IE11	10	564IE11	16	134IE5	22	K555IE18
5	K155IE9	11	K155IE10	17	K176IE17	23	K176IE5

6	K176IE1	12	K555IE19	18	K155IE9	24	533IE19
---	---------	----	----------	----	---------	----	---------

Таблица 2 - Параметры микросхем триггеров

Маркировка ИМС	Тип логики	Потребляемая мощность, мВт	Напряжение питания, В	Время задержки, $t_{\text{зад}}$, нс	Коэффициент разветвления, $K_{\text{раз}}$	Максимальная частота входного сигнала, МГц

Форма представления результата:

Отчет по работе должен содержать:

- 1) наименование работы и цель работы;
- 2) результаты работы;
- 3) выводы по работе.

Тема 1.6. Цифровые комбинационные устройства (ЦКУ): мультиплексоры и демультиплексоры

Практическое занятие №8

Анализ и синтез схем мультиплексоров

Цель: научиться выполнять анализ и синтез схем мультиплексоров.

Выполнив работу, Вы будете:

уметь:

- выполнять анализ и синтез схем цифровых устройств
- выбирать и применять ИМС при разработке схем цифровых устройств в соответствии с техническим заданием.

Краткие теоретические сведения

Принципы работы и особенности синтеза и анализа мультиплексоров и демультиплексоров рассмотрены в примерах.

Пример 1. Составить схему мультиплексора для передачи сигналов от четырех источников по одной линии.

Решение. Схема должна содержать 4 входа и 1 выход. Кроме того, она должна включать блок управления выборки источника (адрес). Этот блок удобно выполнить в виде дешифратора. В двоичном коде номер любого из четырех источников можно задать двухразрядным числом, которое выбирается на входах A1, A0. В качестве ключей используются элементы И, каждый из которых управляется сигналом с выхода дешифратора. Выходы ключей объединяются элементом ИЛИ, на выход которого подключается линия связи. Схема мультиплексора приведены на рис. 1, а, а его условное обозначение на рис.1 б.

Пусть на входы A0, A1 подан сигнал 01 (адрес источника D1). Высокий уровень с выхода дешифратора поступает на вход Э1, и сигнал на его выходе повторяет сигнал источника D1. Через Э4 он поступает в линию связи. Все остальные элементы закрыты.

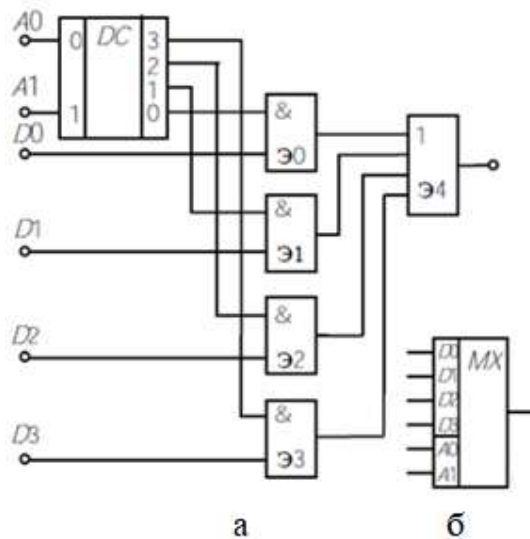


Рис.1

Пример 2. Составить схему демультиплексора для управляемой передачи информации, поступающей по одному D входу на четыре выхода: X_0 , X_1 , X_2 , X_3 . Отметим, что демультиплексор реализует операцию противоположную той, которую осуществляет мультиплексор.

Решение. В общем случае число выходных линий N определяется количеством адресных входов n и равно $N = 2^n$. Так как по условию число выходов $N = 4$, то необходимое число адресных входов $n = 2$: A_0 , A_1 . Функционирование демультиплексора осуществляется в соответствии с табл. 1. Из нее следует, что информация D , поступающая на вход в соответствии с кодом адреса, передается на одну из выходных линий X_i . При этом на остальные линии информация не поступает и на них поддерживается уровень логического «0».

Логические функции демультиплексора по таблице истинности 1 имеют вид:

Таблица 1.

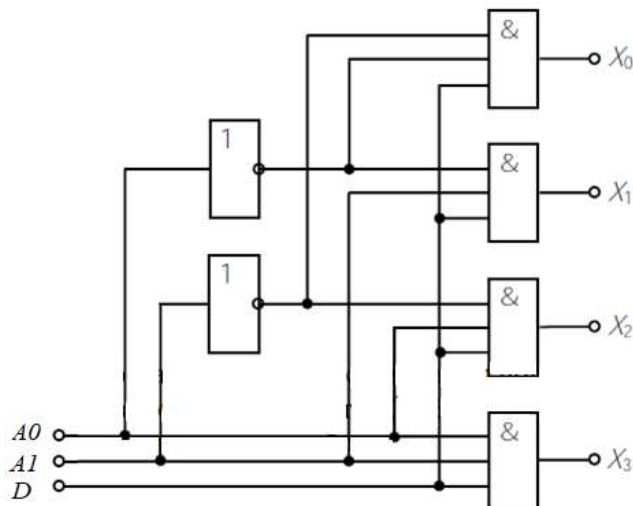
$$X_0 = \overline{A_0} \cdot \overline{A_1} \cdot D;$$

$$X_1 = \overline{A_0} \cdot A_1 \cdot D;$$

$$X_2 = A_0 \cdot \overline{A_1} \cdot D;$$

$$X_3 = A_0 \cdot A_1 \cdot D.$$

Схема демультиплексора представлена на рис. 2. Она включает два инвертора и четыре элемента И:



Практические задания

1. Составить схему мультиплексора для передачи информации от трех источников по одной линии.
2. Используя схемы мультиплексора и демultipлексора, составить схему передачи информации от трех источников трем приемникам по одной линии связи.
3. Составить схему мультиплексора $2 \rightarrow 1$ для передачи информации от двух источников (D_0, D_1) на выход F в соответствии с кодом адреса (0 или 1). Логическая функция, описывающая работу мультиплексора:

$$Y = (X_0 \cdot A) + (X_1 \cdot \underline{A})$$

Начертить условное графическое обозначение мультиплексора.

4. Составить схему демultipлексора для управляемой передачи информации, поступающей по одному D входу на два выхода: X_0, X_1 .
5. Постройте схему мультиплексора по уравнению:

$$Y = \underline{(X_0 \cdot X_1 \cdot X_2)} + (\underline{X_0} \cdot X_1 \cdot X_2) + (X_0 \cdot \underline{X_1} \cdot X_2) + (X_0 \cdot X_1 \cdot \underline{X_2})$$

6. Для интегральной микросхемы K155КП8:
 - а) определите функциональное назначение;
 - б) зарисуйте условно-графическое обозначение;
 - в) составьте таблицу истинности.

Форма представления результата:

Отчет по работе должен содержать:

1. наименование работы и цель работы;
2. необходимые теоретические сведения (примеры выполнения заданий);
3. выполненные задания (схемы и временные диаграммы обязательно);
4. выводы по работе.

Тема 1.7. Цифровые комбинационные устройства (ЦКУ): преобразователи кодов, шифраторы и дешифраторы

Практическое занятие №9**Определение характеристик ИМС преобразователей кодов, шифраторов и дешифраторов**

Цель: закрепить знания о параметрах и характеристиках ИМС преобразователей кодов, (де)шифраторов.

Выполнив работу, Вы будете:

уметь:

- выбирать и применять ИМС при разработке схем цифровых устройств в соответствии с техническим заданием.

Материальное обеспечение: для проведения практической работы требуется наличие специальной литературы, интернет-ресурсы.

Практическое задание: определите параметры и характеристики интегральных микросхем. Исходные данные приведены в таблице 16 (по вариантам). Заполните таблицу 17.

Таблица 16 – Исходные данные

В а р и а н т	Маркировка ИМС	В а р и а н т	Маркировка ИМС	В а р и а н т	Маркировка ИМС	В а р и а н т	Маркировка ИМС
1	133ИД3 530ИД7 K555ИД5	8	133ИД4 KP531ИД14 K555ИД5	15	133ИД4 KP531ИД7 K555ИД5	22	KP531ИД7 155ИД4 K555ИД5
2	KP531ИД7 155ИД4 K555ИД5	9	533ИД3 133ИД4 K555ИД4	16	133ИД4 KP531ИД14 K555ИД5	23	133ИД3 530ИД14 K555ИД4
3	133ИД3 530ИД14 K555ИД4	10	KP531ИД7 155ИД4 K555ИД5	17	533ИД3 133ИД4 K555ИД4	24	KP531ИД14 155ИД4 K555ИД5
4	KP531ИД14 155ИД4 K555ИД5	11	533ИД5 133ИД4 K555ИД5	18	133ИД3 530ИД14 K555ИД4	25	133ИД4 KP531ИД14 K555ИД5
5	155ИД3 KP531ИД14 K555ИД4	12	133ИД4 KP531ИД14 K555ИД5	19	KP531ИД14 155ИД4 K555ИД5	26	533ИД3 133ИД4 K555ИД4
6	133ИД4 KP531ИД7 K555ИД5	13	533ИД3 133ИД4 K555ИД4	20	155ИД3 KP531ИД14 K555ИД4	27	133ИД4 KP531ИД7 K555ИД5
7	133ИД3 530ИД14 K555ИД4	14	133ИД4 KP531ИД14 K555ИД5	21	133ИД4 KP531ИД14 K555ИД5	28	KP531ИД14 155ИД4 K555ИД5

Таблица 17 – Параметры микросхем

ИМС	Тип логики	Потребляе мая мощность, мВт	Напряжен ие питания, В	Время задержк и, $t_{\text{зад}}$, нс	Коэффици ент разветвлен ия, $K_{\text{раз}}$	Максималь ная частота входного сигнала, МГц	Назначен ие

Форма представления результата:

Отчет по работе должен содержать:

- 1) наименование работы и цель работы;
- 2) результаты работы;
- 3) выводы по работе.

Практическое занятие №10

Изучение схемы управления семисегментным индикатором

Цель: закрепить знания о параметрах и характеристиках ИМС преобразователей кодов, (де)шифраторов.

Выполнив работу, Вы будете:

уметь:

- выполнять анализ и синтез схем цифровых устройств

- выбирать и применять ИМС при разработке схем цифровых устройств в соответствии с техническим заданием.

Материальное обеспечение: для проведения практической работы требуется наличие специальной литературы, интернет-ресурсы.

Краткие теоретические сведения

Семисегментные светодиодные индикаторы предназначены для отображения арабских цифр от 0 до 9.

Такие индикаторы бывают одноразрядные, которые отображают только одно число, но семисегментных групп, объединенных в один корпус, может быть и больше (многоразрядные). В этом случае цифры разделяются десятичной точкой.

Индикатор называется семисегментным из-за того, что отображаемый символ строится из отдельных семи сегментов. Внутри корпуса такого индикатора находятся светодиоды, каждый из которых засвечивает свой сегмент.

Буквы и другие символы на таких индикаторах отображать проблематично, поэтому для этих целей используются 16-сегментные индикаторы.

Светодиодные индикаторы бывают двух типов. В первом из них все катоды, т.е. отрицательные выводы всех светодиодов, объединены вместе и для них выделен соответствующий вывод на корпусе. Остальные выводы индикатора соединены к аноду каждого из светодиодов (рис.9, а). Такая схема называется «схема с общим катодом». Также существуют индикаторы, у которых светодиоды каждого из сегментов подключены по схеме с общим анодом (рис.9, б).

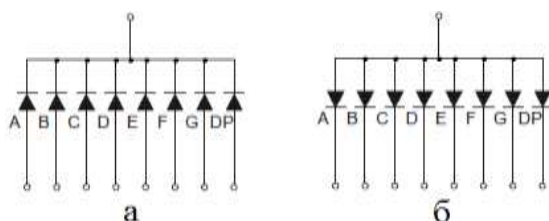


Рисунок 9 – Схема соединения светодиодов: а) с общим катодом; б) с общим анодом

Для управления семисегментным индикатором часто используется дешифратор К176ИД2.

Эта микросхема способна преобразовать двоичный код, состоящий из нулей и единиц в десятичные цифры от 0 до 9.

Схема управления представлена на рисунке 10. Дешифратор К176ИД2 выполнен в корпусе DIP16. Он имеет семь выходных выводов (выводы 9 - 15), каждый из которых предназначен для определенного сегмента. Управление точкой здесь не предусмотрено. Также микросхема имеет четыре входа (выводы 2 - 5) для подачи двоичного кода. На 16-й и 8-ой вывод подается плюс и минус питания соответственно. Остальные три вывода являются вспомогательными.

В схеме присутствует четыре тумблера (кнопки), при нажатии на них на входы дешифратора подается логическая единица от плюса питания. Также в схеме присутствует четыре резистора. Они нужны, чтобы гарантировать на логическом входе низкий уровень, при отсутствии сигнала. Без них показания на индикаторе могут отображаться некорректно. Рекомендуются использовать одинаковые сопротивления от 10 кОм до 100 кОм.

На схеме выводы 2 и 7 индикатора HG1 (GND-5622As-21) не подключены. Если подключить к минусу питания вывод DP, то будет светиться десятичная точка. А если подать минус на вывод Dig.2, то будет светиться и вторая группа сегментов (будет показывать тот же символ).

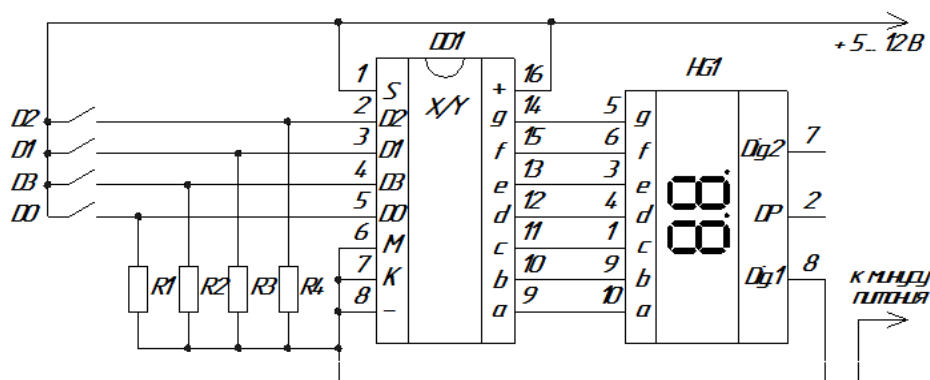


Рисунок 10 – Схема управления семисегментным индикатором

Входы дешифратора устроены так, что для отображения на индикаторе чисел 1, 2, 4 и 8 требуется нажатие лишь одной кнопки (на макете (рис.11) установлены тумблеры, соответствующие входам D0, D1, D2 и D3). Для отображения цифр требуется нажатие комбинации тумблеров, указанных в таблице 18.

Чтобы отобразить цифру "3" необходимо логическую единицу подать на вход D0 и D1. Если подать сигнал на D0 и D2, то отобразится цифра "5" (рис.11).

Таблица 18 – Таблица истинности

Цифра	Входы			
	D3	D2	D1	D0
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

Вспомогательными являются 1, 6 и 7-ой выводы микросхемы (S, M, K соответственно).

На схеме (рис.10) шестой вывод "M" заземлен (на минус питания) и на выходе микросхемы присутствует положительное напряжение для работы с индикатором с общим катодом. Если используется индикатор с общим анодом, то на шестой вывод следует подать единицу.

Если на 7-ой вывод "K" подать логическую единицу, то знак индикатора гасится, ноль разрешает индикацию. В схеме данный вывод заземлен (на минус питания).

На первый вывод дешифратора подана логическая единица (плюс питания), что позволяет отображать преобразованный код на индикатор. Но если подать на данный вывод (S) логический ноль, то входы перестанут принимать сигнал, а на индикаторе застынет текущий отображаемый знак.



Рисунок 11 – Демонстрация работы семисегментного индикатора

Задание 1. Нарисуйте семисегментный индикатор с точкой, 16-сегментный индикатор, светодиодную матрицу 5×7 .

Задание 2. Определите параметры и характеристики микросхемы К176ИД2, укажите назначение выводов.

Задание 3. Зарисуйте электрическую принципиальную схему управления с описанием принципа действия.

Форма представления результата:

Отчет по работе должен содержать:

- 1) наименование работы и цель работы;
- 2) результаты работы;
- 3) выводы по работе.

Тема 1.8. Цифровые комбинационные устройства (ЦКУ): арифметические устройства

Практическое занятие №11

Анализ и синтез схем сумматоров

Цель: научиться выполнять анализ и синтез схем сумматоров.

Выполнив работу, Вы будете:

уметь:

- выполнять анализ и синтез схем цифровых устройств
- выбирать и применять ИМС при разработке схем цифровых устройств в соответствии с техническим заданием.

Материальное обеспечение: для проведения практической работы требуется наличие специальной литературы, интернет-ресурсы.

Практические задания.

1. Используя таблицу истинности полусумматора, составьте временные диаграммы его работы.

Входы		выходы	
A	B	S	P
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

2. Постройте логическую схему, реализующую функцию полного одноразрядного сумматора, по логическим выражениям:

$$CR = \underline{cr \cdot a + cr \cdot b + a \cdot b}$$

$$S = cr \cdot \dot{C}R + a \cdot \dot{C}R + b \cdot \dot{C}R + cr \cdot a \cdot b$$

$$y_0(a > b) = \overline{ab}$$

$$y_1(a < b) = \overline{ab}$$

$$y_2(a = b) = \overline{\overline{ab} \vee \overline{ab}}$$

8. Для ИМС 133ИМ2, 533ИМ5, 533СП1:

- определите параметры микросхем и заполните таблицу 1
- зарисуйте условно-графическое обозначение микросхем с основными выводами;
- зарисуйте тип корпуса и запишите его характеристики.

Таблица 1 - Параметры микросхем арифметических устройств

Маркировка ИМС	Тип логики	Функциональное назначение	Тип корпуса по ГОСТ	Потребляемая мощность, мВт	Напряжение питания, В	Время задержки, $t_{зд}$ нс	Коэффициент разветвления, K_p аз	Максимальная частота входного сигнала, МГц
133ИМ2								
533ИМ5								
533СП1								

Форма представления результата:

Отчет по работе должен содержать:

- 1) наименование работы и цель работы;
- 2) результаты работы;
- 3) выводы по работе.

Тема 1.9. ИМС запоминающих устройств Практическое занятие №12 Проектирование блока ОЗУ

Цель: научиться выполнять анализ и синтез схем сумматоров.

Выполнив работу, Вы будете:

уметь:

- выполнять анализ и синтез схем цифровых устройств
- выбирать и применять ИМС при разработке схем цифровых устройств в соответствии с техническим заданием.

Материальное обеспечение: для проведения практической работы требуется наличие специальной литературы, интернет-ресурсы.

Краткие теоретические сведения

Проектирование блока ОЗУ заданной емкости и разрядности рассмотрено в примере.

Пример. Выполните проектирование блока ОЗУ на базе ИМС K537PY13 емкостью 2К 8-ми разрядных слов.

Решение

Рассчитываемый блок ОЗУ может применяться в локальной микропроцессорной системе управления для хранения результатов измерения (например, датчиков).

Применение стандартных модулей ОЗУ для тех же целей не всегда возможно и целесообразно, т.к. могут отсутствовать стандартные разъемы для установки и подключения этих модулей в микропроцессорных системах (например, промышленных контроллерах, выполняющих функции слежения, сбора данных и управления), а, кроме того, ОЗУ большой емкости и разрядности могут не требоваться, если необходимо сохранить небольшое количество данных. Поэтому, в таких случаях, приходится производить расчет ОЗУ заданной емкости и разрядности.

Так как, микропроцессорная система выполняется по модульному принципу, то, заменяя хотя бы один блок можно получить систему с новыми параметрами. Поэтому для одной и той же микропроцессорной системы возможно применение нескольких съемных блоков ОЗУ различной емкости и разрядности. Однако для этого требуется соблюсти некоторые стандарты: все разъемы на печатной плате выполняются с одной стороны и соответствуют разъемам микропроцессорной системы (8 линий данных, 16 линий адреса и линии управления).

Выбор ИМС для блока ОЗУ.

Микросхемы K537PY13 представляют собой статическое асинхронное запоминающее устройство емкостью 4К (1024 слова по 4разряда).

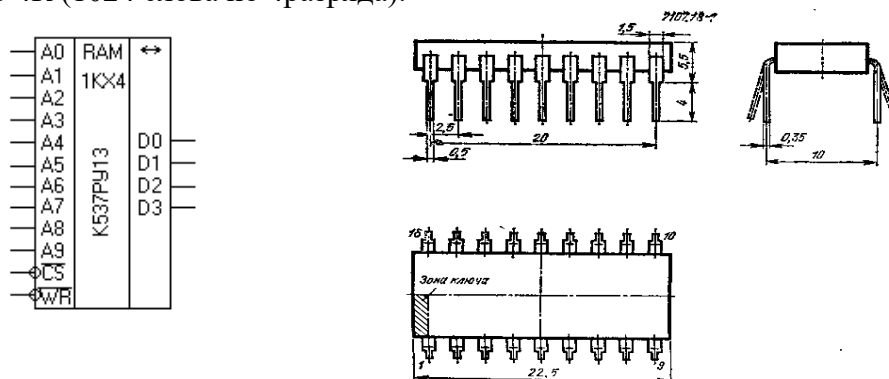


Рис. 4

На рис.4 приведено УГО и цоколевка выводов ИМС K537PY13. На рис. 5 приведено изображение корпуса ИМС (корпус типа 2107.18 – 1).

Таблица 2. Назначение выводов K537PY13

Вывод	Обозначение	Тип вывода	Назначение
1-4, 17-15, 5-7	$A_0 - A_9$	Вх	Адресная шина
11 - 14	$D_1 - D_4$	Вх/Вых	Информационная шина
8	CS	Вх	Выбор кристалла
10	WR/RD	Вх	Запись/чтение
18	U_{CC}	-	Напряжение питания
9	GND	-	Общий провод

Электрические параметры K537PY13

Номинальное напряжение питания, В.....5

Напряжение питания в режиме хранения, В..... ≥ 2

Выходное напряжение низкого уровня, В..... $\leq 0,4$

Выходное напряжение высокого уровня, В:

при $I_{1 \text{ Вых}} = -2 \text{ мА}$, $U_{\text{П}} = 5 \text{ В}$ $\geq 2,8$

при $I_{1 \text{ Вых}} = -0,4 \text{ мА}$, $U_{\text{П}} = 5 \text{ В}$ $\geq (U_{\text{П}} - 1,2)$

Ток потребления в режиме хранения при $U_{\text{п}}=5\text{В}$, мА.....	≤ 5
Ток утечки низкого уровня на выходе, мкА.....	≤ -10
Ток утечки высокого уровня на выходе, мкА.....	≤ 10
Ток утечки низкого уровня на входе, мкА.....	≤ -1
Ток утечки высокого уровня на входе, мкА.....	≤ 1
Входное напряжение низкого уровня, В.....	$-0,3...0,8$
Входное напряжение высокого уровня, В.....	$2,4$
Выходной ток низкого уровня, мА.....	4
Выходной ток высокого уровня, мА.....	-2
Емкость нагрузки, пФ.....	50
Входная ёмкость, пФ.....	8
Выходная ёмкость, пФ.....	14
Входной ток низкого уровня, мА.....	$0,2$
Входной ток высокого уровня, мА.....	$0,05$

Способы соединения ИМС ОЗУ

При проектировании блока ОЗУ используются следующие способы соединения ИМС ОЗУ:

1. Увеличение разрядности.

Увеличение разрядности производится за счет объединения адресных входов ИМС (рис.6, а). При подаче адреса ячейки во всех ИМС выбираются ячейки с одним и тем же адресом, при этом старшие разряды слова хранятся в одной ИМС, а младшие – в другой. Одно слово можно разделить не только на две ИМС, а и на другое количество для обеспечения требуемой разрядности.

2. Увеличение емкости

Для увеличения емкости информационные входы-выходы ИМС объединяются (рис.6, б). Если требуется увеличить и емкость, и разрядность, то объединяются и адресные, и информационные выходы ИМС. Оставшиеся старшие разряды шины адреса используются для выбора групп ИМС (рис.6, в).

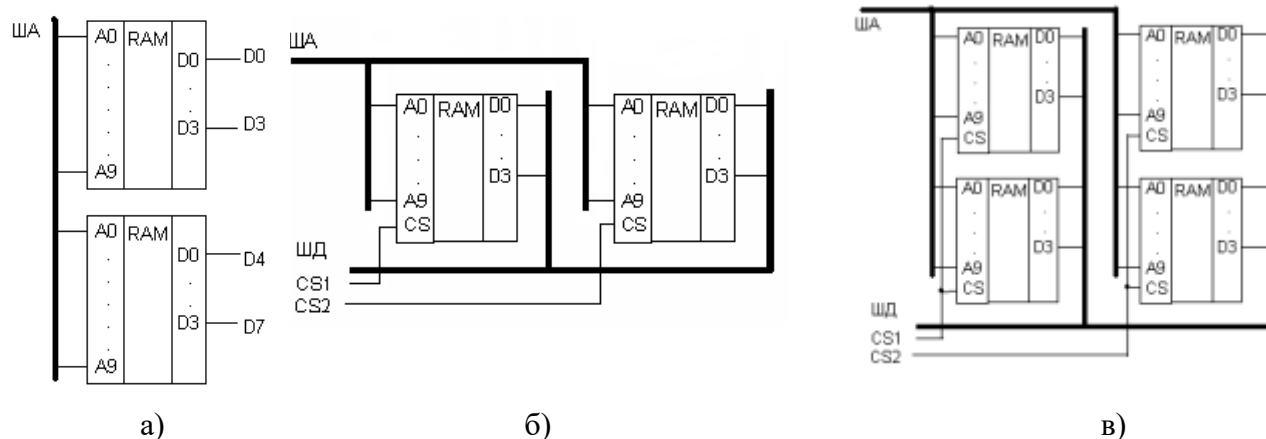


Рис.6

Вывод: как видно из технического задания, чтобы построить блок ОЗУ 2Кx8 на базе ИМС 1Кx4 потребуется увеличивать как емкость, так и разрядность, т.е. используем схему соединения аналогичную приведенной на рис.8.

ИМС буферов.

Буферы применяются для организации обмена данными между микропроцессором и системной шиной (см. рис.1). Они имеют повышенную нагрузочную способность. Для подключения блока ОЗУ к системной шине необходимо использовать буфер для шины данных и буфер для шины адреса.

В зависимости от того, какого типа ИМС используются, применяются однонаправленные или двунаправленные буферы.

1. Раздельный вход-выход.

Подключение ОЗУ производится согласно схеме, приведенной на рис.9, а. Здесь буфер данных BD1 служит для согласования блока ОЗУ с шиной данных МП. Он управляет выборкой ИМС и направлением передачи.

Буфер BD2 служит для разделения входов и выходов, и, в зависимости от сигнала чтения, подключает к BD1 либо входы, либо выходы ИМС памяти. В качестве буфера можно использовать ИМС K589АП16.

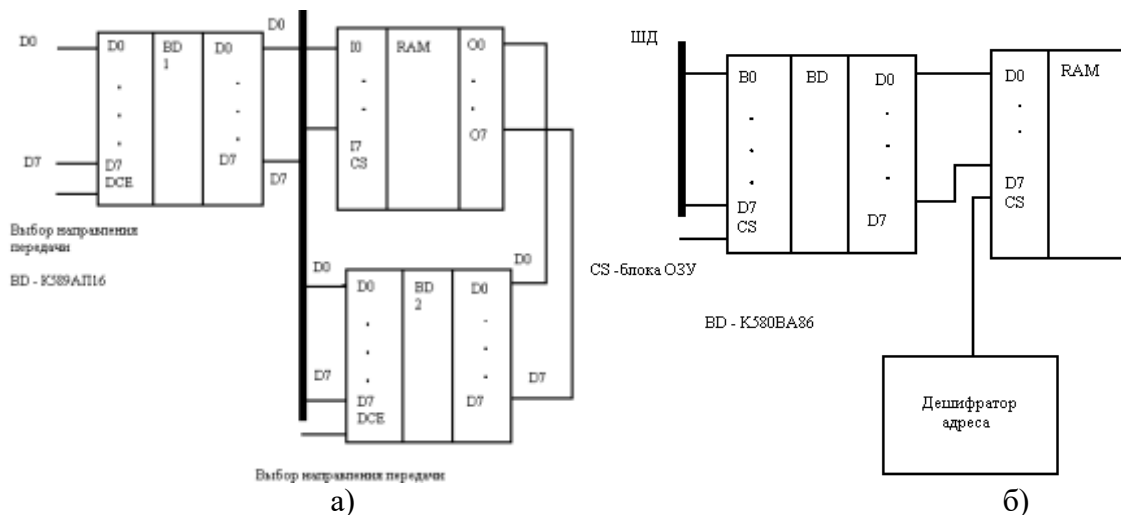


Рис. 9

2. Совмещенный вход-выход.

Буфер данных согласует блок ОЗУ с шиной данных. Подключение производится согласно приведенной схеме (рис.9, б). В качестве буфера используется ИМС КР580ВА86.

Вывод: ИМС K537PY13 имеет двунаправленный ввод-вывод (см. рис.4), поэтому используем схему подключения аналогичную приведенной на рис.9. Ниже приведены справочные данные для ИМС КР580ВА86, которая будет использована для буферизации шин адреса и данных.

Микросхема КР580ВА86 – двунаправленные 8-разрядные шинные формирователи, предназначенные для обмена данными между микропроцессором и системной шиной; обладают повышенной нагрузочной способностью. Микросхема КР580ВА86 – формирователь без инверсии и с тремя состояниями на выходе.

Условное графическое обозначение ИМС КР580ВА86 и корпус (корпус типа 2140.20-1). приведены на рис.11.

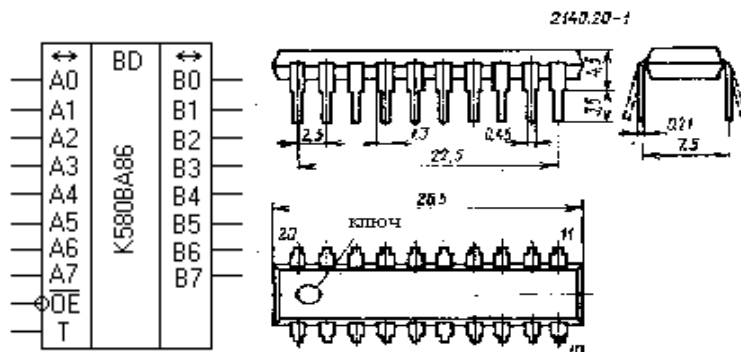


Рис. 11

Таблица 3. Назначение выводов КР580ВА86

Вывод	Обозначен	Тип	Назначение
-------	-----------	-----	------------

	ие	вывода	
1 – 8	$A_0 - A_7$	Вх/Вых	Информационная шина
9	OE	Вх	Разрешение передачи
10	GND	-	Общий
11	T	Вх	Выбор направления передачи
12 – 19	$B_7 - B_0$	Вых/Вх	Информационная шина
20	U_{CC}	-	Напряжение питания 5В

Микросхема состоит из восьми одинаковых функциональных блоков и схемы управления. Блок содержит два разнонаправленных усилителя-формирователя. При помощи схемы управления производится разрешение передачи (управление 3-м состоянием выходов) и выбор направления передачи информации.

В зависимости от состояния управляющих сигналов OE и T микросхемы могут работать в режиме передачи $A \rightarrow B$, $B \rightarrow A$ или в режиме «выключено»:

при $OE = 0$, $T = 1$ – направление передачи $A \rightarrow B$;

при $OE = 0$, $T = 0$ – направление передачи $B \rightarrow A$;

при $OE = 1$, $T = X$ – на выводах A, B — 3-е состояние, где X – безразличное состояние.

При этом выводы A подсоединяются к местной процессорной шине, а выводы B имеющие большую нагрузочную способность, – к системной шине. Для 16-разрядной шины данных следует подключать две микросхемы КР580ВА86.

Электрические параметры КР580ВА86.

Номинальное напряжение питания, В.....5

Выходное напряжение низкого уровня, В.....0,45

Выходное напряжение высокого уровня, В:

при $I_{1 \text{ вых}} = -1 \text{ мА}$, $U_{\text{п}} = 5 \text{ В}$ $\geq 2,4$

Ток потребления, мА.....160

Ток утечки низкого уровня на выходе, мА..... $\leq -0,2$

Ток утечки высокого уровня на выходе, мкА..... ≤ 50

Входное напряжение низкого уровня, В.....-0,3...0,8

Входное напряжение высокого уровня, В2,4

Выходной ток низкого уровня, мА.....-1...-5

Выходной ток высокого уровня, мА.....50

Емкость нагрузки, пФ.....500

Входная ёмкость, пФ.....12

Выходная ёмкость, пФ.....14

Входной ток низкого уровня, мА.....-0,2

Входной ток высокого уровня, мА.....50

Если ИМС ОЗУ имеют однонаправленный вход/выход, то используем буфер К589АП16.

На рис. 13 представлены УГО ИМС К589АП16 и вид корпуса этой ИМС (корпус типа 238.16-2).

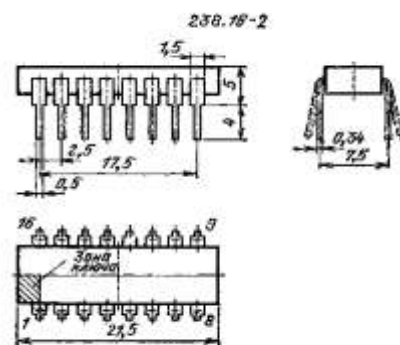
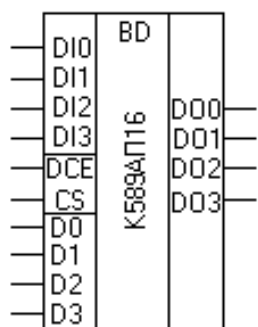


Рис. 13

Таблица 4. Назначение выводов K589АП16

Вывод	Обозначение	Тип вывода	Назначение
1	CS	Вх.	Выбор кристалла.
2,5,11,14	DO0-DO3.	Вых.	Информация.
3,6,10,13	DB0-DB3	Вх./Вых.	Реверсивная передача информации
4,7,9,12	DI0-DI3	Вх.	Информация
8	GND	-	Общий провод
15	DCE	Вх.	Управление выдачей информацией
16	Ucc	-	Напряжение питания

Микросхема K589АП16 – шинный формирователь, является параллельным двунаправленным формирователем сигналов для управления шинами в цифровых вычислительных устройствах и представляют собой 4-канальные коммутаторы, имеющие в каждом канале одну шину только для приема информации, одну шину только для выдачи информации и одну двунаправленную шину для приема и выдачи информации.

Для управления режимами работы и направлением выдачи информации служит схема, выполненная на двухвходовых логических элементах и формирователи обеспечивают передачу информации при наличии логического 0 на входе CS выборки кристалла. При наличии логической 1 на входе CS формирователи находятся в выключенном состоянии, и выходы имеют высокое сопротивление (третье состояние). При наличии на входе CS логического 0 управление выдачей информации по шинам DO и DB осуществляется сигналом на входе управления выдачей информации DCE. Если на входе DCE присутствует напряжение логического 0, то открыта передача информации со входов DI на выходы DB. При наличии на входе DCE логической 1 происходит передача информации с входов DB на выходы DO.

Таблица 5. Состояние управляющих сигналов

Состояние входов		Направление передачи информации	Выходы в состоянии «выкл»
CS	DCE		
0	0	От вх. DI0-DI3 до вых. DB0-DB3	DO0-DO3
0	1	От вх. DB0-DB3 до вых. DO0-DO3	DI0-DI3
1	1	Передача отсутствует.	DO0-DO3, DB0-DB3

Электрические параметры

Для DB0-DB3 при токе -10 мА.....	2,4
Ток потребления, мА.....	130
Входной ток низкого уровня при $U_{0\text{ вых.}}=0,45\text{ В, мА:}$	
Для DO0-DO3, DB0-DB3.....	0,25
Для CS,DCE.....	0,5
Входной ток высокого уровня при $U_{1\text{ вых.}}=5,25\text{ В, мкА:}$	
Для DO0-DO3, DB0-DB3.....	40
Для CS, DCE.....	80
Выходной ток высокого уровня, мА:	
Для DO0-DO3.....	20
Для DB0-DB3.....	100
Выходные напряжения низкого уровня, В:	
Для DO0-DO3 при токе 15 мА.....	0,5

Для DB0-DB3 при токе 50 мА.....0,7

Выходные напряжения высокого уровня, В:

Для DO0-DO3 при токе -1 мА.....3,65

ИМС дешифраторов

Дешифраторы в блоке ОЗУ предназначены для выбора одной (или группы) ИМС ОЗУ из блока. Для адресации ИМС ОЗУ используются старшие разряды шины адреса.

Дешифраторы можно выбрать из серий К155 или К555, т.к. эти серии хорошо сопрягаются с серией К580 по уровням сигналов и напряжению питания.

Для построения блока ОЗУ используем ИМС К155ИД4, которая представляет собой сдвоенный дешифратор 2→4. УГО, параметры ИМС, тип корпуса и его размеры, таблица истинности дешифратора приведены ниже.

Для коммутации используем разряды адреса A_{10} и A_{11} .

Чтобы определить, какие разряды адреса нужно использовать для выборки ячеек ОЗУ, можно воспользоваться таблицей приведенной ниже.

Таблица 6. Таблица распределения адресов

A	A	A	A	A	A	A	A	A	A	A	A	A	A	A	A	
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1
0	0	0	0	0	0	1	1	1	1	1	1	1	1	1	1	K
0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	2
0	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1	K

Разряд A_{11} используем для выбора блока ОЗУ и активизации буферов (сигнал CS).

Разряд A_{10} используем для выбора первого килобайта ($A_{10}=0$) или второго килобайта ($A_{10}=1$).

На рис.15 приведены УГО дешифратора К155ИД4 и корпус.

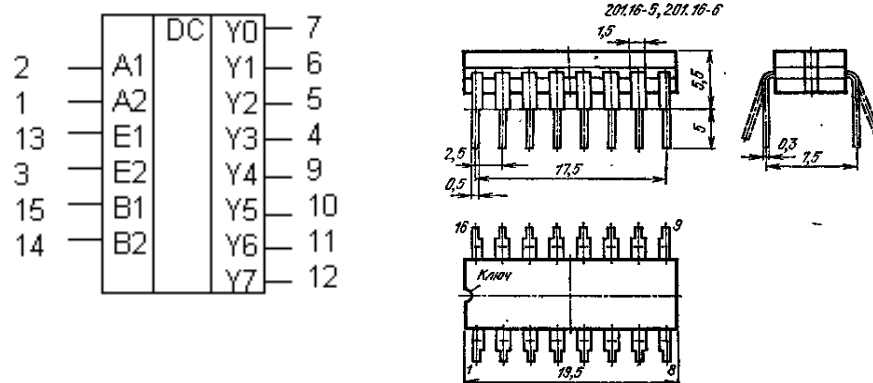


Рис. 15

Таблица 7 .Таблица истинности

a_1	a_2	E_1	E_2	Y_0	Y_1	Y_2	Y_3
X	X	0	X	1	1	1	1
X	X	X	1	1	1	1	1
0	0	1	0	0	1	1	1
0	1	1	0	1	0	1	1
1	0	1	0	1	1	0	1
1	1	1	0	1	1	1	0

На E_1 подаём логическую «1» (либо инвертированный разряд адреса A_{11} , либо через резистор 1 кОм подсоединяем к шине питания +5 В).

На E_2 подаем логический «0» (либо разряд адреса A_{11} , либо подсоединяем к шине «земля»).

На a_1 подаем логический «0» (разряд адреса A_{11}).

На a_2 подаём разряд адреса A_{10} ($A_{10} = 0$ – обращение к первому килобайту, $A_{10} = 1$ – обращение ко второму килобайту).

Вместо разряда адреса A_{11} можно использовать любой старший разряд адреса равный 0 во всём диапазоне (2 К).

Расчет блока ОЗУ.

1. Определяем количество ИМС, необходимых для построения блока ОЗУ по данным технического задания:

$$Q = \frac{N_{TP} * n_{TP}}{N * n}$$

где N_{TP} – требуемая емкость ОЗУ (2К)

n_{TP} – требуемая разрядность ОЗУ (8)

N – емкость одной ИМС (1К)

n – разрядность одной ИМС (4)

$$Q = (2*8)/(1*4) = 4$$

Для построения блока ОЗУ емкостью 2К восьмиразрядных слов на базе ИМС КР537РУ13 емкостью 1К четырехразрядных слов потребуется 4 ИМС.

2. Определяем требуемые коэффициенты объединения по входу, которые показывают сколько одноименных входов ИМС (ОЗУ) можно подключить к одному выходу схемы согласования (например, к буферу).

Коэффициент объединения адресных входов:

$$K_{ОБ АДР} = Q = 4$$

Коэффициент объединения входов данных:

$$K_{ОБ ДВХ} = N_{TP}/N = 2$$

Коэффициент объединения входов сигнала выбора микросхемы CS:

$$K_{ОБ CS} = n_{TP} / n = 2$$

Коэффициент объединения входов сигнала записи / считывания WR / RD:

$$K_{ОБ WR} = Q = 4$$

3. Определяем предельные коэффициенты объединения по входу, которые определяются токами утечек ИМС ОЗУ.

$$K_{ОБ0} \leq \frac{I_{ВХ0} + I_{УТ0} - I_{ВЫХ0}}{I_{УТ0}} \quad K_{ОБ0} = (4+0,01-0,2) / 0,01=381$$

$$K_{ОБ1} \leq \frac{I_{ВХ1} + I_{УТ1} - I_{ВЫХ1}}{I_{УТ1}} \quad K_{ОБ1} = (2+0,01-0,05) / 0,01 = 196$$

Предельные коэффициенты объединения по входу должны быть больше, чем расчетные. В противном случае выходы ИМС разбиваются на подгруппы, которые соединяются монтажным “ИЛИ”. В нашем случае условие выполняется.

4. Определяем коэффициент разветвления по выходу, который показывает способность одной схемы согласования управлять расчетным количеством входов.

$$K_p = \min \left\{ \frac{I_{вых0}}{I_{ак0}}; \frac{I_{вых1}}{I_{ак1}}; \frac{C_{акр} - 15}{C_{ак}} \right\} = \min \left\{ \frac{32}{0,005}; \frac{5}{0,005}; \frac{50-15}{8} \right\} = \min \{6400; 1000; 4,375\}$$

В числителе формулы – параметры схемы согласования (буфера К580ВА86), в знаменателе – параметры одного вывода ИМС ОЗУ. Полученные коэффициенты разветвления больше требуемых коэффициентов объединения, т. е. схема согласования способна управлять расчетным числом выводов.

Используя данные об ИМС и расчеты, строим схему блока ОЗУ.

Практическое задание.

Рассчитать блок ОЗУ для хранения заданного количества слов заданной разрядности (по вариантам) на базе ИМС серий К537 или К541 и спроектировать для этого блока печатную плату.

Таблица 1. Варианты заданий на проектирование.

Вариант	ИМС	Объем ОЗУ (количество слов)	Разрядность слов
1	К537РУ1	2К	2

2	K537PY2	8K	2
3	K537PY9	4K	16
4	K537PY16	16K	8
5	K541PY31	16K	2
6	K541PY5	2K	8

Форма представления результата:

Отчет по работе должен содержать:

1. наименование работы и цель работы;
2. результаты работы;
3. выводы по работе.

Тема 1.11. Устройства преобразования сигналов в цифровой технике

Практическая работа №13. Расчет параметров ЦАП/АЦП

Цель: научиться выполнять анализ и синтез схем сумматоров.

Выполнив работу, Вы будете:

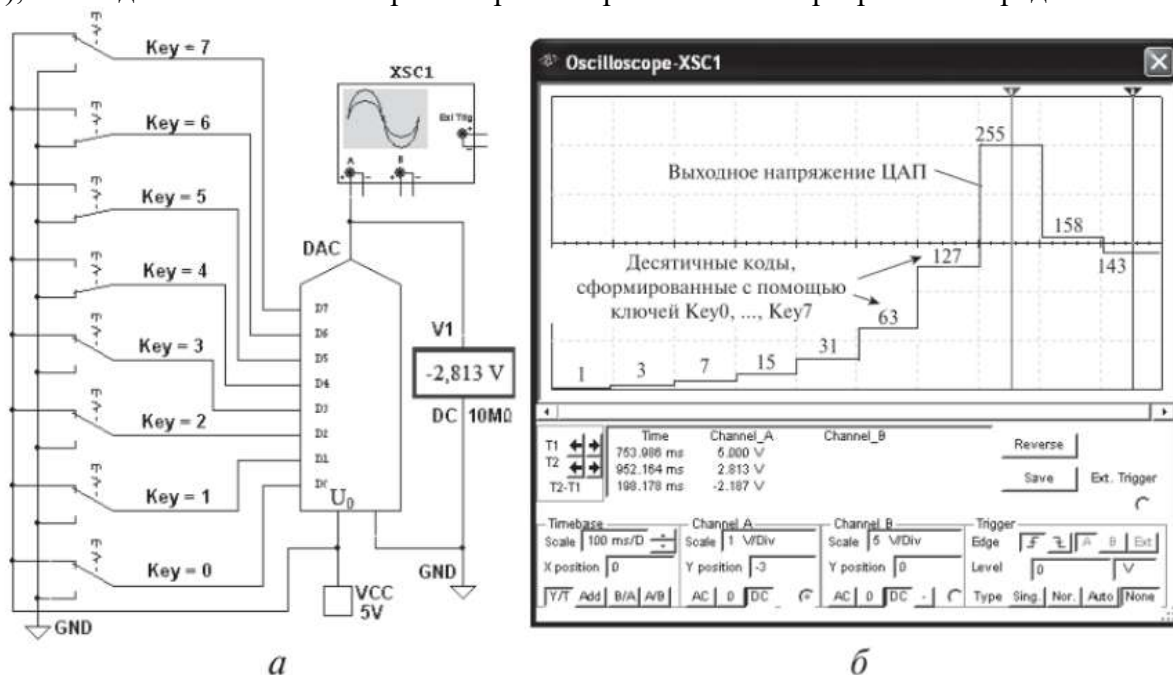
уметь:

- выполнять анализ и синтез схем цифровых устройств.

Материальное обеспечение: для проведения практической работы требуется наличие специальной литературы, интернет-ресурсы.

Краткие теоретические сведения

Пример 1. Определить разрешающую способность 8-разрядной модели ЦАП (DAC) (рис. 9.11, а), схема для испытания которой собрана на рабочем поле программной среды Multisim.



На входы D0, ..., D7 модели ЦАП подавались входные десятичные коды 1, 3, 7, 15, 31, 63, 127, 255 (двоичные коды от 000000012 до 11111112), сформированные посредством поочередного включения ключей Key0, ..., Key7 (снизу вверх) к эталонному напряжению (VCC) $U_0 = 5$ В, затем посредством размыкания ключей Key6, Key5 и Key0 (код 15810) и, наконец, посредством размыкания ключа Key0 и дополнительного замыкания ключа Key4 (код 14310) (рис. 9.11, б). Ступени выходного напряжения модели ЦАП (при эталонном напряжении $U_0 = 5$ В) измерялись с помощью вольтметра V1 и осциллографа XSC1, после установки на его экране визирных линий на соответствующие ступени выходного напряжения (см. рис. 9.11, б).

Решение.

1. Расчетное значение младшего разряда ЦАП при разрядности двоичного кода $n = 8$ и эталонном напряжении $U_0 = 5$ В:

$$3MP_p = U_0 / (2^8 - 1) = 5 / 255 = 0,01961 \text{ В.}$$

2. При входном коде 100011112 (14310) выходное напряжение модели ЦАП $U_a = 2,813$ В (см. показание вольтметра V1 на рис. 9.11, а), как и на напряжения ступени выходного напряжения модели ЦАП при входном коде 14310 (см. значение напряжения внизу экрана осциллографа, соответствующего положению правой визирной линии на рис. 9.11, б). Тогда значение младшего разряда модели ЦАП:

$$3MP_m = U_{a1} / N = 2,813 / 143 = 0,01967 \text{ В.}$$

3. Абсолютная погрешность $3MP$ модели ЦАП:

$$\delta 3MP = 3MP_p - 3MP_m = 0,01961 - 0,01967 = -0,00006 \text{ В } (-60 \text{ мкВ}).$$

4. Среднее значение ступени выходного напряжения модели ЦАП между кодами 25510 и 14310, при которых выходные напряжения $U_{a2} = 5$ В и $U_{a1} = 2,813$ В, соответствующие положениям визирных линий на рис. 9.11, б:

$$3MP_{cp} = (U_{a2} - U_{a1}) / (255 - 143) = 5 - 2,813 = 2,187 / 112 = 0,01953 \text{ В.}$$

5. Абсолютная погрешность среднего значения младшего разряда модели ЦАП:

$$\delta_{cp} 3MP = 3MP_p - 3MP_{cp} = 0,01961 - 0,01953 = 0,00007 \text{ В } (70 \text{ мкВ}).$$

Пример 2. Провести анализ выходных данных 8-разрядной модели АЦП (ADC) с ЦАП (DAC), схема для испытания которой собрана на рабочем поле программной среды Multisim рис. 9.18).

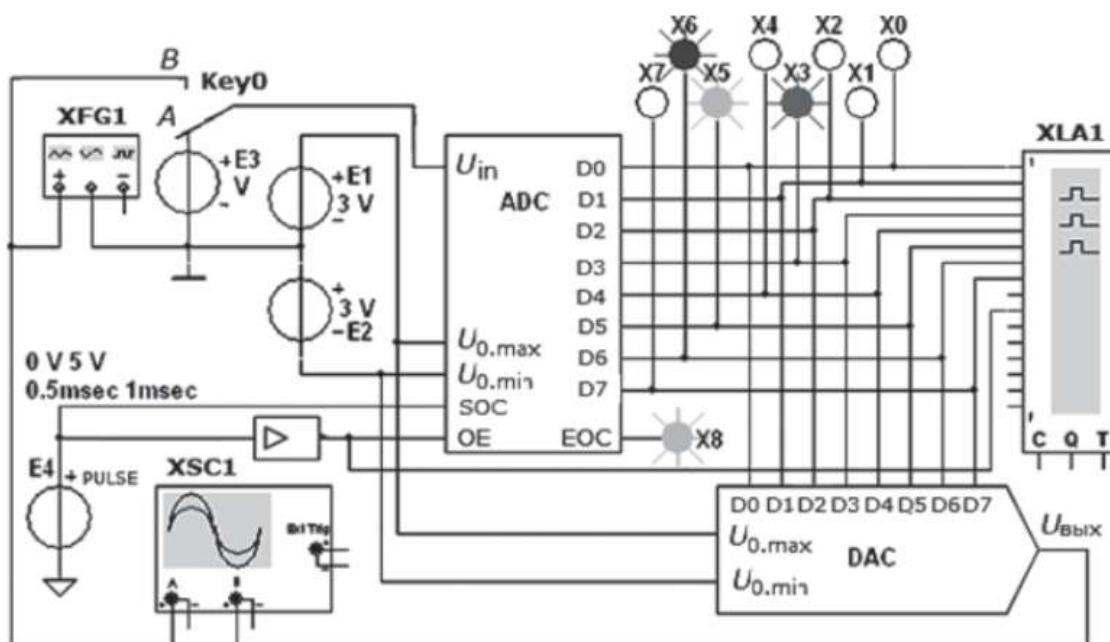


Рис. 9.18

Рис. 9.18

В схему модели АЦП включены:

- собственно модель 8-разрядного АЦП;
- источники эталонного напряжения E1 и E2, подключенные к входам $U_{0.max}$ и $U_{0.min}$ АЦП и ЦАП;
- генератор E4 прямоугольных импульсов с частотой 1 кГц, подключенный к входу SOC для синхронизации работы АЦП и, через инвертор, к входу OE разрешения на выдачу двоичной

информации на выходы D0, ..., D7 АЦП, с которыми соединены входы логического анализатора XLA1, светодиоды X7, ..., X0 и входы D0, ..., D7 ЦАП;

- функциональный генератор XFG1 — источник постоянного, пилообразного и синусоидального напряжений $u_{вх}$, подключаемый (при положении А ключа Key0) к входу U_{in} АЦП;

- 8-разрядный ЦАП и осциллограф XSC1. Выход ЕОС служит для передачи двоичной информации АЦП, например, на ВУ.

Решение.

1. Для определения точности преобразования АЦП уровней входного напряжения $u_{вх}$ в цифровой код с помощью светодиодов X7, ..., X0, логического анализатора XLA1 сигнала, а также ЦАП и осциллографа XSC1, подадим поочередно уровни постоянного входного напряжения, задаваемые в диалоговом окне генератора ЕЗ, $u_{вх} = 0,1; 0,5; 1,0; 2,0; 2,5; 2,9; -1,0$ В, а после запусков и остановок программы моделирования АЦП занесем во второй столбец табл. 9.2 значения ступеней напряжения $u_{вых}$ с выхода ЦАП, измеряемые на экране осциллографа с помощью визирной линии.

2. Определяем двоичные эквиваленты $D(2)$ преобразованных уровней напряжения по свечению светодиодов X7, ..., X0, например 011010002 (см. рис. 9.18, справа вверху) и их десятичные инверсные эквиваленты, например $D(10)_{инв} = 10410_{инв}$, с выхода АЦП, заносим в третий и четвертый столбцы табл. 9.2.

Таблица 9.2

$u_{вх}, \text{ В}$	$u_{вых.ЦАП}, \text{ В}$	$D_{(2)}$	$D_{(10)_{инв}}$	$D_{(10)}$	$D_{(10)_{расч}}$	$\Delta U, \%$
0,1	0,09375	10000100	132	4	4,25	6,25
0,5	0,5156	10010101	149	21	21,25	3,12
1,0	0,9644	10101010	170	42	42,5	3,56
2,0	2,017	11010101	213	85	85,0	0,85
2,5	2,484	11101010	234	106	106,25	0,64
2,9	2,906	11111011	251	123	123,25	0,21
-1,0	-0,9644	01010101	85	-43	-42,5	3,56

3. Пересчитываем десятичные инверсные сигналы $D(10)_{инв}$, получаемые с выхода АЦП, на неинверсные $D(10)$ по выражению $D(10) = D(10)_{инв} - 128$ и заносим в пятый столбец таблицы.

4. Определяем расчетные десятичные эквиваленты $D(10)_{расч}$ двоичного кода $D(2)$ на выходе АЦП при заданном значении входного напряжения $u_{вх}$ по формуле:

$$D(10)_{расч} = (28 - 1)u_{вх} / (E1 + \square - E2\square)$$

и заносим во второй справа столбец таблицы.

5. Определяем погрешности измерений напряжения в процентах (%):

$$\Delta U = 100(u_{вых.ЦАП} - u_{вх}) / u_{вх}$$

и заносим в правый столбец таблицы.

6. В качестве примера определим расчетный десятичный эквивалент $D(10)_{расч}$ и погрешность ΔU при $E1 = 3 \text{ В}$, $E2 = -3 \text{ В}$, $u_{вх} = 1 \text{ В}$, $D(2) = 101010102$ и $D(10) = 42$:

$$D(10)_{расч} = 255 \cdot 1 / 6 = 42,5,$$

$$\Delta U = 100(0,9644 - 1,0) = 3,56\%.$$

7. Анализ данных таблицы показывает, что погрешность преобразования аналогового напряжения в бинарный (или десятичный) код уменьшается при приближении кодируемой величины напряжения к величинам эталонных напряжений $U0_{max}$ и $U0_{min}$. Так, при $u_{вх} = 0,1 \text{ В}$

погрешность преобразования ΔU составила 6,25%, а при $u_{вх} = 2,9$ В погрешность преобразования $\Delta U = 0,21\%$.

Практические задания

Задание 1. При условии Примера 2 провести анализ процесса преобразования входного напряжения треугольной формы в цифровые коды, а затем с помощью ЦАП — в ступенчатое напряжение $u_{вых.ЦАП}$. Исходные данные представлены на рис. 9.19

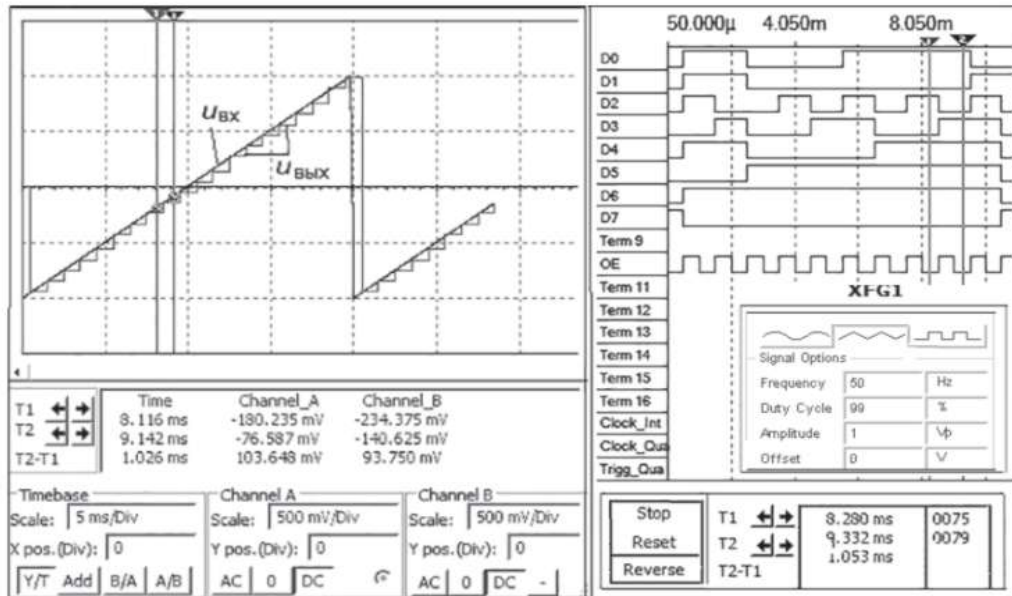


Рис. 9.19

Задание 2. При условии упражнения Примера 1 провести анализ процесса преобразования АЦП входного синусоидального напряжения в цифровые коды, а затем с помощью ЦАП — в ступенчатое напряжение $u_{вых. ЦАП}$. Исходные данные представлены на рис. 9.20

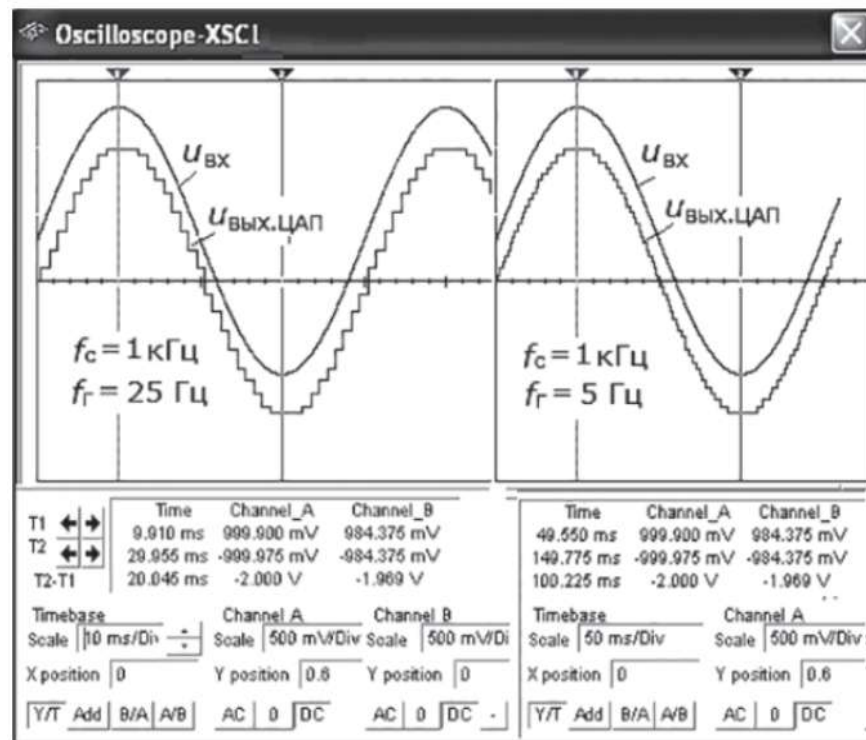


Рис. 9.20

Форма представления результата:

Отчет по работе должен содержать:

1. наименование работы и цель работы;
2. результаты работы;
3. выводы по работе.

Тема 1.2. Интегральное исполнение базовых цифровых элементов

Лабораторное занятие №1

Исследование работы логических элементов и проверка их на работоспособность

Цель работы: тестирование и определение работоспособности логических элементов: «И-НЕ», «ИЛИ-НЕ», «НЕ», «ИСКЛЮЧАЮЩЕЕ ИЛИ», «И-ИЛИ-НЕ».

Выполнив работу, Вы будете:
уметь:

- проводить исследования работы цифровых устройств и проверку их на работоспособность, в том числе средствами специализированного ПО.

Материальное обеспечение: стенды «Основы цифровой электроники», осциллограф.

1. Теоретические сведения

Основу современной вычислительной техники составляют полупроводниковые интегральные микросхемы (ИМС). Простейшими ИМС являются цифровые логические элементы.

Цифровые логические элементы — это микроэлектронные изделия, предназначенные для преобразования и обработки дискретных сигналов.

В ИМС, выполненных по технологии КМОП, в качестве базового элемента используются ключевые схемы, построенные на комплиментарных МОП-транзисторах, т.е. используются полевые транзисторы со структурой Металл – Оксид кремния – Полупроводник двух типов: с n – каналом и с p – каналом. Наряду с ИМС КМОП существуют ИМС n – МОП и p – МОП.

В данной работе исследуются простейшие комбинационные логические схемы типа «И- НЕ», «ИЛИ», «НЕ», «ИСКЛЮЧАЮЩЕЕ ИЛИ», «И-ИЛИ-НЕ», внутренняя структура которых построена на основе КМОП-логики.

2. Описание лабораторной установки

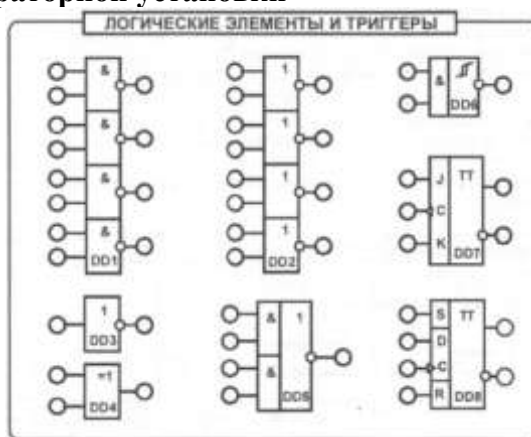


Рис.3. Используемое рабочее поле стенда

Логические элементы: «И-НЕ», «ИЛИ-НЕ», «НЕ», «ИСКЛЮЧАЮЩЕЕ ИЛИ», «И-ИЛИ-НЕ». исследуются на рабочем поле «ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ И ТРИГГЕРЫ» (рис. 1).

Источник сигналов «Уровень логический» предназначен для формирования логических сигналов высокого «1» и низкого «0» уровней. Включение соответствующих сигналов осуществляется при помощи тумблеров SA1 - SA8. С помощью светодиодов осуществляется индикация сигналов, соответствующих логической «1».

Входные сигналы подаются на входы исследуемых микросхем.

«Генератор» генерирует последовательности положительных прямоугольных импульсов с частотами 100 Гц; 200 Гц и 1600 Гц.

С помощью светодиодов поля «Индикация» осуществляется индикация сигналов логической «1».

3. Задание

3.1 Экспериментальное исследование двухвходовых элементов

а) составить таблицу истинности для двухвходовых логических элементов «И-НЕ», «ИЛИ-НЕ», «Исключающее ИЛИ» (ИМС DD1, DD2, DD4) и проверить их исправность. Для этого собрать схему (рис. 4), подключив выходы гнезд «Уровень логический» к соответствующим входам (находящимся на одной горизонтали) логического элемента «И-НЕ» («ИЛИ-НЕ», «Исключающее ИЛИ»). Включить тумблер «Сеть». Задавая различные комбинации входных логических сигналов тумблерами SA1 и SA2, фиксировать по светодиоду выходной сигнал логического элемента. Результаты занести в табл. 1. Выключить тумблер «Сеть». Сравнив результаты с эталонными таблицами истинности определить, исправен ли элемент.

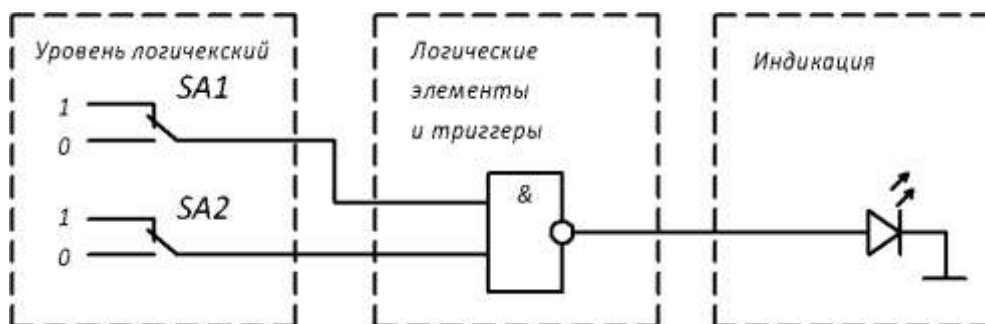


Рис. 4. Схема соединений для исследования логического элемента И-НЕ

Таблица 1

Входы		Выход		
X1	X2	Y		
		И-НЕ	ИЛИ-НЕ	Исключающее ИЛИ
0	0			
0	1			
1	0			
1	1			

б) проверить работу логических элементов «И-НЕ» («ИЛИ-НЕ», «Исключающее ИЛИ») с помощью осциллографа, подключив выходные гнезда «Генератора» с частотой 100 Гц и 200 Гц к входам «X1» и «X2» логического элемента (см. рис. 5). Для этого вход осциллографа CH1 (канал 1) подключить к входу «X1» элемента «И-НЕ» («ИЛИ-НЕ», «Исключающее ИЛИ»), а вход осциллографа CH2 (канал 2) - к входу «X2» элемента (корпус осциллографа соединить с общей точкой стенда), включить тумблер «Сеть». Зарисовать на кальке входные сигналы друг под другом. Переключить вход осциллографа CH2 к «Выходу» элемента «И-НЕ» («ИЛИ-НЕ», «Исключающее ИЛИ»), и зарисовать на той же кальке выходной сигнал. Выключить тумблер «Сеть». Сравнив результаты обработки осциллограмм с составленными таблицами истинности определить, исправен ли элемент;

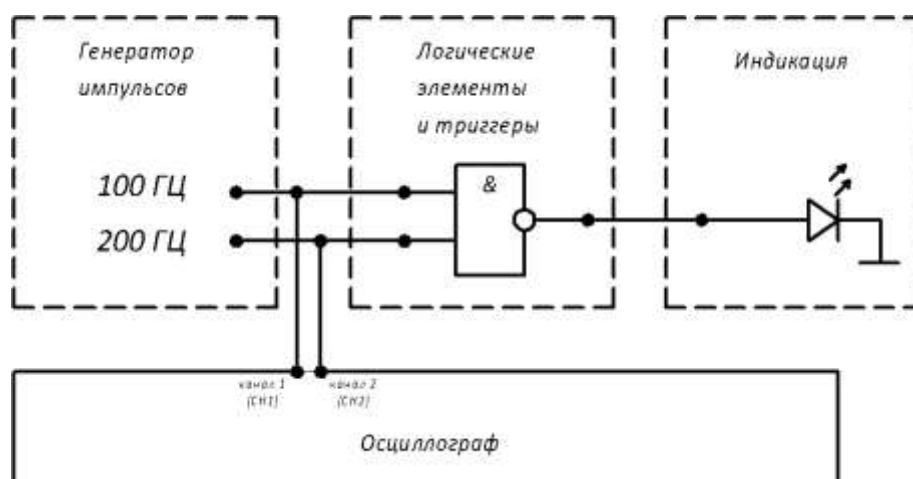


Рис.3 Схема соединений для исследования логического элемента И-НЕ с помощью осциллографа

3.2 Экспериментальное исследование логического элемента «НЕ»:

а) составить таблицу истинности для логического элемента «НЕ» (ИМС DD3) и проверить его исправность. Для этого собрать схему, аналогичную рис. 4, подключив выход гнезд «Уровень логический» к соответствующему входу логического элемента «НЕ». Включить тумблер «Сеть». Задавая различные комбинации входных логических сигналов тумблером SA1, фиксировать по светодиоду выходной сигнал логического элемента. Результаты занести в табл. 2. Выключить тумблер «Сеть». Сравнив результаты с эталонными таблицами истинности определить, исправен ли элемент.

Таблица 2

Вход	Выход
X1	Y
0	
1	

б) проверить работу логического элемента «НЕ» с помощью осциллографа, подключив выходные гнезда «Генератора» с частотой 100 Гц ко входу «X1» логического элемента. Для этого вход осциллографа CH1 (канал 1) подключить к входу «X1» элемента «НЕ», а вход осциллографа CH2 (канал 2) - к выходу элемента (корпус осциллографа соединить с общей точкой стенда), включить тумблер «Сеть». Зарисовать на кальке входной и выходной сигналы друг под другом. Выключить тумблер «Сеть». Сравнив результаты обработки осциллограмм с составленными таблицами истинности определить, исправен ли элемент.

3.3 Экспериментальное исследование логического элемента «И-ИЛИ-НЕ»:

а) составить таблицу истинности для четырехвходового логического элемента «И—ИЛИ-НЕ» (ИМС DD5) и проверить его исправность. Для этого собрать схему аналогично рис. 4, подключив выходы гнезд «Уровень логический» к соответствующим входам (находящимся на одной горизонтали) логического элемента «И-ИЛИ-НЕ». Включить тумблер «Сеть». Задавая различные комбинации входных логических сигналов тумблерами SA1, SA2, SA3 и SA4, фиксировать по светодиоду выходной сигнал логического элемента. Результаты занести в табл. 3. Выключить тумблер «Сеть». Сравнив результаты с эталонными таблицами истинности определить, исправен ли элемент.

Таблица 3.

Входы				Выход	Входы				Выход
X1	X2	X3	X4	Y	X1	X2	X3	X4	Y
0	0	0	0		1	0	0	0	
0	0	0	1		1	0	0	1	

0	0	1	0		1	0	1	0	
0	0	1	1		1	0	1	1	
0	1	0	0		1	1	0	0	
0	1	0	1		1	1	0	1	
0	1	1	0		1	1	1	0	
0	1	1	1		1	1	1	1	

4. Содержание отчета

Отчет должен содержать следующие пункты:

- 1) наименование и цель работы;
- 2) принципиальные электрические схемы для выполненных экспериментов;
- 3) результаты экспериментальных исследований, помещенные в соответствующие таблицы;
- 4) оформленные осциллограммы;
- 5) выводы по работе.

5. Контрольные вопросы

1. Дайте определение цифровым логическим элементам
2. Какие транзисторы используют в базовой схеме элементов КМОП?
3. Какие виды логики вы знаете кроме КМОП?
4. Назовите основные преимущества и недостатки КМОП-логики по сравнению с ТТЛ.
5. Что такое таблица истинности?
6. Какие логические элементы исследуются в данной работе, и к какому виду логики они относятся?
7. Перечислите основные параметры логических элементов.
8. Приведите структурную схему логического элемента «И-НЕ» на основе КМОП.
9. Составьте таблицы истинности для логических элементов «И-НЕ», «ИЛИ-НЕ», «НЕ», «Исключающее ИЛИ», «И-ИЛИ-НЕ».
10. Нарисуйте схемные обозначения трехвходовых логических элементов «И-НЕ», «ИЛИ-НЕ».

Лабораторное занятие №2

Изучение комбинационных схем на логических элементах

Цель работы: исследование комбинационных схем на основе логических элементов.

Выполнив работу, Вы будете:

уметь:

- выполнять анализ и синтез схем цифровых устройств;
- проводить исследования работы цифровых устройств и проверку их на работоспособность, в том числе средствами специализированного ПО.

Материальное обеспечение: стенды «Основы цифровой электроники», осциллограф.

1. Теоретические сведения

В работе исследуются комбинационные схемы на основе логических элементов типа «И-НЕ», «НЕ», «ИЛИ-НЕ», внутренняя структура которых построена на основе КМОП-логики. Также в работе используются РС-цепочки в качестве инерционного элемента (элемента задержки).

Комбинационными схемами называются такие схемы, выходные сигналы которых зависят только от комбинации входных переменных и не зависят от того, в какой последовательности эта комбинация возникла на входе.

Такие схемы широко распространены за счет своей простоты. Их разработка (синтез) осуществляется в два шага:

1. Составляется таблица истинности, отражающая взаимосвязь входных и выходных переменных. По ней записываются логические уравнения. Эти уравнения минимизируются путем непосредственного преобразования логических функций.

2. Выбирается элементная база для создания подобной системы.

Для большинства схем допустимо считать, что в комбинационной схеме преобразование сигнала происходит практически без задержки времени и выходные сигналы формируются практически мгновенно после подачи входной комбинации.

2. Описание лабораторной установки

Логические элементы располагаются на рабочем поле «ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ И ТРИГГЕРЫ» (рис. 6). Элементы задержки располагаются на рабочем поле «МУЛЬТИВИБРАТОРЫ И АЦП» (рис. 6).

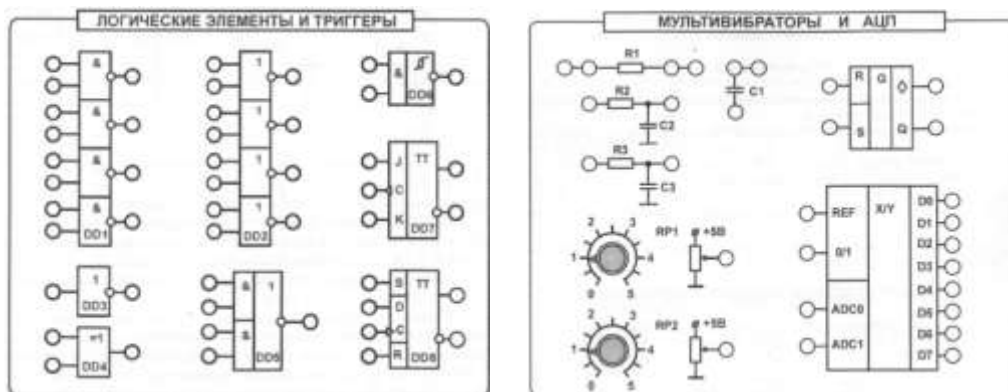


Рис.6. Используемые поля стенда

Источник сигналов «Уровень логический» предназначен для формирования логических сигналов высокого «1» и низкого «0» уровней. Включение соответствующих сигналов осуществляется при помощи тумблеров SA1 - SA8. С помощью светодиодов осуществляется индикация сигналов, соответствующих логической «1».

«Генератор» генерирует последовательности положительных прямоугольных импульсов с частотами 100 Гц; 200 Гц и 1600 Гц.

Коннекторы позволяют увеличить число проводов, подключаемых к одной точке.

С помощью светодиодов поля «Индикация» осуществляется индикация сигналов логической «1».

3. Задание

3.1. Предварительное задание:

По заданной таблице истинности (Рис. 4) составить и минимизировать логическое уравнение для одного из выходных сигналов. Нарисовать схему реализации данного уравнения на элементах ИЛИ-НЕ, И-НЕ.

Пример:

Возьмем за основу сегмент «е» и составим уравнения:

Данный сегмент загорается четыре раза, для каждого раза есть своя комбинация входных сигналов. Сначала запишем уравнение целиком:

$$e = \bar{X}_1 \cdot \bar{X}_2 \cdot \bar{X}_3 \cdot \bar{X}_4 + \bar{X}_1 \cdot X_2 \cdot \bar{X}_3 \cdot \bar{X}_4 + \bar{X}_1 \cdot X_2 \cdot X_3 \cdot \bar{X}_4 + \bar{X}_1 \cdot \bar{X}_2 \cdot \bar{X}_3 \cdot X_4$$

Преобразуем данное уравнение, воспользовавшись законами преобразования логических функций:

$$e = \bar{X}_1 \cdot \bar{X}_3 + \bar{X}_1 \cdot X_2$$

Так как основу логических элементов на лицевой панели составляют элементы И-НЕ, преобразуем уравнение с помощью законов де Моргана:

$$e = \overline{\overline{X_1 \cdot X_2 + X_1 \cdot X_3}}$$

$$e = \overline{\overline{X_1} \cdot \overline{X_2} \cdot \overline{X_1} \cdot \overline{X_3}}$$

Схемы для данных уравнений можно собрать на лицевой панели с помощью элементов DD1, DD2, DD3 и DD5.

Таблица 4. Таблица истинности (фрагмент)

№ п.п .	Входные сигналы				Выходные сигналы						
	X4	X3	X2	X1							
	8	4	2	1	a	b	c	d	e	f	g
0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	1	0	1	1	0	0	0	0
2	0	0	1	0	1	1	0	1	1	0	1
3	0	0	1	1	1	1	1	1	0	0	1
4	0	1	0	0	0	1	1	0	0	1	1
5	0	1	0	1	1	0	1	1	0	1	1
6	0	1	1	0	1	0	1	1	1	1	1
7	0	1	1	1	1	1	1	0	0	0	0
8	1	0	0	0	1	1	1	1	1	1	1
9	1	0	0	1	1	1	1	0	0	1	1

3.2. Экспериментальное исследование комбинационной схемы (дешифратора) на логических элементах:

а) Собрать схему, разработанную в п.3.1, подключив выходы гнезд «Уровень логический» к соответствующим входам логических элементов. Соединить перемычками элементы, согласно схеме, при необходимости использовать коннекторы. Выход схемы соединить со светодиодом на поле «ИНДИКАЦИЯ». Включить тумблер «Сеть». Подавая на входы схемы различные комбинации входных сигналов, убедиться в правильности работы схемы, руководствуясь таблицей 4.

Подать на схему одну из комбинаций входных сигналов, при котором на выходе возникает значение 1. Отсоединить один из входов от поля «Уровень логический» и подключить к генератору 200Гц. Затем подключить к генератору вход осциллографа CH1. Второй вход осциллографа CH2 подсоединить к выходу схемы. Корпус осциллографа соединить с общей точкой стенда «└». Зарисовать входной и выходной сигнал друг под другом.

Подключить выход схемы к цепочке R2C2. С другой стороны к ней подключить вход осциллографа CH2. Зарисовать входной и выходной сигнал друг под другом. Прodelать те же операции с цепочкой R3C3. Выключить тумблер «Сеть». Сделать выводы о работе схемы без инерционного элемента и с ним.

3.3. Экспериментальное исследование генератора импульсов:

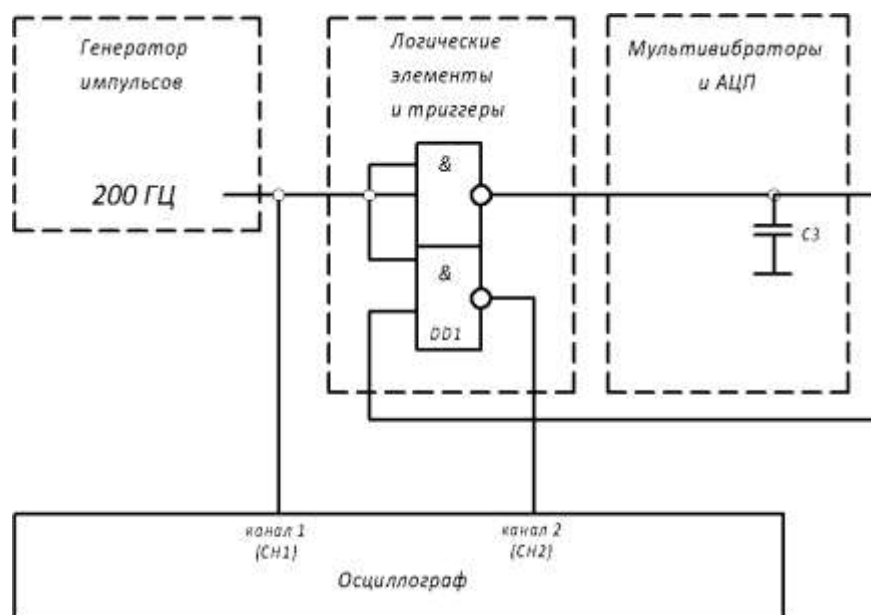


Рис.7. Схема для исследования генератора коротких импульсов.

Собрать схему (рис.7), подключив выход генератора 200Гц к двум входам первого элемента И-НЕ и к одному входу второго элемента И-НЕ. Затем подключить выход первого элемента И-НЕ к цепочке R3C3, с другой стороны соединить цепочку с входом второго элемента И-НЕ. Подключить вход осциллографа CH1 к генератору. Второй вход осциллографа CH2 подключить к выходу схемы. Корпус осциллографа «└» соединить с общей точкой стенда. Включить тумблер «Сеть». Зарисовать осциллограммы входного и выходного сигналов друг под другом, сделать выводы. Выключить тумблер «Сеть». Разобрать схему.

4. Содержание отчета

Отчет должен содержать следующие пункты:

- 1) наименование и цель работы;
- 2) принципиальные электрические схемы для выполненных экспериментов;
- 3) результаты экспериментальных исследований, помещенные в соответствующие таблицы;
- 4) обработанные осциллограммы;
- 5) выводы по работе.

5. Контрольные вопросы

1. Какие схемы называют комбинационными?
2. Из каких этапов состоит синтез комбинационных схем?
3. Что такое минимизация логических выражений?
4. Перечислите основные законы преобразования логических уравнений.
5. Существует ли задержка в комбинационных схемах? Как влияет её наличие на работу схемы.

Критерии оценки:

Оценка «отлично» ставится, если эксперимент проведён, обработаны результаты, выполнены все задания, работа оформлена в соответствии с требованиями.

Оценка «хорошо» ставится, если были допущены ошибки при проведении эксперимента, обработке результатов или при оформлении отчёта.

Оценка «удовлетворительно» ставится, если эксперимент проведён, приведено неполное выполнение заданий.

Оценка «неудовлетворительно» ставится, если эксперимент не проводился, задание не выполнено.

Тема 1.3. Цифровые последовательностные устройства (ЦПУ): триггеры Лабораторное занятие №3

Изучение последовательностных схем (триггеры на логических элементах)

Цель работы: исследование последовательностных схем на основе логических элементов

Выполнив работу, Вы будете:

уметь:

- проводить исследования работы цифровых устройств и проверку их на работоспособность, в том числе средствами специализированного ПО.

Материальное обеспечение: стенды «Основы цифровой электроники», осциллограф.

1. Теоретические сведения

В работе исследуются последовательностные схемы на основе логических элементов типа «И-НЕ», «НЕ», «ИЛИ-НЕ», внутренняя структура которых построена на основе КМОП-логики. Также в работе используются RC-цепочки в качестве инерционного элемента (элемента задержки).

Последовательностными или многотактными схемами называют схемы, в которых одной и той же комбинации входных сигналов, поданной на входы в различной очередности, могут соответствовать различные комбинации выходных сигналов.

Отличительным элементом подобных схем являются элементы памяти. В логических схемах элемент памяти представлен в виде обратной связи с выхода элемента на его вход.

Элементы памяти вводятся в схемы:

1. Если требуется запомнить кратковременный сигнал (нажатие кнопки) - в системах автоматизации такое явление часто носит название самоблокировки.
2. Когда одной и той же комбинации на входе системы соответствует несколько различных выходных комбинаций
3. Для запоминания предыдущего значения

2. Описание лабораторной установки

Логические элементы располагаются на рабочем поле «ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ И ТРИГГЕРЫ» (рис. 8). Элементы задержки располагаются на рабочем поле «МУЛЬТИВИБРАТОРЫ И АЦП» (рис. 8).

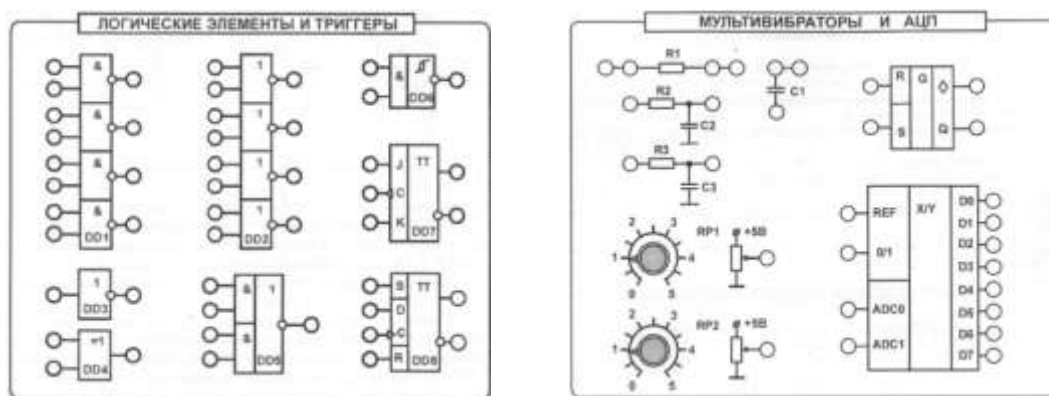


Рис.8. Используемые поля стенда

Источник сигналов «Уровень логический» предназначен для формирования логических сигналов высокого «1» и низкого «0» уровней. Включение соответствующих сигналов осуществляется при помощи тумблеров SA1 - SA8. С помощью светодиодов осуществляется индикация сигналов, соответствующих логической «1».

«Генератор» генерирует последовательности положительных прямоугольных импульсов с частотами 100 Гц; 200 Гц и 1600 Гц.

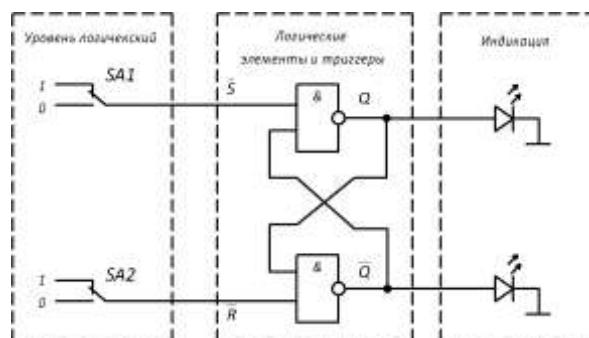
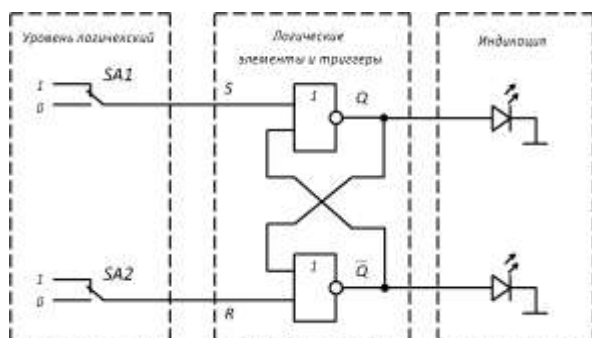
Коннекторы позволяют увеличить число проводов, подключаемых к одной точке.

С помощью светодиодов поля «Индикация» осуществляется индикация сигналов логической «1».

3. Задание

3.1. Экспериментальное исследование простейших последовательностных схем RS-триггер на логических элементах ИЛИ-НЕ и И-НЕ:

а) Исследовать работу RS-триггера на основе элементов ИЛИ-НЕ, для этого собрать схему, согласно рисунку 9 (а). Соединить выходы гнезд «Уровень логический» с входами соответствующих элементов. Соединить перемычками элементы, согласно схеме, при необходимости использовать коннекторы. Выходы схемы подключить к полю «Индикация». Включить тумблер «Сеть». Заполнить таблицу истинности RS-триггера (Таблица 5). Сделайте вывод об исправности триггер.



а)
б)
Р
ис. 9.
Схем
а

соединений для исследования RS-триггера на основе элементов «ИЛИ-НЕ» и «И-НЕ».

б) Исследовать работу инверсного RS-триггера на основе элементов И-НЕ, для этого собрать схему, согласно рисунку 9(б). Аналогично предыдущему заданию заполнить таблицу истинности (Таблица 6). Сделайте вывод об исправности триггера

Таблица 5.

Таблица 6.

Входы		Выходы	
S	R	Q	Q
0	0		
0	1		
1	0		
1	1		
Входы		Выходы	
S	R	Q	Q
0	0		
0	1		
1	0		
1	1		

3.2. Экспериментальное исследование автогенератора:

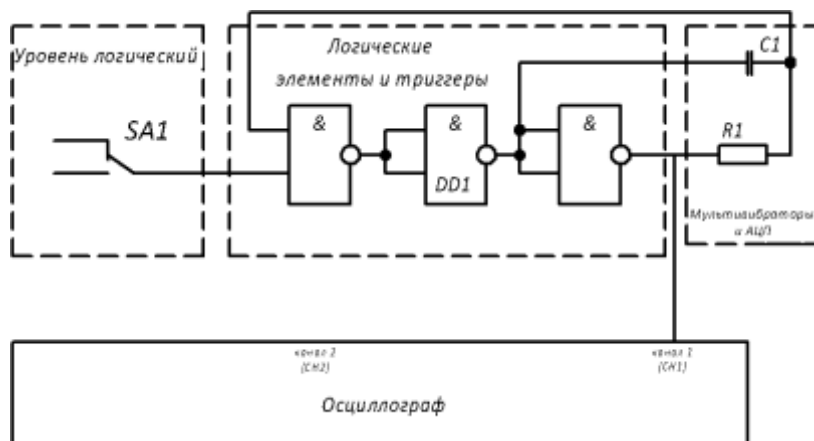


Рис.10. Схема для исследований автогенератора

Для этого собрать схему (Рис.10), подключив высокий логический уровень сигнала к входу первого элемента И-НЕ. Затем подключить вход первого элемента И-НЕ к конденсатору С1. Подключить вход осциллографа СН1 к выходу третьего элемента И-НЕ. Корпус осциллографа соединить с общей точкой стенда. Включить тумблер «Сеть». Зарисовать осциллограмму выходного сигнала. Выключить тумблер «Сеть». Разобрать схему.

4. Содержание отчета

Отчет должен содержать следующие пункты:

- 1) наименование и цель работы;
- 2) принципиальные электрические схемы для выполненных экспериментов;
- 3) результаты экспериментальных исследований, помещенные в соответствующие таблицы;
- 4) обработанные осциллограммы;
- 5) выводы по работе.

5. Контрольные вопросы

1. Дайте определение последовательностных схем.
2. Чем последовательностные схемы отличаются от комбинационных?
3. Поясните назначение элементов памяти в последовательностных схемах. С какой целью они вводятся?
4. Приведите уравнение функционирования асинхронного RS-триггера.
5. Какая комбинация входных сигналов является запрещенной для RS-триггера?
6. Как изменяется осциллограмма выходного сигнала автогенератора при изменении входного сигнала с 0 на 1, с 1 на 0?

Лабораторное занятие №4 Исследование триггеров

Цель работы: тестирование и проверка на работоспособность различных типов триггеров.

Выполнив работу, Вы будете:

уметь:

- проводить исследования работы цифровых устройств и проверку их на работоспособность, в том числе средствами специализированного ПО.

Материальное обеспечение: стенды «Основы цифровой электроники», осциллограф.

1. Теоретические сведения

В работе исследуются триггеры, внутренняя структура которых построена на основе КМОП-логики.

JK-триггер (DD7) имеет два информационных входа J и K, счетный вход C и два выхода Q и Q. Выходы Q, обычно находятся в противофазе, кроме случая подачи на входы S и R запрещенной комбинации сигналов.

Таблица истинности JK-триггера приведена в таблице 7. При этом триггер работает, как синхронный. Запись информации в первую ступень триггера происходит при наличии на входе C низкого уровня напряжения, а переключение второй ступени осуществляются положительным фронтом сигнала по входу C. Его таблица истинности аналогична таблице истинности RS-триггера с прямым управлением. Однако, у него нет запрещенной комбинации сигналов J и K. Как видно из табл. 7, при подаче на входы J и K уровня 1, триггер с каждым счетным импульсом меняет выходное состояние на инверсное, т.е. работает в счетном режиме с коэффициентом деления 2.

Таблица 7. Таблица истинности JK-тр.

J^n	K^n	Q^{n-1}
0	0	Q^{n-1}
0	1	0
1	0	1
1	1	Q^{n-1}

Таблица 8. Таблица истинности D-тр.

Входы				Выходы	
$\underline{C}$	$\underline{D}$	$\underline{R}$	$\underline{S}$	$\underline{Q}$	$\underline{Q}$
/	0	0	0	0	1
/	1	0	0	1	0
1	X	0	0	Q	Q
X	X	1	0	0	1
X	X	0	1	1	0
X	X	1	1	X	X

D-триггер (DD8) на основе RS-триггера имеет входы «Установка» (S), «Установка 0» (R), информационный (D) и синхронизации (C). У триггера имеется 2 противофазных выхода: Q и Q (см. табл.8). Запись информации в первую ступень триггера происходит при наличии на входе C сигнала «0», а изменение состояния на выходе происходит по переднему фронту входного импульса.

Установка триггера по входам S и R принудительная, поэтому сигналы входа синхронизации C и информационного входа D не изменяют состояния триггера на выходе во время действия сигналов S и R. Состояние R=S=1 является запрещенной комбинацией сигналов т.к. предсказать состояние выходов невозможно.

2. Описание лабораторной установки

Исследования триггеров проводятся на рабочем поле «ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ И ТРИГГЕРЫ» (рис. 11).

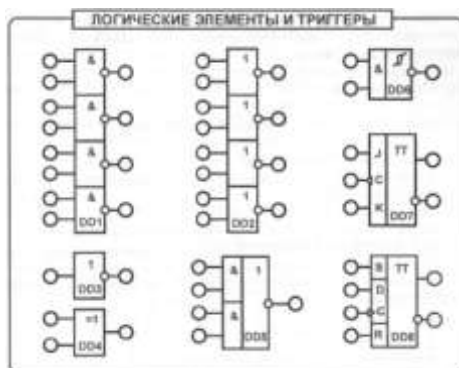


Рис. 11. Используемое рабочее поле стенда

Источник сигналов «Уровень логический» предназначен для формирования логических сигналов высокого «1» и низкого «0» уровней. Включение соответствующих сигналов осуществляется при помощи тумблеров SA1- SA8.

Источник сигналов «Импульс одиночный» формирует одиночные импульсы с положительной () и отрицательной () полярностью. При нажатии на кнопку SB 1 на выходе генератора, находящегося в состоянии «0», вырабатывается сигнал логической «1», а при нажатии на кнопку SB2 - сигнал логического «0».

«Генератор» генерирует последовательности прямоугольных импульсов с частотами 100 Гц; 200 Гц и 1600 Гц.

С помощью светодиодов поля «Индикация» осуществляется индикация сигналов логической единицы.

Коннекторы позволяют увеличить число проводов, подключаемых к одной точке.

3. Задание

3.1. Экспериментальное исследование D-триггера:

а) проверить таблицу истинности D-триггера и определить, исправен ли он. Для этого собрать схему (рис. 12), подключив гнезда «Уровень логический» к входам R, S и D, находящимся на одной горизонтали с соответствующими входами D-триггера. Подключить генератор «Импульс одиночный», формирующий одиночные импульсы с положительной полярностью ко входу C. Включить тумблер «Сеть». Задавая различные комбинации входных логических сигналов тумблерами SA1, SA2 и SA4, фиксировать по светодиодам выходные сигналы триггера. Результаты занести в таблицу. Выключить тумблер «Сеть». Сравнив результаты с таблицей истинности (табл. 8 и 9) определить, исправен ли триггер;

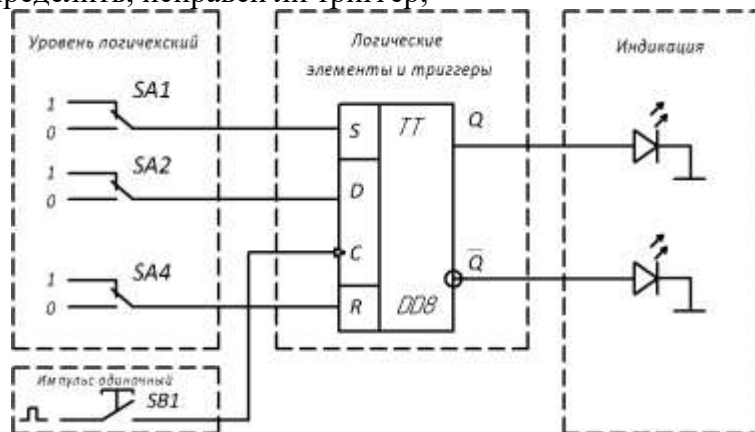


Рис. 12. Схема соединений для исследования D-триггера при подаче на вход одиночных импульсов

б) проверить работу D-триггера с помощью осциллографа при подаче на входы импульсов от генератора (рис. 13). Подключить выходные гнезда «Генератора» с частотой 1600 Гц к входу C, а с частотой 100 Гц к входу D. Входы S и R оставить подключенными к гнездам уровня логический. Вход осциллографа CH1 (канал 1) подключить ко входу D триггера, а вход осциллографа CH2 - ко входу C. Корпус осциллографа соединить с общей точкой модуля. Зарисовать на кальке входные сигналы друг под другом. Переключить вход осциллографа CH2 к выходу Q, а затем к инверсному

выходу Q триггера, зарисовать на той же кальке выходные сигналы друг под другом. Выключить тумблер «Сеть». Сравнив результаты обработки осциллограмм с составленными таблицами истинности определить исправен ли элемент.

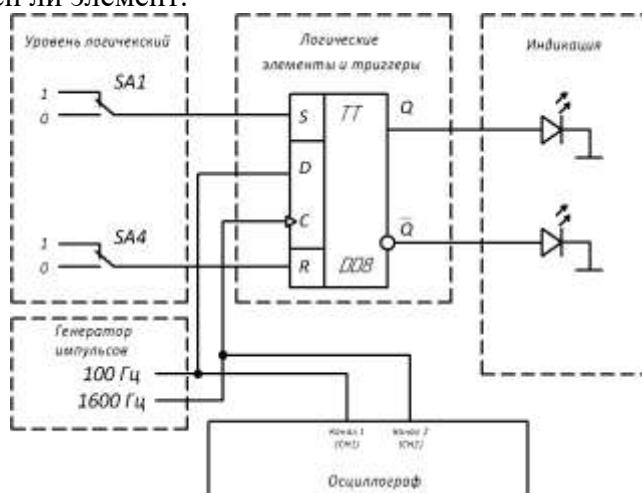


Рис. 13. Схема соединений для исследования D-триггера при подаче на входы импульсов от генератора

Таблица 9. Таблица истинности D-тр.

Входы				Выходы	
<u>C</u>	<u>D</u>	<u>R</u>	<u>S</u>	<u>Q</u>	<u>Q</u>
<u>/</u>	<u>0</u>	<u>0</u>	<u>0</u>		
<u>/</u>	<u>1</u>	<u>0</u>	<u>0</u>		
<u>\</u>	<u>X</u>	<u>0</u>	<u>0</u>		
<u>X</u>	<u>X</u>	<u>1</u>	<u>0</u>		
<u>X</u>	<u>X</u>	<u>0</u>	<u>1</u>		
<u>X</u>	<u>X</u>	<u>1</u>	<u>1</u>		

3.2. Экспериментальное исследование JK-триггера

а) проверить таблицу истинности JK-триггера и определить, исправен ли он. Для этого собрать схему (рис. 14), подключив выходы гнезд «Уровень логический» к соответствующим. Подключить источник сигнала «Импульс одиночный», формирующий одиночные импульсы с положительной полярностью, к входу C. Включить тумблер «Сеть». Задавая различные комбинации входных логических сигналов тумблерами SA4 и SA6 на входах J и K и нажимая на кнопку SB 1 (синхронизирующий импульс), составить таблицу истинности JK-триггера. Уровню логической «1» на выходе триггера Q соответствует свечение светодиода. Результаты занести в табл. 10. Обратите внимание, на каком фронте синхроимпульса «C» происходит переключение JK-триггера. Выключить тумблер «Сеть». Сравнив результаты с табл. 7 определить, исправен ли триггер;

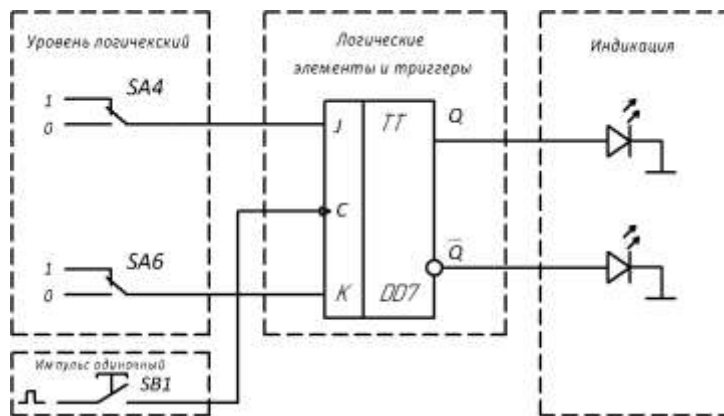


Рис. 14. Схема соединений для исследования JK -триггера при подаче на вход одиночных импульсов

Таблица 10. Таблица истинности JK-тр.

Входы			Выходы	
J	K	C	Q	$\bar{Q}$
0	0	—/		
0	1	—/		
1	0	—/		
1	1	—/		

б) проверить работу JK-триггера с помощью осциллографа при подаче на входы импульсов от генератора (рис. 15). Подключить выходные гнезда «Генератора» с частотой 100, 200 и 1600 Гц соответственно к входам J, K и C триггера. Вход осциллографа CH1(канал 1) подключить к входу C триггера, а вход осциллографа CH2 - к входу J. Корпус осциллографа «1» соединить с общей точкой модуля. Включить тумблер «Сеть». Зарисовать на кальке входные сигналы друг под другом. Переключить вход осциллографа CH2 к входу K и зарисовать входной сигнал. Переключить входы осциллографа к выходам Q и $\bar{Q}$. Зарисовать на той же кальке выходные сигналы друг под другом. Выключить тумблер «Сеть». Сравнив результаты обработки осциллограмм с таблицами истинности определить, исправен ли элемент.

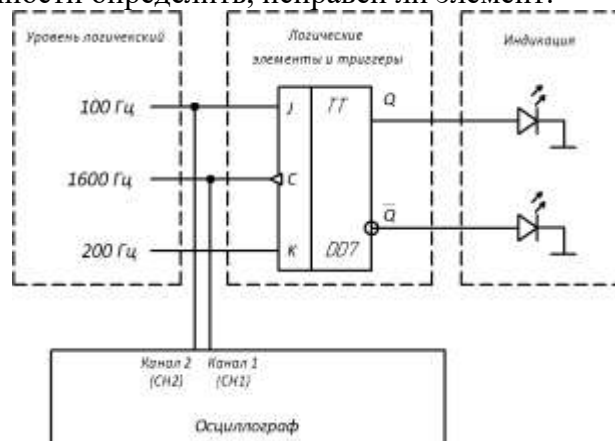


Рис. 15. Схема соединений для исследования JK-триггера при подаче на входы импульсов от генератора

в) проверить работу JK-триггера в счетном режиме. Для этого на входы J и K подать сигналы логической «1» с выходных гнезд «Уровень логический», а на вход C - прямоугольные импульсы с частотой 1600 Гц с выхода «Генератора импульсов». Включить тумблер «Сеть». Нарисовать три осциллограммы на одном рисунке: C(t), Q(t), $\bar{Q}(t)$. Использовать схему подключения осциллографа в предыдущем опыте к выходам Q и $\bar{Q}$. Затем вход осциллографа CH1 подключить к синхронизирующему входу C. Зарисовать на кальке осциллограммы сигналов синхронно друг под

другом. Убедиться, что сигналы Q и Q противоположны по знаку. Сравнить частоту сигналов на входе и выходе. Выключить тумблер «Сеть».

4. Содержание отчета

Отчет должен содержать следующие пункты:

- 1) наименование и цель работы;
- 2) принципиальные электрические схемы для выполненных экспериментов;
- 3) результаты экспериментальных исследований, помещенные в соответствующие таблицы;
- 4) обработанные осциллограммы;
- 5) выводы по работе.

5. Контрольные вопросы

1. Что называется триггером?
2. Чем отличаются последовательностные схемы от комбинационных?
3. Что означает термин «запрещенная комбинация» для RS -триггера?
4. При каких комбинациях входных сигналов изменяется состояние RS- триггера?
5. Чем отличаются таблицы истинности RS и JK-триггера?
6. В чем отличие синхронных и асинхронных триггеров?
7. Для чего применяются D-триггеры?
8. Поясните таблицу истинности D-триггера
9. Почему JK-триггер называют универсальным?
10. Нарисуйте схему D-триггера, реализованную на базе JK-триггера.

Тема 1.4. Цифровые последовательностные устройства (ЦПУ): счётчики

Лабораторное занятие №5

Исследование счётчиков

Цель работы: тестирование и проверка на работоспособность различных типов счетчиков.

Выполнив работу, Вы будете:

уметь:

- проводить исследования работы цифровых устройств и проверку их на работоспособность, в том числе средствами специализированного ПО.

Материальное обеспечение: стенды «Основы цифровой электроники», осциллограф.

1. Теоретические сведения

Счетчик – это цифровое устройство, предназначенное для подсчета числа импульсов. В процессе работы счетчик последовательно изменяет свое состояние в определенном порядке. Длина списка разрешенных состояний счетчика называется *модулем пересчета, основанием пересчета* или *емкостью счетчика* (K_C).

Одно из возможных состояний счетчика принимается за начальное. Если счетчик начал счет от начального состояния, то каждый импульс, кратный модулю счета K_C снова устанавливает счетчик в начальное состояние, а на выходе счетчика появляется сигнал переноса Р (или займа Z).

Последовательность внутренних состояний счетчика можно кодировать различными способами. Чаще всего используют:

- двоичное (двоичные счетчики) кодирование;
- двоично-десятичное (декадные счетчики) кодирование

Если коды расположены в возрастающем порядке, то счетчик называют *суммирующим* (Up-counter). Счетчики, у которых коды расположены в убывающем порядке, называют *вычитающими* (Down-counter), а счетчики, у которых направление перебора кода может изменяться, называют *реверсивными* (Up/Down counter).

В работе исследуются четырехразрядные асинхронные двоичный и двоично-десятичный реверсивные счетчики с предустановкой, внутренняя структура которых построена на основе КМОП-логики.

Двоичный четырехразрядный счетчик (DD10, DD11) имеет общий вход сброса «R», вход режима работы «C», входы предустановки D1, D2, D4 и D8, вход суммирования «+1», вход вычитания «-1», четыре выхода: Q1, Q2, Q3, Q4, соответствующие от младшего до старшего разрядам четырехразрядного двоичного кода, а также выходы переноса старшего и младшего разрядов.

Отличительной особенностью асинхронных счетчиков является то, что они представляют собой последовательное включение триггеров, где каждый последующий триггер переключается под действием выходного сигнала предыдущего триггера. Реверсивные счетчики могут работать как в режиме суммирования, так и в режиме вычитания числа счетных импульсов, что определяется двумя счетными входами.

Таблица истинности (таблица рабочих состояний) счетчика (табл. 11) поясняет его работу.

При подаче на вход С низкого уровня 0 счетчик переходит в режим предустановки, в этом режиме подачей сигналов на входы D1-D8 создается соответствующая комбинация на выходах Q1-Q4. При подаче на вход С высокого уровня 1 счетчик переходит в счетный режим. В этом режиме работы пересчет импульсов осуществляется подачей положительного перепада на входы +1 или -1 в зависимости от выполняемой операции (суммирование или вычитание). При превышении максимального числа на выходе (9 для двоично-десятичного или 15 для двоичного счетчика) появляется единица на выходе переноса старшего разряда. Вход R служит для обнуления выходов счетчика вне зависимости от режима работы.

Таблица 11. Таблица состояний двоичного и двоично-десятичного счетчиков

DD10	ВХОДЫ								ВЫХОДЫ					
	R	C	+1	-1	D 1	D 2	D 3	D 4	Q 1	Q 2	Q 4	Q 8	≥1 5	≤ 0
СБРОС	1	X	X	0	X	X	X	X	0	0	0	0	1	0
	1	X	X	1	X	X	X	X	0	0	0	0	1	1
ПАРАЛЛЕЛЬНАЯ ЗАГРУЗКА	0	0	X	0	0	0	0	0	0	0	0	0	1	0
	0	0	X	1	0	0	0	0	0	0	0	0	1	1
	0	0	0	X	1	X	X	1	Q _n =D _n				0	1
	0	0	1	X	1	X	X	1	Q _n =D _n				1	1
ПРЯМОЙ СЧЕТ	0	1	/	1	X	X	X	X	ПРЯМОЙ СЧЕТ				1	1
ОБРАТНЫЙ СЧЕТ	0	1	1	/	X	X	X	X	ОБРАТНЫЙ СЧЕТ				1	1
DD11	ВХОДЫ								ВЫХОДЫ					
	R	C	+1	-1	D 1	D 2	D 3	D 4	Q 1	Q 2	Q 4	Q 8	≥9	≤ 0
СБРОС	1	X	X	0	X	X	X	X	0	0	0	0	1	0
	1	X	X	1	X	X	X	X	0	0	0	0	1	1
ПАРАЛЛЕЛЬНАЯ ЗАГРУЗКА	0	0	X	0	0	0	0	0	0	0	0	0	1	0
	0	0	X	1	0	0	0	0	0	0	0	0	1	1
	0	0	0	X	1	X	X	1	Q _n =D _n				0	1
	0	0	1	X	1	X	X	1	Q _n =D _n				1	1
ПРЯМОЙ СЧЕТ	0	1	/	1	X	X	X	X	ПРЯМОЙ СЧЕТ				1	1
ОБРАТНЫЙ СЧЕТ	0	1	1	/	X	X	X	X	ОБРАТНЫЙ СЧЕТ				1	1

2. Описание лабораторной установки

Исследование счетчиков проводится на рабочем поле «РЕГИСТРЫ И СЧЕТЧИКИ» (Рис.16).

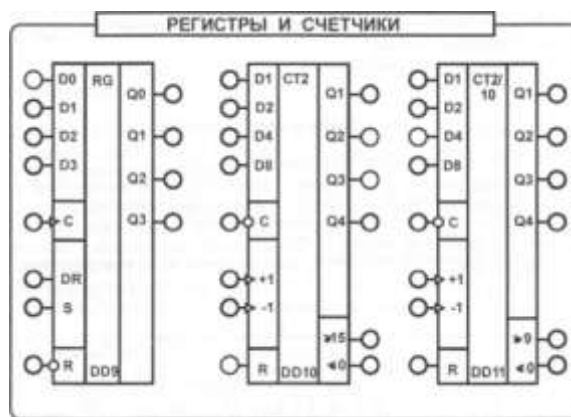


Рис.16. Используемое рабочее поле стенда

Источник сигналов «Уровень логический» предназначен для формирования логических сигналов высокого «1» и низкого «0» уровней. Включение соответствующих сигналов осуществляется при помощи тумблеров SA1 - SA8. С помощью светодиодов осуществляется индикация сигналов, соответствующих логической «1».

Входные сигналы подаются на входы микросхем находящиеся на одной горизонтали с тумблерами.

«Генератор» генерирует последовательности прямоугольных импульсов с частотами 100 Гц; 200 Гц и 1600 Гц.

Коннекторы позволяют увеличить число проводов, подключаемых к одной точке.

3. Экспериментальное исследование счетчиков

3.1. Исследование двоичного счетчика

а) собрать схему (рис. 17), подключив выходы гнезд «Уровень логический» к соответствующим входам R, D1-D8 и C. Подключить источник сигнала «Импульс одиночный», формирующий одиночные импульсы с положительной полярностью, к входу +1. Выходы счетчика подключить к светодиодам на поле «Индикация». Включить тумблер «Сеть». Задавать по очереди все комбинации, описанные выше, результаты занести в таблицу 12. Сравнить с таблицей истинности счетчика. Состояния выходных разрядов счетчика (Q1, Q2, Q4, Q8) определять по свечению светодиодов. Обратите внимание, на каком фронте синхроимпульса «С» происходит переключение счетчика. Переключить выход источника «Импульс одиночный» ко входу -1. Проверить правильность работы. Перейти в режим предустановки, проверить правильность работы. Затем продолжить работу в счетном режиме. Задать на входе R тумблером сигнал «1». Повторить опыты, проведенные ранее. Оцените результат. Соответствует ли он таблице истинности? Выключить тумблер «Сеть». Сравнив результаты с табл. 11 определить, исправен ли счетчик.

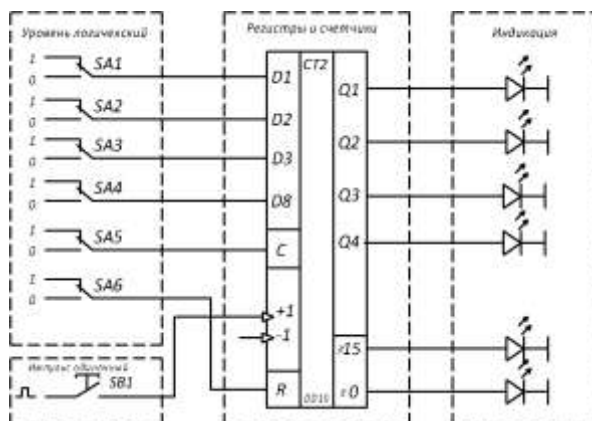


Рис. 17. Схема для исследования двоичного счетчика при подаче одиночных импульсов.
Таблица 12

№	Выходы
---	--------

импульса	1	2	4	8
0				
1				
2				
3				
4				
5				
6				
7				
8				
9				
10				
11				
12				
13				
14				
15				

б) проверить работу двоичного счетчика при подаче на входы импульсов от генератора (Рис.18), подключив выходное гнездо «Генератора импульсов» с частотой 1600 Гц к входу +1. Затем вход осциллографа СН1 подключить к генератору 1600Гц, а вход осциллографа СН2 - последовательно к каждому из выходов счетчика (корпус осциллографа соединить с общей точкой модуля). Включить тумблер «Питание». Зарисовать временные диаграммы сигналов на входе и выходах счетчика. Переключить выход генератора к входу -1. Зарисовать осциллограммы также как и в предыдущем опыте. Последовательно переключая вход осциллографа СН1 к выходам Q2, Q4, Q8 зарисовать на той же кальке выходные сигналы счетчика.

Подключить выход генератора 1600Гц к входу счетчика +1, а выход 200Гц к входу -1. Подключить каналы осциллографа сначала к входным сигналам, как показано на рисунке, потом последовательно ко всем выходам счетчика. В отчете представить все сигналы друг под другом. При необходимости править синхронизацию. Кратковременно отсоединить провод от генератора 1600Гц. Подсоединить заново. Прodelать опыт несколько раз, наблюдая за изменением сигналов на выходе. Почему это происходит?

Выключить тумблер «Питание».

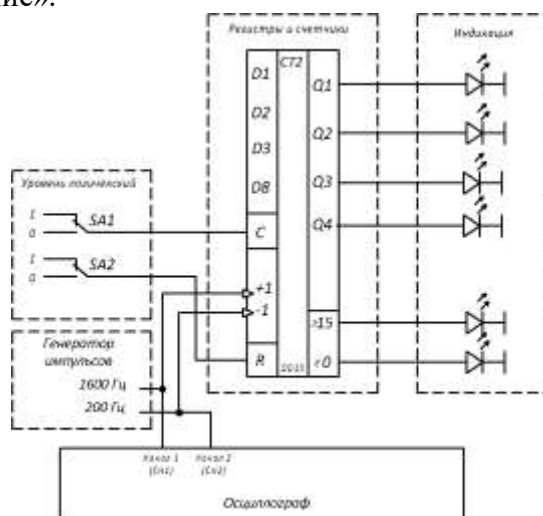


Рис.18. Схема соединений для тестирования счетчика при подаче импульсов от генератора.

3.2. Исследование двоично-десятичного счетчика

Повторить опыты п.3.1. а и б для двоично-десятичного счетчика DD11. Результаты занести в таблицу 13. Сделать выводы о работоспособности счетчика и сходстве и различии двух счетчиков.

Таблица 13

№ импульса	Выходы			
	1	2	4	8
0				
1				
2				
3				
4				
5				
6				
7				
8				
9				

4. Содержание отчета

Отчет должен содержать следующие пункты:

- 1) наименование и цель работы;
- 2) предварительное задание;
- 3) принципиальные электрические схемы для выполненных экспериментов;
- 4) результаты экспериментальных исследований, помещенные в соответствующие таблицы;
- 5) обработанные осциллограммы;
- 6) выводы по работе.

5. Контрольные вопросы

1. Чем отличаются последовательностные схемы от комбинационных?
2. На основе каких элементов строятся счетчики?
3. Нарисовать схему двоичного суммирующего четырехразрядного счетчика на базе D-триггеров
4. Чем отличаются асинхронные счетчики от синхронных? Перечислить основные преимущества синхронных счетчиков по сравнению с асинхронными.
5. Поясните термин «реверсивные счетчики».
6. Сколько разрядов должен иметь двоичный счетчик, чтобы обеспечить возможность счета 64 импульсов?

Тема 1.5. Цифровые последовательностные устройства (ЦПУ): регистры

Лабораторное занятие №6

Исследование регистров

Цель работы: тестирование и проверка на работоспособность регистров сдвига.

Выполнив работу, Вы будете:

уметь:

- проводить исследования работы цифровых устройств и проверку их на работоспособность, в том числе средствами специализированного ПО.

Материальное обеспечение: стенды «Основы цифровой электроники», осциллограф.

1. Теоретические сведения

В работе исследуется четырехразрядный односторонний регистр сдвига с последовательным вводом и параллельным выводом информации.

Регистр – это устройство для запоминания многоразрядных слов. Для построения регистров необходимое число триггеров объединяют вместе и рассматривают как единый функциональный

узел. Типовыми внешними связями регистра являются информационные входы D_i , вход сигнала записи (или загрузки) C , вход гашения R , выходы триггеров Q_i .

По функциональному назначению регистры бывают:

- накопительные;
- сдвигающие.

По способам приема и выдачи информации регистры делят на:

- параллельные – принимают информацию в параллельном коде т.е. одновременно несколько разрядов числа;
- последовательные – принимают информацию в последовательном коде т.е. поразрядно;
- параллельно-последовательные – способны принимать информацию как поразрядно, так и сразу несколько разрядов.

Сдвигающий, или сдвиговый, регистр (*shift register*) - это регистр, содержимое которого при подаче управляющего сигнала СДВИГ может сдвигаться в сторону старших или младших разрядов. Данные регистры помечаются специальным значком: $\leftarrow$, $\rightarrow$, $\leftrightarrow$. Направление стрелки показывает направление сдвига, а двунаправленная стрелка обозначает двунаправленный регистр.

2. Описание лабораторной установки

Исследование регистра сдвига (микросхема DD9) проводится на рабочем поле «РЕГИСТРЫ И СЧЕТЧИКИ» (рис. 19).

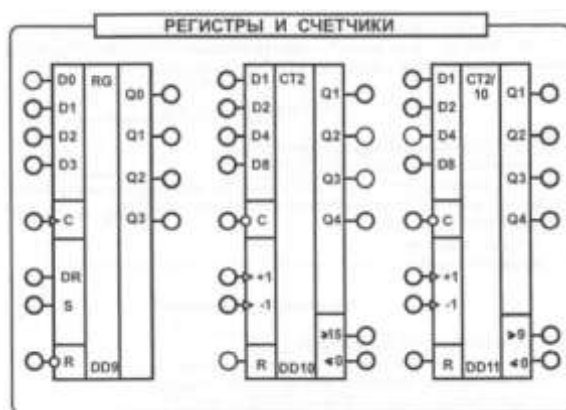


Рис.19. Используемое рабочее поле стенда

Регистр сдвига DD9 имеет информационный вход S , вход R для установки регистра в состояние 0 (обратите внимание на то, что в данном регистре вход R инверсный), тактовый вход C , вход DR для выбора режима работы регистра, входы $D0 - D3$ для параллельного ввода информации и четыре выхода $Q0 - Q3$.

Для работы в режиме регистра сдвига на вход DR подается высокий логический уровень «1».

Таблица истинности (таблица рабочих состояний) регистра сдвига (табл. 1) поясняет его работу.

Базовым элементом регистра DD9 является последовательное включение D- триггеров, когда прямой выход предыдущего триггера подключается к D-входу последующего триггера, а синхроимпульс подается на все C -входы одновременно.

При подаче на вход R единицы обнуляются выходы во всех разрядах независимо от состояния входов C и S . При подаче на вход R нуля регистр может работать.

Сдвиг информации в регистре осуществляется при подаче положительного перепада напряжения на вход C . Четырехразрядное слово вводится в регистр за четыре такта. При отсутствии тактовых импульсов информация, записанная в регистр, будет храниться как угодно долго.

Таблица 14. Таблица рабочих состояний регистра

Входы			Выходы	
C	S	R	Первый разряд	n -й разряд

/	0	1	0	Выход разряда (n -1)
/	1	1	1	Выход разряда (n-1)
/	X	1	Не меняется	Не меняется
/	X	1	Не меняется	Не меняется
X	X	0	0	0

Органы управления и индикации объединены на стенде в функциональные группы и снабжены надписями на лицевой панели.

Источник сигналов «Уровень логический» предназначен для формирования логических сигналов высокого «1» и низкого «0» уровней. Включение соответствующих сигналов осуществляется при помощи тумблеров SA1 - SA8.

Источник сигналов «Импульс одиночный» формирует одиночные импульсы с положительной и отрицательной полярностью. При нажатии на кнопку SB1 на выходе генератора, находящемся в состоянии «0», вырабатывается сигнал логической «1», а при нажатии на кнопку SB2 - сигнал логического «0».

«Генератор» генерирует последовательности прямоугольных импульсов с частотами 100 Гц; 200 Гц и 1600 Гц.

С помощью светодиодов поля «Индикация» осуществляется индикация сигналов логической «1».

Коннекторы позволяют увеличить число проводов, подключаемых к одной точке.

3. Задание

3.1. Исследование регистра сдвига

а) проверить таблицу истинности регистра сдвига и определить, исправен ли он. Для этого собрать схему (рис. 20), подключив выходы гнезд «Уровень логический» к входам R, DR и S. Подключить источник сигнала «Импульс одиночный», формирующий одиночные импульсы с положительной полярностью, к входу C. Включить тумблер «Сеть». Задать на входе DR тумблером SA1 сигнал «1». Задать на входе R тумблером SA3 сигнал «1». Задавая тумблером SA2 на входе S «0» или «1» и нажимая на кнопку SB1, проверять таблицу истинности регистра сдвига. Уровню логической «1» на выходах соответствует свечение светодиода. Обратите внимание, на каком фронте синхроимпульса «C» происходит переключение регистра сдвига. Задать на входе R тумблером SA3 сигнал «0». Повторить опыты, проведенные ранее. Результаты заносить в таблицу 15.

Оцените результат. Соответствует ли он таблице истинности? Выключить тумблер «Сеть». Сравнив результаты с табл. 14 определить, исправен ли регистр сдвига.

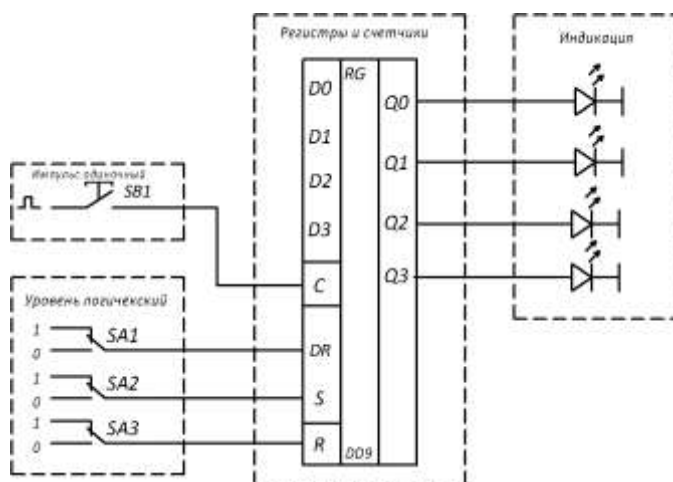


Рис. 20. Схема соединений для тестирования регистра сдвига при подаче одиночных импульсов

Таблица 15. Таблица рабочих состояний регистра

Входы				Выходы			
C	DR	S	R	Q ₀	Q ₁	Q ₂	Q ₃
/	1		1				
/	1		1				
/	1		1				
/	1		1				
X	1	X	0				

б) проверить работу регистра сдвига с помощью осциллографа при подаче на входы импульсов от генератора (рис. 21). Подключить выходные гнезда «Генератора» с частотой 100, 200 и 1600 Гц соответственно к входам R, S и C (см. рис. 21). Вход осциллографа CH1 (канал 1) подключить к входу C, а вход осциллографа CH2 - к входу R. Корпус осциллографа соединить с общей точкой модуля. Включить тумблер «Сеть». Зарисовать на кальке входные сигналы друг под другом. Переключить вход осциллографа CH2 к входу S и зарисовать входной сигнал. Переключить входы осциллографа к выходам Q1 и Q2, а затем к выходам Q3 и Q4. Зарисовать на той же кальке выходные сигналы друг под другом. Выключить тумблер «Сеть». Сравнить результаты обработки осциллограмм с таблицами истинности определить, исправность элемента.

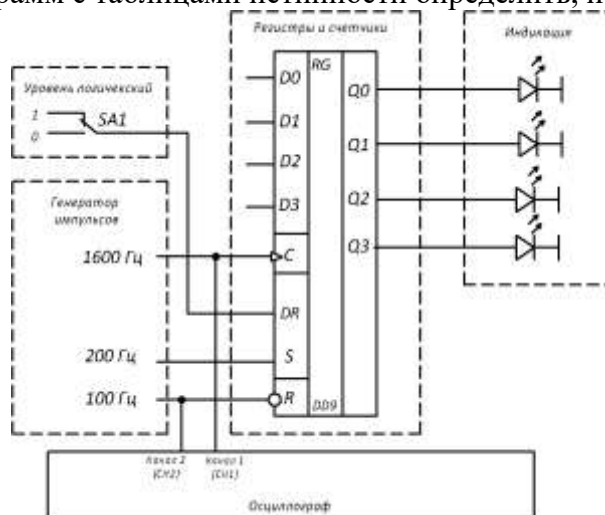


Рис. 21. Схема соединений для исследования регистра сдвига при подаче на входы импульсов от многоканального генератора

4. Содержание отчета

Отчет должен содержать следующие пункты:

- 1) наименование и цель работы;
- 2) принципиальные электрические схемы для выполненных экспериментов;
- 3) результаты экспериментальных исследований, помещенные в соответствующие таблицы;
- 4) обработанные осциллограммы;
- 5) выводы по работе.

5. Контрольные вопросы

1. Какие устройства называют регистрами?
2. Чем отличаются накопительные регистры от регистров сдвига?
3. Какой элемент является базовым в регистре сдвига?
4. Что означает термин параллельный регистр?
5. Что происходит в регистре сдвига при подаче на вход R единицы?
6. Что происходит в регистре сдвига при подаче на вход DR единицы?

Тема 1.7. Цифровые комбинационные устройства (ЦКУ): преобразователи кодов, шифраторы и дешифраторы

Лабораторное занятие №7

Исследование дешифраторов

Цель работы: тестирование и проверка на работоспособность дешифраторов.

Выполнив работу, Вы будете:

уметь:

- проводить исследования работы цифровых устройств и проверку их на работоспособность, в том числе средствами специализированного ПО.

Выполнение практической работы способствует формированию:

Материальное обеспечение: стенды «Основы цифровой электроники», осциллограф.

1. Теоретические сведения

В работе исследуются дешифратор, преобразующий четырехразрядный двоичный код в десятичный, и дешифратор с выходом на одnorазрядный семисегментный индикатор. Их внутренняя структура построена на основе КМОП- логики.

Операция изменения кода числа называется его перекодированием. ИМС, выполняющие эти операции, называются *преобразователями кодов*.

Преобразователи кодов бывают простые (выполняют стандартные операции изменения кода чисел, например, преобразования двоичного кода в одиннадцатичный или обратную операцию) и сложные (выполняют нестандартные преобразования кодов и их схемы разрабатывают каждый раз с помощью алгебры логики).

Примем, что преобразователи кодов имеют n входов и k выходов. Соотношения между n и k могут быть любыми: $n=k$, $n<k$ и $n>k$. При преобразовании кода чисел с ними могут выполняться различные дополнительные операции, например, умножение на весовые коэффициенты. Примером нелинейного преобразования является преобразование двоично-десятичного кода в двоичный. Весовые преобразователи кодов используются при преобразовании числовой информации.

Интегральные микросхемы преобразователей кодов выпускаются только для наиболее распространенных операций:

- преобразователи двоично-десятичного кода в двоичный код;
- преобразователи двоичного кода в двоично-десятичный код;
- преобразователи двоичного кода в код управления сегментными индикаторами;
- преобразователи двоичного или двоично-десятичного кода в код управления шкальными или матричными индикаторами.

Примерами простейших преобразователей кодов, которые широко применяются в цифровых устройствах, являются шифраторы и дешифраторы.

Дешифратор – это преобразователь двоичного n -разрядного кода в унитарный 2^n -разрядный код, все разряды которого, за исключением одного, равны нулю. Дешифраторы бывают полные и неполные. Для полного дешифратора выполняется условие: $k = 2^n$, где n — число входов, а k — число выходов.

В неполных дешифраторах имеется n входов, но реализуется $k < 2^n$ выходов. Так, например, дешифратор, имеющий 4 входа и 10 выходов, будет неполным, а дешифратор, имеющий 2 входа и 4 выхода, будет полным

2. Описание лабораторной установки

Исследования дешифраторов проводятся на рабочем поле моноблока «СУММАТОРЫ И ДЕШИФРАТОРЫ» (рис.22).

Дешифратор - устройство с несколькими входами и выходами. Определенной комбинации входных сигналов соответствует активное состояние одного из выходов.

Дешифратор DD13 служит для преобразования четырехразрядного двоичного кода в десятичный. DD14 - дешифратор с выходом на одnorазрядный семисегментный индикатор.

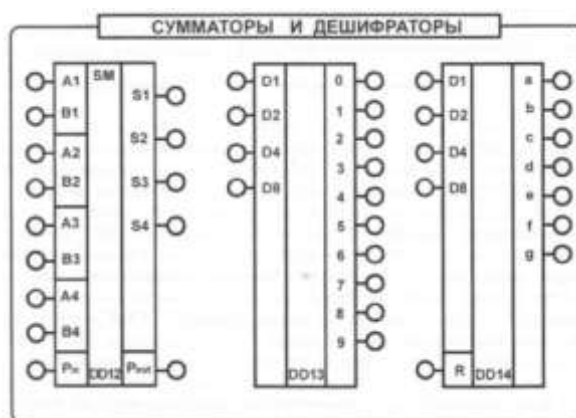


Рис. 22. Используемое рабочее поле стенда

Микросхема DD13 имеет: три двоичных входа D1, D2, D4, D8 и десять выходов. Согласно таблице истинности (табл. 16) каждому из десяти наборов уровней на входах соответствует появление напряжения высокого уровня (1) на одном из выходов, при этом на остальных девяти выходах - низкий уровень напряжения (0).

Таблица 16. Таблица истинности двоично-десятичного дешифратора

Входы				Выходы									
D1	D2	D4	D8	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7	Y8	Y9
0	0	0	0	1	0	0	0	0	0	0	0	0	0
1	0	0	0	0	1	0	0	0	0	0	0	0	0
0	1	0	0	0	0	1	0	0	0	0	0	0	0
1	1	0	0	0	0	0	1	0	0	0	0	0	0
0	0	1	0	0	0	0	0	1	0	0	0	0	0
1	0	1	0	0	0	0	0	0	1	0	0	0	0
0	1	1	0	0	0	0	0	0	0	1	0	0	0
1	1	1	0	0	0	0	0	0	0	0	1	0	0
0	0	0	1	0	0	0	0	0	0	0	0	1	0
1	0	0	1	0	0	0	0	0	0	0	0	0	1

Дешифратор DD14 состоит из семи самостоятельных узлов, каждый из которых формирует потенциальный управляющий сигнал для одного из сегментов семисегментного индикатора. В зависимости от числа на входе, выраженного в двоичном коде, на выходе появляются сигналы, подаваемые на сегменты индикатора. На индикаторе изображается число в десятичной системе счисления.

Таблица истинности (табл. 17) иллюстрирует, на каких выходах появляются сигналы высокого уровня (1) в зависимости от двоичных кодов на входах.

Таблица 17. Таблица истинности дешифратора с выходом на семисегментный индикатор

Входы				Выходы							символ на индикаторе
D1	D2	D4	D8	a	b	c	d	e	f	g	
0	0	0	0	1	1	1	1	1	1	0	0
1	0	0	0	0	1	1	0	0	0	0	1
0	1	0	0	1	1	0	1	1	0	1	2
1	1	0	0	1	1	1	1	0	0	1	3
0	0	1	0	0	1	1	0	0	1	1	4
1	0	1	0	1	0	1	1	0	1	1	5

0	1	1	0	1	0	1	1	1	1	1	6
1	1	1	0	1	1	1	0	0	0	0	7
0	0	0	1	1	1	1	1	1	1	1	8
1	0	0	1	1	1	1	1	0	1	1	9

Источник сигналов «Уровень логический» предназначен для формирования логических сигналов высокого «1» и низкого «0» уровней. Включение соответствующих сигналов осуществляется при помощи тумблеров SA1 - SA4. С помощью светодиодов поля «Индикация» осуществляется индикация сигналов, соответствующих логической «1».

Входные сигналы подаются на входы микросхем находящиеся на одной горизонтали с тумблерами.

3. Задание

3.1 Экспериментальное исследование дешифратора для преобразования четырехразрядного двоичного кода в десятичный

а) проверить работу дешифратора, составив его таблицу истинности. Собрать схему (рис. 23), подключив выходы гнезд «Уровень логический» к соответствующим входам дешифратора. Включить тумблер «Сеть». Задавая различные комбинации входных логических сигналов тумблерами SA1 - SA4 на входах D1, D2, D4, D8, фиксировать по светодиодам выходной сигнал. Проверить таблицу истинности дешифратора. Результаты занести в таблицу 18. Выключить тумблер «Сеть». Сравнив таблицы истинности (табл. 16 и 18) определить, исправен ли дешифратор;

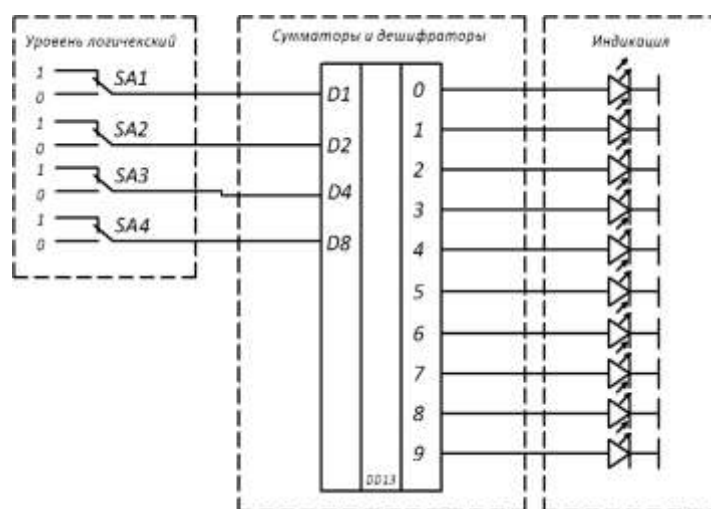


Рис. 23. Схема соединений для тестирования дешифратора на постоянном токе.

Таблица 18. Таблица истинности двоично-десятичного дешифратора

Входы				Выходы									
D1	D2	D4	D8	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7	Y8	Y9
0	0	0	0										
1	0	0	0										
0	1	0	0										
1	1	0	0										
0	0	1	0										
1	0	1	0										
0	1	1	0										
1	1	1	0										
0	0	0	1										
1	0	0	1										

б) исследовать работу дешифратора с помощью осциллографа подключив выходное гнездо «Генератора» с частотой 100 Гц к входу D4 (см. рис. 24). Входы осциллографа CH1 (канал 1) и CH2 (канал 2) подключить к выходам, на которых должен меняться сигнал. Включить тумблер «Сеть». Зарисовать временные диаграммы сигналов на выбранных выходах. Переключить вход осциллографа CH 1 к «Входу D4», и зарисовать на той же кальке. Сигналы зарисовывать друг под другом. Выключить тумблер «Сеть». Объяснить полученные осциллограммы.

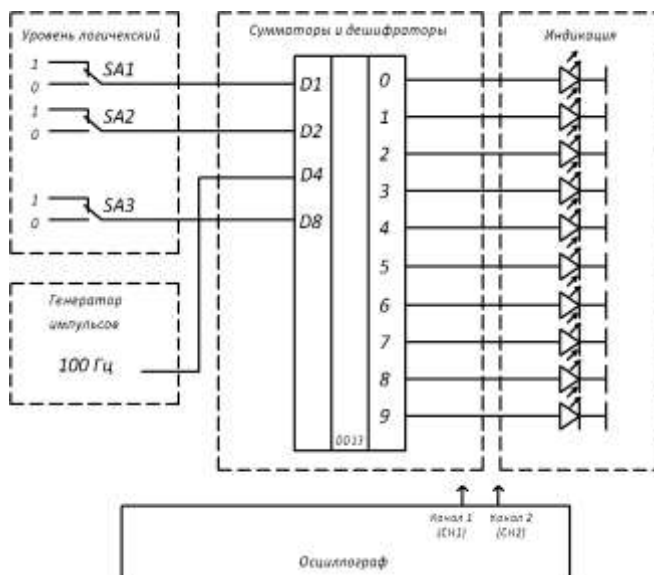


Рис. 24. Схема соединений для исследования дешифратора с помощью осциллографа

3.2 Экспериментальное исследование дешифратора с выходом на одnorазрядный семисегментный индикатор

а) проверить исправность дешифратора DD14, составив его таблицу истинности. Подключить выходы гнезд «Уровень логический» к соответствующим входам дешифратора. Включить тумблер «Сеть». Задавая различные комбинации входных логических сигналов тумблерами SA1 - SA4 на входах D1, D2, D4, D8, фиксировать по семисегментному индикатору выходной сигнал. Проверить таблицу истинности дешифратора. Результаты занести в таблицу 19. Выключить тумблер «Сеть». Сравнив таблицы истинности (табл. 17 и 19) определить, исправен ли дешифратор.

Таблица 19. Таблица истинности дешифратора с выходом на семисегментный индикатор

Входы				Выход
D	D	D	D	символ на индикаторе
1	2	4	8	
0	0	0	0	
1	0	0	0	
0	1	0	0	
1	1	0	0	
0	0	1	0	
1	0	1	0	
0	1	1	0	
1	1	1	0	
0	0	0	1	
1	0	0	1	

4. Содержание отчета

Отчет должен содержать следующие пункты:

- 1) наименование и цель работы;
- 2) принципиальные электрические схемы для выполненных экспериментов;
- 3) результаты экспериментальных исследований, помещенные в соответствующие таблицы;
- 4) обработанные осциллограммы;
- 5) выводы по работе.

5. Контрольные вопросы

1. Какую функцию выполняют преобразователи кодов?
2. Перечислите типовые (простые) виды преобразования кодов
3. Каково назначение дешифратора?
4. К какому типу цифровых схем относятся дешифраторы?
5. Какие бывают типы дешифраторов?
6. Какие входы и выходы имеются у дешифратора?
7. Поясните таблицы истинности для дешифраторов различного назначения.

Тема 1.8. Цифровые комбинационные устройства (ЦКУ): арифметические устройства Лабораторное занятие № 8.

Исследование сумматоров

Цель работы: тестирование и проверка на работоспособность сумматоров.

Выполнив работу, Вы будете:

уметь:

- проводить исследования работы цифровых устройств и проверку их на работоспособность, в том числе средствами специализированного ПО.

Материальное обеспечение: стенды «Основы цифровой электроники», осциллограф.

1. Теоретические сведения

В работе исследуется полный четырехразрядный сумматор со сквозным переносом, внутренняя структура которого построена на основе КМОП-логики.

Сумматор – функциональный узел, выполняющий арифметическое сложение чисел.

Сумматор имеет n входов разрядов слагаемого A , n входов разрядов слагаемого B и вход переноса P_{IN} . Выходами сумматора являются n выходов разрядов суммы S и выход переноса P .

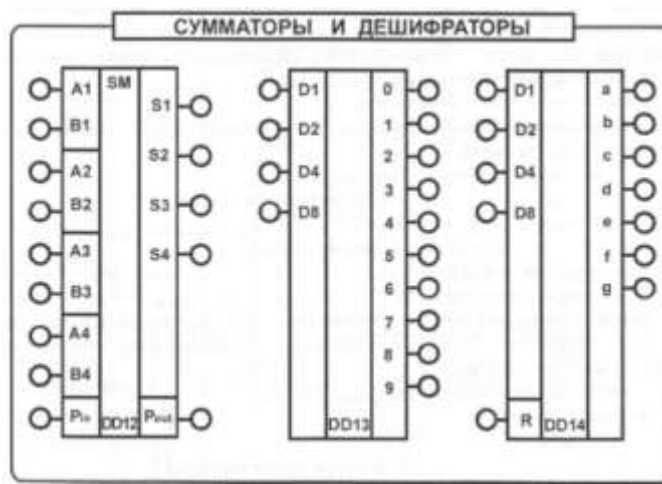
Многоразрядные сумматоры можно построить на базе ОПС несколькими способами:

- сумматор с последовательным переносом - выход переноса P каждого разряда подключен ко входу переноса p соседнего старшего разряда. Входной перенос всего n -разрядного сумматора подается на вход p самого младшего разряда. Выходной перенос P самого старшего разряда является выходом переноса всего n -разрядного сумматора. В данном сумматоре тракты переносов всех одnorазрядных сумматоров включены последовательно. Поэтому, даже при минимальной задержке тракта переноса одnorазрядного сумматора задержка n -разрядного сумматора не может быть менее n .

- сумматор с параллельным (сквозным) переносом - входной перенос каждого разряда вырабатывается независимо от переноса соседнего младшего разряда. Он формируется как функция только слагаемых и входного переноса $p_{групп}$ всего n -разрядного сумматора. Для всех разрядов сигналы переноса p формируются параллельно.

2. Описание

Исследование
работаем в поле
«СУММАТОРЫ И
(рис.25).



лабораторной установки
сумматора проводится на
моноблока
ДЕШИФРАТОРЫ»

Рис. 25. Используемое рабочее поле стенда.

Полный четырехразрядный сумматор со сквозным переносом имеет четыре пары входов двух четырехразрядных чисел $A_1—A_4$, $B_1—B_4$ (A_1 , B_1 - входы младших разрядов), выходы сумм четырехразрядных чисел $S_1 - S_4$, вход переноса в младший разряд P_{IN} и выход переноса старшего разряда P_{OUT} . Наличие в составе микросхемы схемы сквозного переноса обеспечивает формирование быстрого параллельного переноса каждого четвертого разряда.

Таблица истинности одного разряда сумматора (табл. 20) использует следующее правило: в качестве входов использованы одноразрядные числа A и B ; перенос обозначен буквой P ; для обозначения входа переноса используются буквы in (сокращение от английского слова *input* - вход); для обозначения выхода переноса используются буквы out (сокращение от английского слова *output* - выход).

Таблица 20. Таблица истинности одного разряда сумматора

Входы			Выходы	
P_{in}	A	B	S	P_{out}
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

Органы управления и индикации стенда объединены в функциональные группы и снабжены надписями на лицевой панели.

Источник сигналов «Уровень логический» предназначен для формирования логических сигналов высокого «1» и низкого «0» уровней. Включение соответствующих сигналов осуществляется при помощи тумблеров $SA_1 - C$ помощью светодиодов осуществляется индикация сигналов, соответствующих логической «1».

Входные сигналы подаются на входы микросхем находящиеся на одной горизонтали с тумблерами.

«Генератор» генерирует последовательности однополярных прямоугольных импульсов с частотами 100 Гц; 200 Гц и 16000 Гц.

С помощью светодиодов поля «Индикация» осуществляется индикация сигналов логической «1».

3. Задание

3.1. Экспериментальное исследование сумматора

а) проверить исправность сумматора, составив его таблицу истинности. Для этого собрать схему (рис. 26), подключив выходы гнезд «Уровень логический» к соответствующим входам (находящимся на одной горизонтали) сумматора. Включить тумблер «Сеть». Задавая

различные комбинации входных логических сигналов тумблерами SA1 - SA8 на входах, фиксировать по светодиодам выходные сигналы. Проверить таблицу истинности сумматора (по разрядно). Результаты занести в таблицу 21. Выключить тумблер «Сеть». Сравнив таблицы истинности (табл. 20 и 21), определить, исправен ли сумматор.

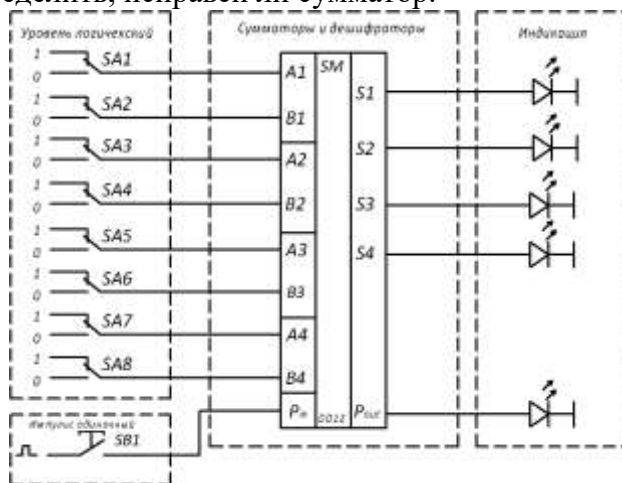


Рис.26. Схема соединений для тестирования сумматора на постоянном токе

Таблица 21.

Входы			Выходы	
P _{in}	A	B	S	P _{out}
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

б) проверить работу сумматора с помощью осциллографа, подключив выходные гнезда «Генератора» с частотой 100 Гц и 200 Гц к входам «A1» и «B1» (или к другим, указанным преподавателем). Вход осциллографа CH 1 (канал 1) подключить к входу «A1» а вход осциллографа CH2 (канал 2) - к входу «B1» сумматора. Включить тумблер «Сеть». Зарисовать временные диаграммы сигналов на входах «A1» и «B1». Переключить вход осциллографа CH1 к «Выходу S1», вход осциллографа CH2 к «Выходу S2», и зарисовать на той же кальке выходные сигналы. Сигналы зарисовывать друг под другом. Переключая входы осциллографа на другие выходы зарисовывать выходные сигналы. Выключить тумблер «Сеть». Сравнить полученные осциллограммы с таблицей истинности.

4. Содержание отчета

Отчет должен содержать следующие пункты:

- 1) наименование и цель работы;
- 2) принципиальные электрические схемы для выполненных экспериментов;
- 3) результаты экспериментальных исследований, помещенные в соответствующие таблицы;
- 4) обработанные осциллограммы;
- 5) выводы по работе.

5. Контрольные вопросы

1. Каково назначение сумматора?
2. На какие два типа делятся все цифровые схемы?
3. К какому типу цифровых схем относятся сумматоры?

4. Какие входы и выходы имеются у сумматора?
5. Поясните таблицу истинности для сумматора.
6. Как по таблице истинности построить временные диаграммы сумматора в лабораторной работе?
7. Каково назначение выводов Pin и Pout?
8. Какие сигналы надо подать на входы, чтобы на выходе Pout была «1» при наличии «0» на входе Pin?
9. Какие сигналы надо подать на входы, чтобы на выходе Pout была «1» при наличии «1» на входе Pin?

Тема 1.10. Цифровые устройства на основе программируемых ИМС Лабораторное занятие № 9

Исследование мультивибратора, одновибратора, таймера

Цель работы: тестирование и проверка на работоспособность одновибратора, мультивибратора на основе таймера.

Выполнив работу, Вы будете:
уметь:

- проводить исследования работы цифровых устройств и проверку их на работоспособность, в том числе средствами специализированного ПО.

Материальное обеспечение: стенды «Основы цифровой электроники», осциллограф.

1. Теоретические сведения

В работе исследуются генераторы прямоугольных импульсов: формирователь непрерывного импульсного потока (мультивибратор) и генератор одиночных импульсов (одновибратор). В данной лабораторной работе оба генератора реализуются на основе таймера NE555 и RC-цепочек.

В состав данного таймера входят компараторы, RS-триггер, выходной транзисторный ключ и резистивный делитель напряжения. На лицевой панели изображены установочные входы R и S, коллекторный выход и выход Q.

Мультивибратор, независимо от конкретной схемной реализации, представляет собой автоколебательную систему. В данной схеме инерционным звеном подобной системы и является RC-цепочка.

Одновибратор предназначен для формирования одиночного импульса заданной длительности при наличии на входе соответствующего фронта (переднего или заднего) запускающего импульса. Стоит обратить внимание, что установочный вход S в данной реализации инверсный.

Для правильной работы одновибратора необходима довольно точная подборка постоянной времени RC-цепочки, при определенной частоте входных импульсов. Если постоянная времени мала, то одновибратор воспроизводит входной сигнал. Если же наоборот - велика, то одновибратор растягивает задержку на несколько входных импульсов.

2. Описание лабораторной установки

Исследование схем на основе таймера проводится на рабочем поле «МУЛЬТИВИБРАТОРЫ И АЦП» (Рис.27).

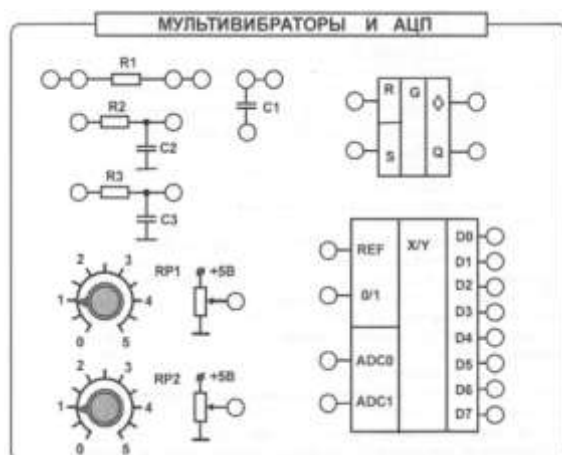


Рис.27. Используемое рабочее поле стенда

Цепочки R2C2 и R3C3 уже жестко собраны. В то время как элементы R1 и C1 могут использоваться раздельно либо подключаться параллельно к другим.

Номиналы резисторов:

R1, R2 - 2,2 кОм,

R3 - 3,3 кОм,

Номиналы конденсаторов:

C1 - 1 мкФ,

C2- 1,5 мкФ

C3 - 100 нФ

Органы управления и индикации объединены в функциональные группы и снабжены надписями на лицевой панели.

Источник сигналов «Уровень логический» предназначен для формирования логических сигналов высокого «1» и низкого «0» уровней. Включение соответствующих сигналов осуществляется при помощи тумблеров SA1 - SA8. С помощью светодиодов осуществляется индикация сигналов, соответствующих логической «1».

«Генератор» генерирует последовательности прямоугольных импульсов с частотами 100 Гц; 200 Гц и 1600 Гц.

Коннекторы позволяют увеличить число проводов, подключаемых к одной точке.

3. Задание

3.1 Предварительные расчеты

Для каждой RC-цепочки рассчитать и построить примерный вид осциллограмм при работе мультивибратора. Для этого воспользоваться номиналами резисторов и емкостей, приведенных выше, а также формулами, характеризующими работу мультивибратора:

Частота импульсов, создаваемых мультивибратором:

$$f = \frac{1}{T} = \frac{1.44}{(R_1 + 2R_2) \cdot C_1}, \quad \text{где } T - \text{период колебаний}$$

Продолжительность высокого уровня импульса:

$$t_1 = 0.639 \cdot (R_1 + R_2) \cdot C_1$$

Продолжительность низкого уровня импульса:

$$t_1 = 0.639 \cdot R_2 \cdot C_1$$

3.2 Экспериментальное исследование одновибратора

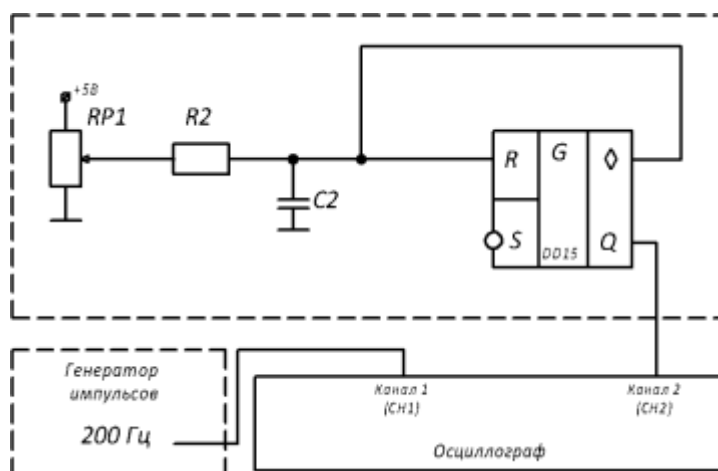


Рис 28. Схема соединений для исследования одновибратора.

а) Собрать схему (рис. 28), подключив вход установки S к генератору на частоту 200Гц. Объединить коллекторный выход и вход сброса R, затем подключить их к цепочке R2C2. С другой стороны подключить выход потенциометра RP1. Вход осциллографа CH1 (канал 1) подключить к входу генератора 200Гц, а вход осциллографа CH2 - к выходу Q таймера. Включить тумблер «Сеть». Установить на потенциометре максимальное значение, повернув его до упора вправо. Зарисовать на кальке входной и выходной сигналы друг под другом. Подключить последовательно резистору R2 резистор R1. Сделать вывод об увиденном.

б) Заменить в схеме на рис 28. цепочку R2C2 на R3C3, снять осциллограммы входного и выходного сигналов, сделать вывод об увиденном.

в) Подключить параллельно конденсатору C3 конденсатор C1. И также зарисовать на кальке входной и выходной сигналы друг под другом, сделать выводы.

г) Переключить вход таймера S и канал осциллографа CH1 на частоту генератора 1600Гц. Отсоединить параллельный конденсатор C1. Зарисовать на кальке входной и выходной сигналы друг под другом.

д) Подключить последовательно резистору R3 резистор R1. Зарисовать на кальке новые диаграммы. Выключить тумблер «Сеть».

Используя номиналы элементов, найти постоянные времени в каждом из опытов. Сделать выводы о неверных режимах работы одновибратора.

3.3. Экспериментальное исследование мультивибратора

а) Экспериментально исследовать работу мультивибратора. Для этого собрать схему (рис. 29), подключив входы установки S и R к цепочке R2C2. Объединить коллекторный выход с другим концом цепочки и подключить их к резистору R1. С другой стороны подключить к резистору выход потенциометра RP1. Вход осциллографа CH1 подключить к выходу Q таймера. Объединить корпус осциллографа и общую точку модуля. Включить тумблер «Сеть». Установить на потенциометре максимальное значение, повернув его до упора вправо. Зарисовать на кальке выходной сигнал.

б) Переключить соответствующие провода от цепочки R2C2 к цепочке R3C3. Зарисовать на кальке выходной сигнал.

в) Подключить к резистору R1 конденсатор C1. Зарисовать на кальке выходной сигнал.

г) Переключить соответствующие провода от первой цепочки ко второй. Зарисовать на кальке выходной сигнал. Выключить тумблер «Сеть». Разобрать схему.

Сравнить экспериментальные осциллограммы с построенными дома. Сделать выводы о влиянии каждого из элементов на работу мультивибратора

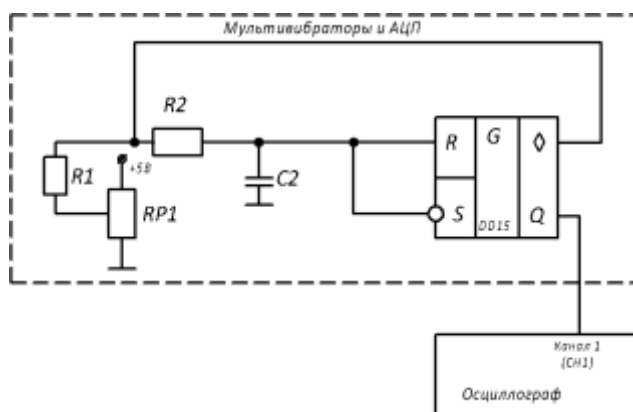


Рис. 29. Схема соединений для исследования мультивибратора.

4. Содержание отчета

Отчет должен содержать следующие пункты:

- 1) наименование и цель работы;
- 2) предварительное задание;
- 3) принципиальные электрические схемы для выполненных экспериментов;
- 4) результаты экспериментальных исследований, помещенные в соответствующие таблицы;
- 5) обработанные осциллограммы;
- 6) выводы по работе.

5. Контрольные вопросы

1. Дайте классификацию генераторов прямоугольных колебаний
2. Дайте определения мультивибратора и одновибратора, сравните работу этих элементов
3. Как зависит частота и вид импульсов на выходе одновибратора от частоты входных импульсов, сопротивления резистора, емкости конденсатора?
4. Какие элементы входят в состав исследуемого таймера?
5. Как изменятся временные диаграммы работы мультивибратора, если сопротивление резистора R1 увеличится вдвое?
6. Как изменятся временные диаграммы работы мультивибратора, если суммарное сопротивление резисторов R1 и R2 уменьшится вдвое?
7. Как изменятся временные диаграммы работы мультивибратора, если параллельно конденсатору C1 подключат конденсатор в 2 раза большей емкости?

Тема 1.11. Устройства преобразования сигналов в цифровой технике

Лабораторное занятие № 10

Исследование аналого-цифрового преобразователя (АЦП)

Цель работы: ознакомление с основными функциями и тестирование аналого-цифрового преобразователя (АЦП).

Выполнив работу, Вы будете:
уметь:

- проводить исследования работы цифровых устройств и проверку их на работоспособность, в том числе средствами специализированного ПО.

Материальное обеспечение: стенды «Основы цифровой электроники», осциллограф.

1. Теоретические сведения

В работе исследуется 8-разрядный АЦП последовательного приближения (АЦП с поразрядным уравниванием).

Структурная схема АЦП последовательного приближения, которая соответствует принципиальной схеме исследуемого АЦП приведена на рис. 30.



Рис. 30. Структурная схема одного канала АЦП последовательного приближения

АЦП последовательного приближения или АЦП с поразрядным уравниванием содержит компаратор, вспомогательный ЦАП и регистр последовательного приближения. АЦП преобразует аналоговый сигнал в цифровой за N шагов, где N — разрядность АЦП. На каждом шаге определяется по одному биту искомого цифрового значения. Последовательность действий по определению очередного бита заключается в следующем. На вспомогательном ЦАП выставляется аналоговое значение, образованное из битов, уже определённых на предыдущих шагах; бит, который должен быть определён на этом шаге, выставляется в 1, более младшие биты установлены в 0. Полученное на вспомогательном ЦАП значение сравнивается с входным аналоговым значением. Если значение входного сигнала больше значения на вспомогательном ЦАП, то определяемый бит получает значение 1, в противном случае 0. АЦП этого типа обладают одновременно высокой скоростью и хорошим разрешением. Тактирование работы внутреннего цикла АЦП осуществляется от генератора тактовых импульсов. Главным недостатком АЦП подобного типа является выборка мгновенных значений аналогового сигнала. В этом случае значения статического и динамического сигнала за интервал преобразования могут как совпасть, так и не совпасть.

Абсолютная погрешность преобразования отражает отклонение фактического выходного сигнала преобразователя от теоретического, вычисленного для идеального преобразователя. Этот параметр указывается обычно в процентах к полной шкале преобразования и учитывает все составляющие погрешности преобразования (нелинейность, смещение нуля, коэффициент преобразования). Поскольку абсолютное значение выходного сигнала преобразователя определяется опорным напряжением $U_{оп}$, то абсолютная погрешность преобразования находится в прямой зависимости от стабильности напряжения $U_{оп}$.

2. Описание лабораторной установки

Исследование АЦП проводится на рабочем поле «МУЛЬТИВИБРАТОРЫ И АЦП» (Рис.31).

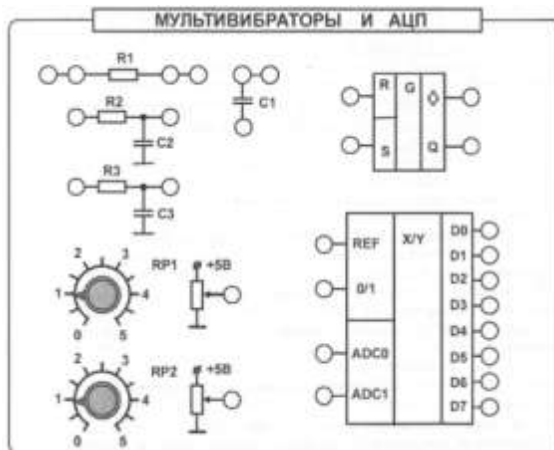


Рис. 31. Используемое рабочее поле стенда

Основные параметры АЦП следующие:

- число каналов: 4;
- абсолютная погрешность: ± 2 МЗР (младший значащий разряд);
- время преобразования 240 мкс.

АЦП имеет информационные входы ADC0 и ADC1 для ввода измеряемой величины, вход 0/1 для установки номера канала, вход REF разрешающий работу АЦП и восемь выходов от первого до восьмого разряда D0 - D7.

На выходе создается цифровой сигнал, соответствующий аналоговому сигналу того канала, номер которого указан на входе установки: 0 - низкий уровень, 1 - высокий уровень. При подаче низкого уровня сигнала на вход разрешения REF все выходы сбрасываются в состояние 1 - высокого уровня.

Органы управления и индикации объединены на стенде в функциональные группы и снабжены надписями на лицевой панели.

Источник сигналов «Уровень логический» предназначен для формирования логических сигналов высокого «1» и низкого «0» уровней. Включение соответствующих сигналов осуществляется при помощи тумблеров SA1 - SA8. С помощью светодиодов осуществляется индикация сигналов, соответствующих логической «1».

Источник сигналов «Импульс одиночный» формирует одиночные импульсы с положительной и отрицательной полярностью. При нажатии на кнопку SB1 на выходе генератора, находящемся в состоянии «0», вырабатывается сигнал логической «1», а при нажатии на кнопку SB2 - сигнал логического «0».

Источники регулируемого постоянного напряжения (0-5 В) осуществляют плавное регулирование напряжения в указанном диапазоне.

3. Задание

3.1 Экспериментальное исследование АЦП

а) Снять зависимость выходного напряжения АЦП (в цифровом коде) от напряжения на входе. Для этого собрать схему (рис. 32), подключив аналоговые входы к входам потенциометров RP1 и RP2. Соединить выходы тумблеров SA1 и SA2 со входами разрешения REF и выбора сигнала 0/1. Соединить выходы АЦП со светодиодами индикации.

Включить тумблер «Сеть». Регулируя и измеряя напряжение на входе, измерять напряжение на выходе в двоичном коде по свечению светодиодов. Результат заносить в табл. 22.

Таблица 22

Напряжени е на входе, В	Напряжение на выходе в двоичном коде	Напряжение на выходе в десятичной системе, В	Абсолютная погрешность
0			
0,5			
1			
1,5			
2			
2,5			
3			
3,5			
4			
4,5			
5			

б) Повторить эксперимент для второго канала АЦП, сравнить результаты. Выключить тумблер «Сеть». Перевести двоичный код в десятичный. Определить диапазон входных напряжений и разрешающую способность АЦП. Определить погрешности. Оценить соответствуют ли погрешности паспортным данным. Определить, исправен ли АЦП;

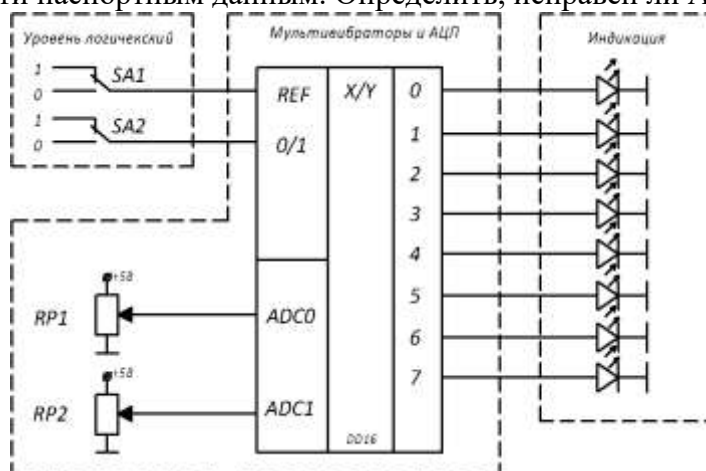


Рис.32. Схема соединений для исследования АЦП

4. Содержание отчета

Отчет должен содержать следующие пункты:

- 1) наименование и цель работы;
- 2) принципиальные электрические схемы для выполненных экспериментов;
- 3) результаты экспериментальных исследований, помещенные соответствующие таблицы;
- 4) выводы по работе.

5. Контрольные вопросы

1. Перечислите назначения и области применения АЦП.
2. Дайте классификацию АЦП.
3. Перечислите требования, предъявляемые к АЦП.
4. От чего возникают погрешности в АЦП?
5. Поясните принцип действия АЦП последовательного приближения.
6. Поясните смысл абсолютной погрешности
7. От чего зависит величина абсолютной погрешности?

Министерство науки и высшего образования Российской Федерации
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Магнитогорский государственный технический университет им. Г.И. Носова»

Многопрофильный колледж

**МЕТОДИЧЕСКИЕ УКАЗАНИЯ
ДЛЯ ЛАБОРАТОРНЫХ И ПРАКТИЧЕСКИХ ЗАНЯТИЙ
МЕЖДИСЦИПЛИНАРНОГО КУРСА**

МДК.01.02 Проектирование цифровых систем

**для обучающихся специальности
09.02.01. «Компьютерные системы и комплексы»**

СОДЕРЖАНИЕ

1 ВВЕДЕНИЕ	3
2 МЕТОДИЧЕСКИЕ УКАЗАНИЯ	5
Лабораторное занятие № 11	5
Лабораторное занятие № 12	19
Лабораторное занятие № 13	21
Лабораторное занятие № 14	23
Лабораторное занятие № 15	25
Лабораторное занятие № 16	26
Лабораторное занятие № 17	28
Лабораторное занятие № 18	32
Лабораторное занятие № 19	36
Лабораторное занятие № 20	37
Лабораторное занятие № 21	39
Лабораторное занятие № 22	41
Лабораторное занятие № 23	42
Лабораторное занятие № 24	45
Лабораторное занятие № 25	48
Лабораторное занятие № 26	50
Лабораторное занятие № 27	54
Лабораторное занятие № 28	61
Лабораторное занятие № 29	64
Лабораторное занятие № 30	69
Практическое занятие № 14	85
Практическое занятие № 15	87
Практическое занятие № 16	81
Практическое занятие № 17	92
Практическое занятие № 18	94
Практическое занятие № 19	95
Практическое занятие № 20	97
Практическое занятие № 21	101

1 ВВЕДЕНИЕ

Важную часть теоретической и профессиональной практической подготовки студентов составляют практические и лабораторные занятия.

Состав и содержание практических и лабораторных работ направлены на реализацию действующего федерального государственного образовательного стандарта среднего профессионального образования.

Ведущей дидактической целью практических занятий является формирование практических умений - профессиональных (умений выполнять определенные действия, операции, необходимые в последующем в профессиональной деятельности), необходимых в последующей учебной деятельности по профессиональным модулям.

Ведущей дидактической целью лабораторных работ является экспериментальное подтверждение и проверка существенных теоретических положений (законов, зависимостей).

В соответствии с рабочей программой ПМ.01. «Проектирование цифровых систем», МДК.01.02 «Проектирование цифровых систем» предусмотрено проведение практических и лабораторных занятий.

В результате их выполнения, обучающийся должен:

уметь:

- выбирать и применять ИМС при разработке схем цифровых устройств в соответствии с техническим заданием;
- проводить исследования работы цифровых устройств и проверку их на работоспособность, в том числе средствами специализированного ПО;
- выполнять основные конструкторские расчеты при проектировании цифровых устройств;
- разрабатывать и оформлять комплект конструкторской документации (КД) в соответствии с ЕСКД;
- применять САПР для создания схемных (программных) файлов при проектировании цифровых систем;
- применять САПР для создания топологии печатных плат и их 3D моделей при проектировании цифровых систем.

Содержание практических и лабораторных занятий ориентировано на подготовку обучающихся к освоению профессионального модуля программы подготовки специалистов среднего звена по специальности и овладению **профессиональными компетенциями:**

ПК 1.2. Разрабатывать схемы электронных устройств на основе интегральных схем разной степени интеграции в соответствии с техническим заданием.

ПК 1.3. Оформлять техническую документацию на проектируемые устройства.

ПК 1.4. Выполнять прототипирование цифровых систем, в том числе - с применением виртуальных средств.

А также формированию общих компетенций:

ОК 01. Выбирать способы решения задач профессиональной деятельности применительно к различным контекстам;

ОК 02. Использовать современные средства поиска, анализа и интерпретации информации, и информационные технологии для выполнения задач профессиональной деятельности;

Практические и лабораторные занятия проводятся после соответствующей темы, которая обеспечивает наличие знаний, необходимых для ее выполнения.

Критерии оценки практического задания:

«5» (отлично): выставляется студенту, если расчетная и графическая части выполнены в полном объеме, решение оформлено с соблюдением установленных правил; студент свободно владеет теоретическим материалом, безошибочно применяет его при решении задач.

«4» (хорошо): выставляется студенту, если при выполнении задания допущены незначительные ошибки, решение оформлено с соблюдением установленных правил; студент свободно владеет теоретическим материалом, безошибочно применяет его при решении задач;

«3» (удовлетворительно): выставляется студенту, если задание выполнено с «грубыми» ошибками, решение оформлено без соблюдения установленных правил;

«2» (неудовлетворительно): выставляется студенту, если работа не выполнена.

Критерии оценки лабораторного занятия:

«5» (отлично): выполнены все задания лабораторной работы, студент четко и без ошибок ответил на все контрольные вопросы.

«4» (хорошо): выполнены все задания лабораторной работы; студент ответил на все контрольные вопросы с замечаниями.

«3» (удовлетворительно): выполнены все задания лабораторной работы с замечаниями; студент ответил на все контрольные вопросы с замечаниями.

«2» (неудовлетворительно): студент не выполнил или выполнил неправильно задания лабораторной работы; студент ответил на контрольные вопросы с ошибками или не ответил на контрольные вопросы.

2 МЕТОДИЧЕСКИЕ УКАЗАНИЯ

Тема 2.2 Моделирование работы цифровых устройств средствами САПР

Лабораторное занятие №11

Работа с программным обеспечением САПР EasyEDA (библиотеки элементов в САПР)

Цель: научиться использовать стандартную библиотеку компонентов и измерительных приборов в режиме симуляции

Выполнив работу, Вы будете:
уметь:

- проводить исследования работы цифровых устройств и проверку их на работоспособность, в том числе средствами специализированного ПО;
- применять САПР для создания схемных (программных) файлов при проектировании цифровых систем.

Материальное обеспечение: ПК с выходом в сеть Интернет для работы в онлайн сервисе EasyEDA

Теоретические сведения

САПР EasyEDA - бесплатная, не требующая инсталляции на диск, облачная система автоматизированного проектирования электроники (EDA). Она была разработана для того, чтобы дать инженерам-электронщикам, радиолюбителям, преподавателям и студентам инженерных специальностей удобный инструмент проектирования электронных схем, печатных плат и отладки схем в симуляторе.

В основе EasyEDA лежит облачный сервис, который производит все вычислительные операции за счет мощных компьютеров расположенных в Китае. Таким образом, скорость выполнения задач зависит не от характеристик вашего компьютера, а только от скорости интернет-соединения. Также сервис имеет десктопный клиент, который немного упрощает и ускоряет работу, но все операции так же выполняются через облако.

EasyEDA предоставляет широкий спектр возможностей, в частности, возможность моделирования схем электрических принципиальных.

Перед созданием проекта необходимо зарегистрироваться в центре пользователя. Для этого в правом верхнем углу жмем Зарегистрироваться (рис. 1)

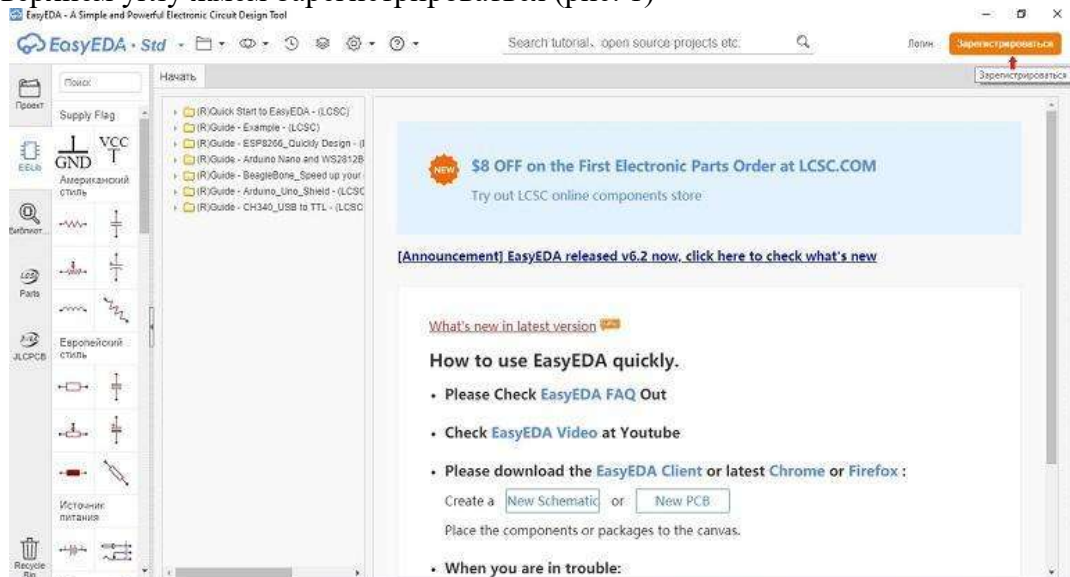


Рис. 1 Регистрация

В модальном окне проходим стандартную процедуру регистрации, вводим: имя пользователя, электронную почту, пароль. Также вход можно осуществить через аккаунт Google.

После подтверждения электронной почты и входа в аккаунт, выбираем STD Edition (рис. 2), т.к. только в этом режиме есть возможность симуляции (рис. 3 и 4). Для создания проекта кликаем **Файл→Новый→Проект** (рис. 4) и присваиваем ему имя (латиницей).

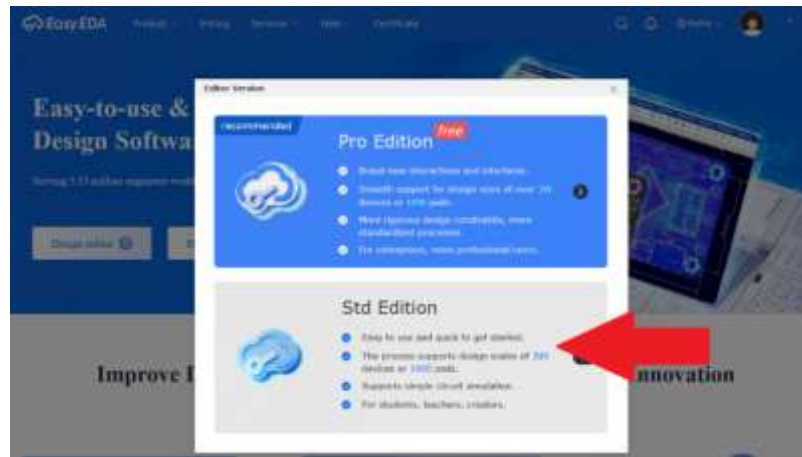


Рис. 2

Создание схемы электрической принципиальной

Вернемся к начальному экрану и создадим новый проект: Документ → Новый → Проект (необходимо указать только название проекта). Создавать проект можно как в режиме STD, так и в режиме SIM (рис. 3 и 4).

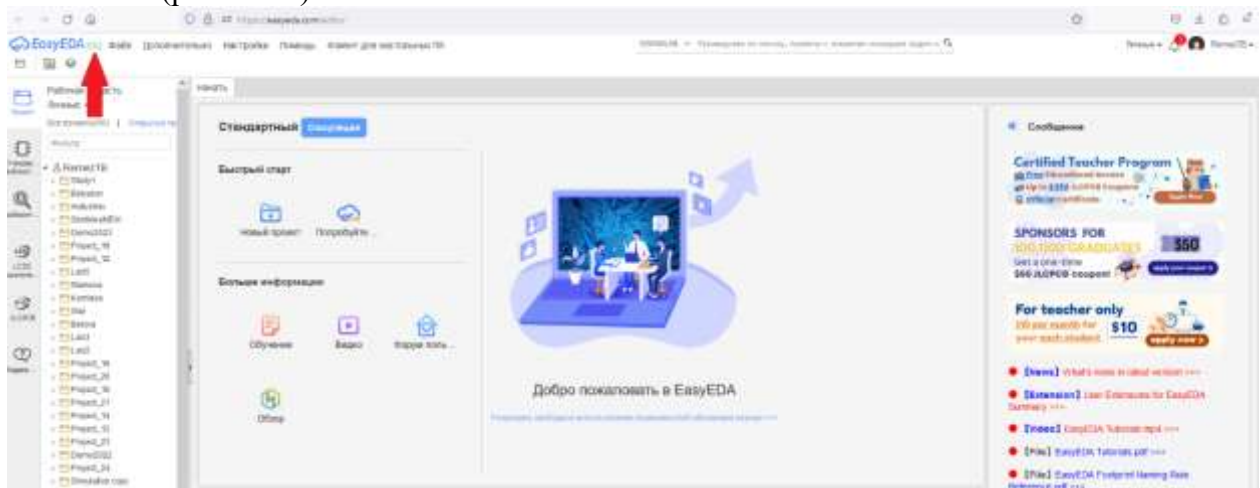


Рис. 3

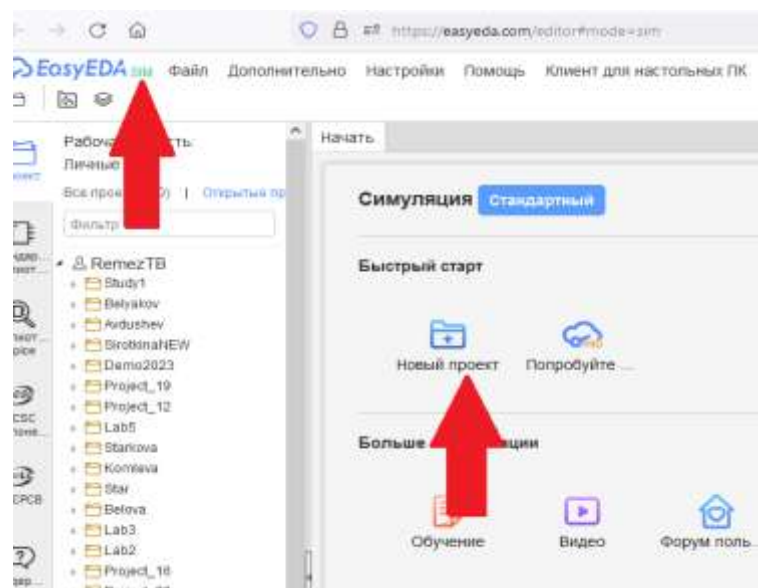


Рис. 4

После сохранения нового проекта, открывается рабочее поле с рамкой для чертежа схемы (окно редактора). Вместе с окном редактора появляются 2 меню, первое с выпадающим списком

— Инструменты рисования и Соединения, второе — боковое меню для задания параметров данного окна.

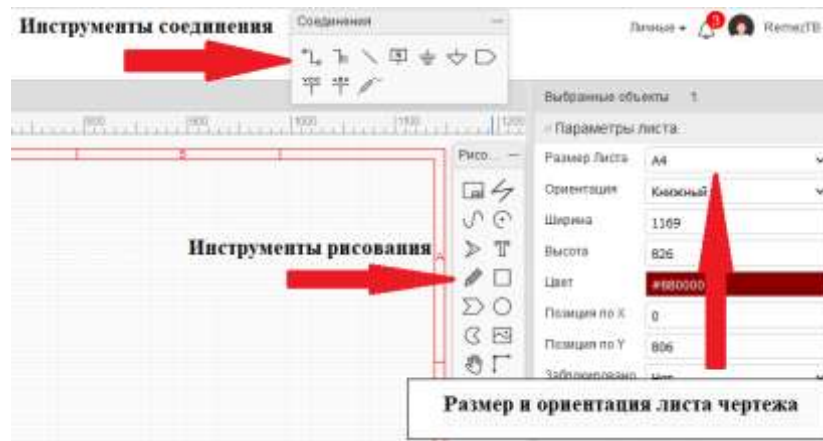


Рис. 5

Для своих проектов можно изменить только формат листа (в зависимости от размера схемы), а также его ориентацию с помощью **Инструментов рисования**. Они доступны во вкладке **Настройки документа** в выпадающем меню. Параметры окна редактора можно оставить без изменений.

Библиотека стандартных моделей

Содержит измерительные приборы (доступны только в режиме симуляции), источники питания, основные электрические и электронные компоненты, некоторые виды диодов, транзисторов, ИМС, усилителей, индикаторов, переключателей и пр. (рис. 6). Достаточно кликнуть курсором на нужный элемент и перетащить его на рабочее поле.



Рис. 6

Работа с редактором схем

При построении схемы сначала на поле размещаются библиотечные компоненты (при необходимости – задаются их параметры), затем они соединяются проводниками. После этого подключаются измерительные приборы и выполняется их настройка, например, мультиметр по умолчанию настроен на режим измерения «вольтметр», при необходимости – переключаем на режим «амперметр» (рис. 7).

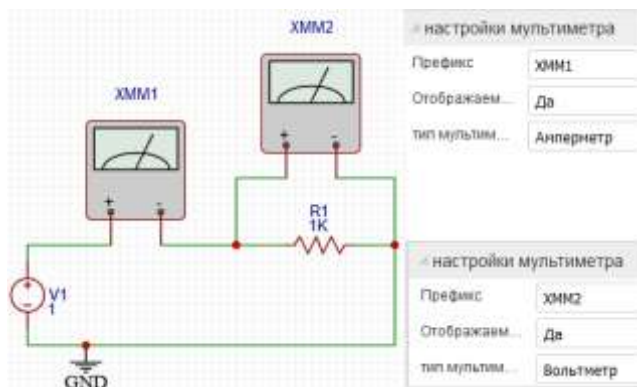


Рис. 7

Задание:

1. Создайте свой аккаунт в EasyEDA, используя личную почту.
2. Переключитесь в режим СИМУЛЯЦИИ.
3. Создайте проект Lab_11 и на рабочее поле поместите измерительные приборы: мультиметр, осциллограф, логический анализатор.
4. На рабочее поле поместите компоненты из стандартной библиотеки на ваш выбор, но не менее 10. Соедините компоненты и подключите приборы.
5. Запустите симуляцию и наблюдайте показания приборов.
6. Сделайте выводы.

Форма представления результата:

Продемонстрируйте преподавателю созданный файл.

Лабораторное занятие № 12

Создание принципиальных схем в САПР

Цель: научиться создавать электрические принципиальные схемы с использованием стандартных компонентов и выполнять моделирование их работы в среде EasyEDA.

Выполнив работу, Вы будете:

уметь:

- проводить исследования работы цифровых устройств и проверку их на работоспособность, в том числе средствами специализированного ПО;
- применять САПР для создания схемных (программных) файлов при проектировании цифровых систем.

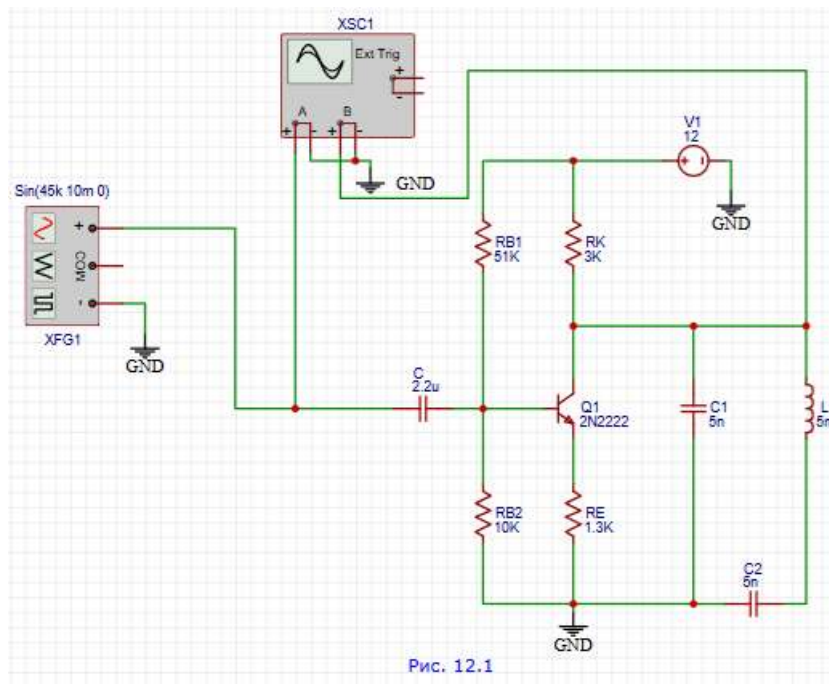
Материальное обеспечение: ПК с выходом в сеть Интернет для работы в онлайн сервисе EasyEDA

Задание 1. Моделирование работы автогенератора синусоидальных колебаний.

1. В среде EasyEDA создайте проект с названием «Lab_12». Все схемы заданий выполняйте в одном проекте, но на разных листах (Sheet 1, Sheet 2).

На рабочем поле среды EasyEDA соберите схему, приведенную на рис. 12.1 – LC-генератор.

Задайте позиционные обозначения и номиналы резисторов, конденсаторов, катушек индуктивности. Запустите симуляцию. Снимите показания осциллографа.



2. Зарисуйте осциллограмму генератора, запишите частоту колебаний выходного напряжения, отклонение напряжения от синусоидальной формы.
3. Установите значение сопротивления резистора $R_E = 1,5 \text{ кОм}$ и определите, как изменилась амплитуда выходного напряжения.
4. Задайте значение ёмкости конденсатора $C_1 = 8 \text{ нФ}$ и определите, как изменилась частота выходного напряжения.

Задание 2. Моделирование работы усилительного каскада на биполярном транзисторе с ОЭ.

1. В проекте «Lab_12» создайте второй лист (Sheet 2) – значок «+» внизу слева рабочего поля:



2. На рабочем поле среды EasyEDA соберите схему, приведенную на рис. 12.2 – усилительный каскад.

Задайте позиционные обозначения и номиналы резисторов и конденсаторов. Установите мультиметры XMM1 и XMM3 в режим амперметра, а XMM2 и XMM4 – вольтметра. Ключи S1 и S2 переведите в положение «закрыть» (однократно кликните мышью на ключ и в появившемся окне справа выберите «Состояние: закрыть»)

Запустите симуляцию.

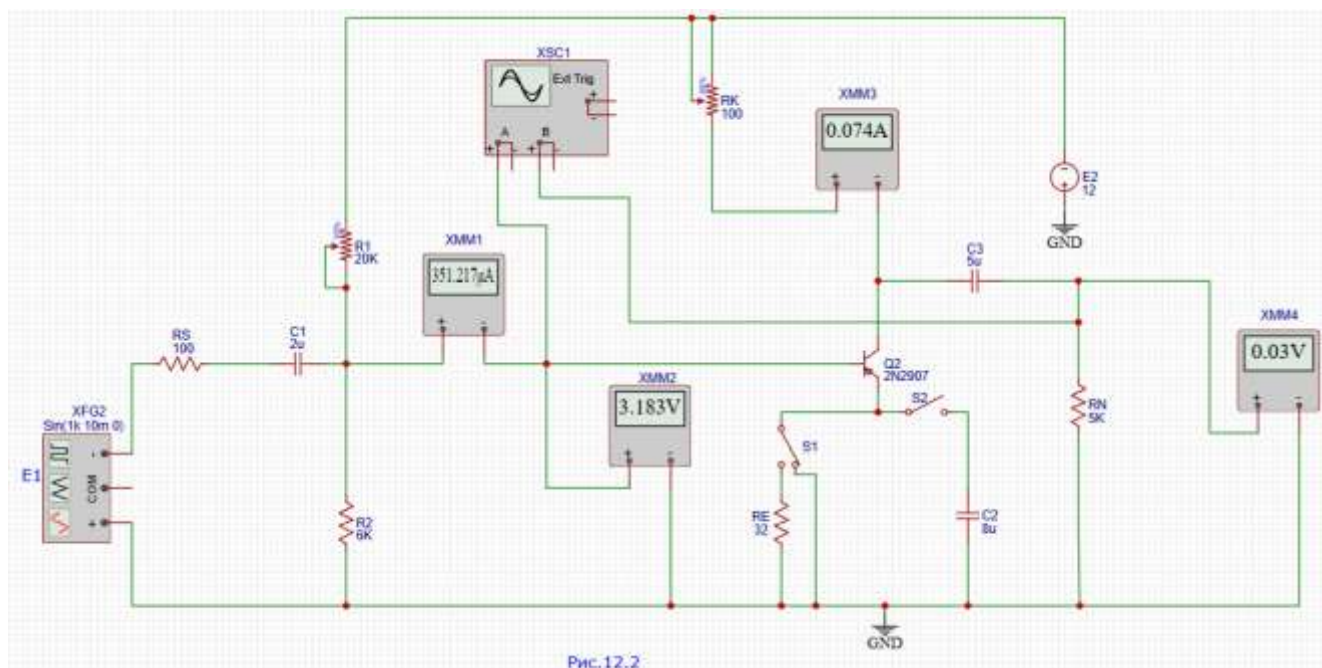


Рис.12.2

- Зарисуйте осциллограмму входного и выходного сигналов.
- Снимите показания приборов **XMM2 (V1)**, **XMM4 (V2)** при изменении значений E_1 (XFG2), сопротивлений R_s и R_n , занесите в таблицу 1.

Таблица 1

$R_s, \text{ Ом}$	R_n	При $E_1, \text{ мВ}$:									
		V1 и V2	0	25	50	75	100	200	300	400	500
0	1 МОм	$u_{R3}, \text{ мВ}$									
		$u_{R3}, \text{ В}$									
	1 КОм	$u_{R3}, \text{ мВ}$									
		$u_{R3}, \text{ В}$									
100	1 МОм	$u_{R3}, \text{ мВ}$									
		$u_{R3}, \text{ В}$									
	1 КОм	$u_{R3}, \text{ мВ}$									
		$u_{R3}, \text{ В}$									

- Постройте график амплитудной характеристики $u_{\text{ВЫХ}} = f(u_{\text{ВХ}})$ для значений E_1 , R_s и R_n , заданных преподавателем.

Форма представления результата:

Отчет по работе должен содержать:

- наименование и цель работы.
- результаты измерений.
- копия схемного файла во время моделирования с указанием позиционных обозначений элементов.
- копия окна схемного файла с временными диаграммами, осциллограммами и т.д..
- выводы по работе.

Лабораторное занятие №13.

Моделирование работы двоичных логических элементов

Цель: исследовать работу основных видов логических элементов с использованием виртуальных средств.

Выполнив работу, Вы будете:

уметь:

- проводить исследования работы цифровых устройств и проверку их на работоспособность, в том числе средствами специализированного ПО;
- применять САПР для создания схемных (программных) файлов при проектировании цифровых систем.

Материальное обеспечение: ПК с выходом в сеть Интернет для работы в онлайн сервисе EasyEDA

Задание 1. Исследование логических элементов с помощью генератора сигналов и логического анализатора

1. В среде EasyEDA создайте проект с названием «Lab_13». Все схемы заданий выполняйте в одном проекте, но на разных листах (Sheet 1, Sheet 2 и т.д.).

На рабочем поле среды EasyEDA соберите схему, приведенную на рис. 13.1 – основные логические элементы.

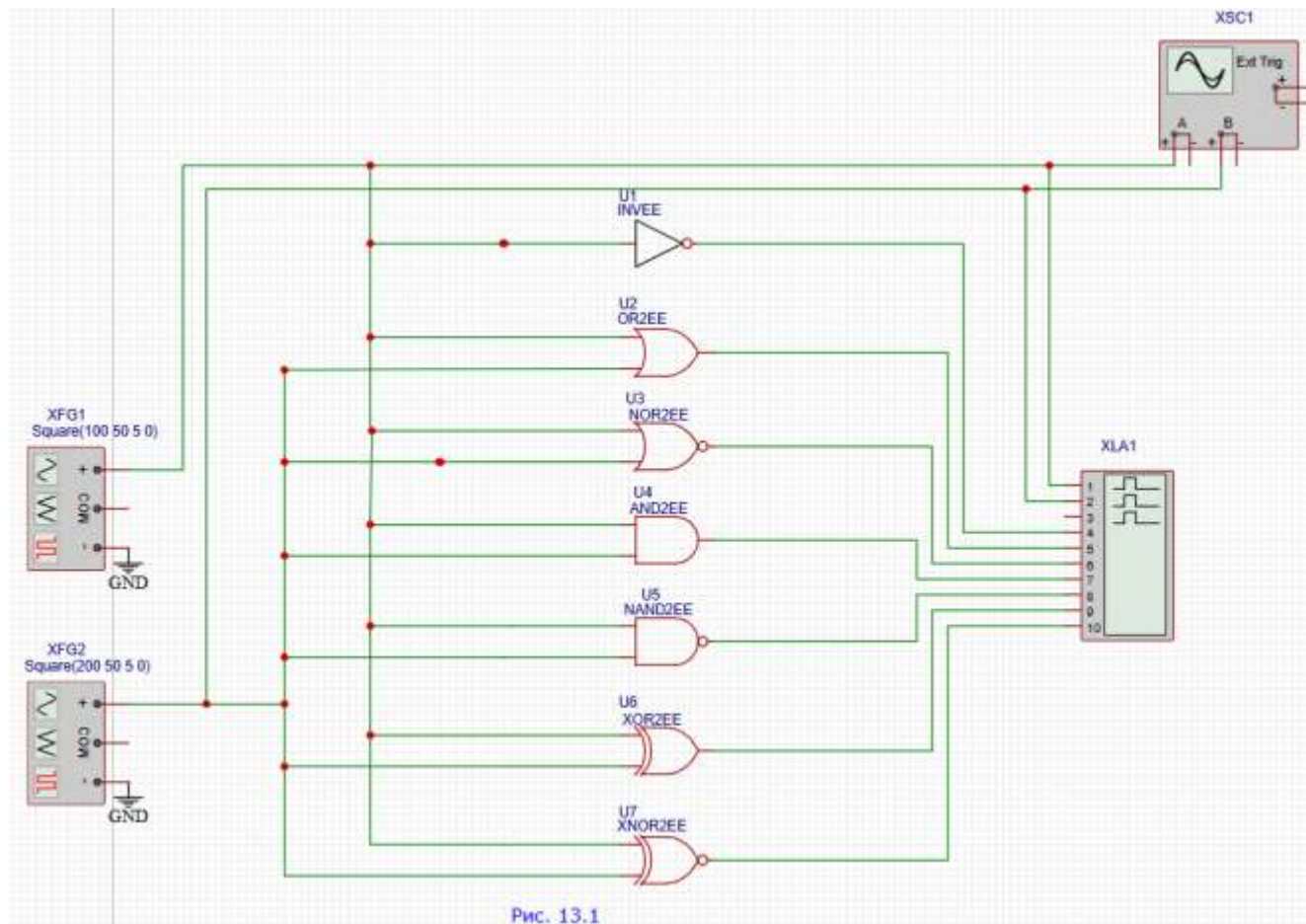


Рис. 13.1

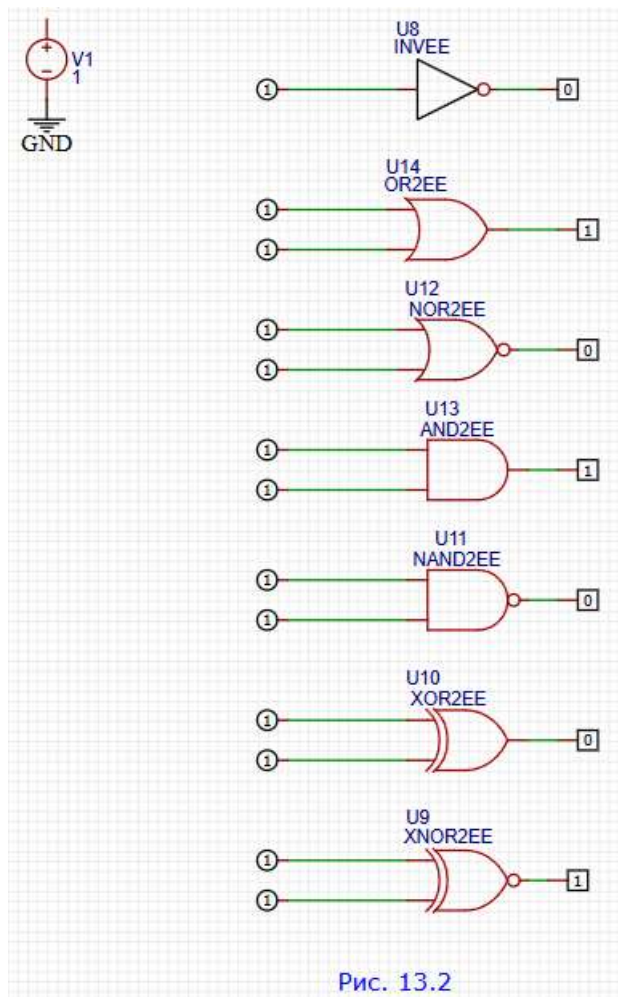
2. Установите параметры XFG1, XFG2 как обозначено на схеме. Запустите симуляцию. С помощью осциллографа, убедитесь в наличии входных сигналов. Просмотрите показания логического анализатора XLA1, проанализируйте состояния каналов 1, 2 (входные сигналы) и 4 - 10 (выходные сигналы). Заполните часть 1 таблицы 1.

Задание 2. Исследование логических элементов с помощью логических пробников

1. В проекте «Lab_13» создайте второй лист (Sheet 2) – значок «+» внизу слева рабочего поля:



На рабочем поле среды EasyEDA соберите схему, приведенную на рис. 13.2 – основные логические элементы. Источник постоянного напряжения и заземление нужны для запуска симуляции (к логическим элементам не подключены).



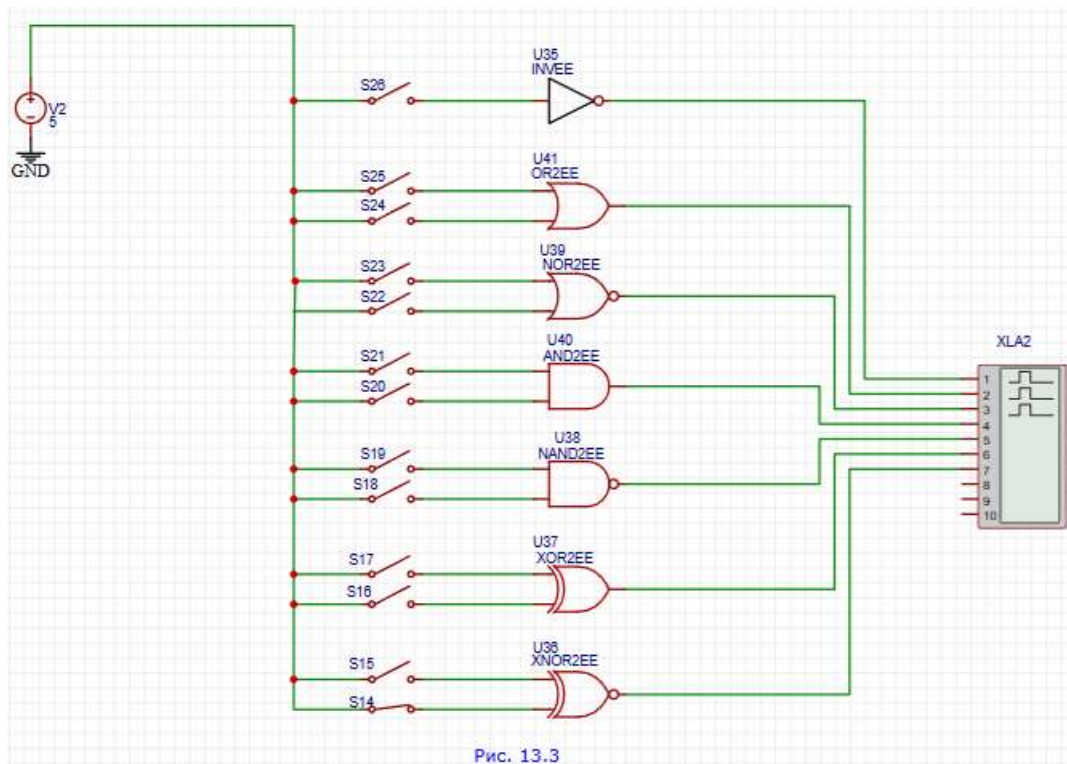
2. В данной схеме используются источники логического сигнала (круглые) и логические пробники (квадратные). Состояние пробников меняется вручную: кликните 1 раз на пробник и в окне состояния задайте уровень – высокий или низкий. Состояние пробника меняется после запуска симуляции. Запускайте симуляцию, установив состояние входных сигналов в соответствии с таблицей истинности и снимая показания логических пробников. Заполните часть 2 таблицы 1.

Задание 3. Исследование логических элементов с помощью источника постоянного напряжения и логического анализатора

2. В проекте «Lab_13» создайте третий лист (Sheet 3) – значок «+» внизу слева рабочего поля:



На рабочем поле среды EasyEDA соберите схему, приведенную на рис. 13.3 – основные логические элементы.



2. Установите параметры V2 как обозначено на схеме. Запускайте симуляцию, установив состояния тумблеров S, согласно таблицы истинности. Просмотрите показания логического анализатора XLA1, проанализируйте состояния каналов 1 - 7 (выходные сигналы). Заполните часть 3 таблицы 1.

Таблица 1.

Задание	Входной сигнал X1	Входной сигнал X2	Выходные сигналы						
			НЕ	ИЛИ	ИЛИ-НЕ	И	И-НЕ	Искл. ИЛИ	Искл. ИЛИ-НЕ
1	0	0							
	0	1	-						
	1	0							
	1	1	-						
2	0	0							
	0	1	-						
	1	0							
	1	1	-						
3	0	0							
	0	1	-						
	1	0							
	1	1	-						

3. Проанализируйте полученные результаты и сделайте выводы об использованных методах проверки работоспособности логических элементов.

Форма представления результата:

Отчет по работе должен содержать:

1. наименование и цель работы.
2. результаты измерений (таблица 1).
3. копия схемного файла во время моделирования с указанием позиционных обозначений элементов.
4. выводы по работе.

Лабораторное занятие №14.

Моделирование работы логических схем на элементах ИЛИ, И и НЕ

Цель: исследовать работу цифровых схем на логических элементах с использованием виртуальных средств.

Выполнив работу, Вы будете:

уметь:

- проводить исследования работы цифровых устройств и проверку их на работоспособность, в том числе средствами специализированного ПО;
- применять САПР для создания схемных (программных) файлов при проектировании цифровых систем.

Материальное обеспечение: ПК с выходом в сеть Интернет для работы в онлайн сервисе EasyEDA

Задание. Исследование логических схем

1. В среде EasyEDA создайте проект с названием «Lab_14».

На рабочем поле среды EasyEDA соберите схему по заданному выражению (см. табл. 1) - логическая функция y с тремя аргументами a , b и c . Способ её исследования выберите самостоятельно, один из трех приведенных ниже, опираясь на задания лабораторной работы № 13:

- исследование с помощью генератора сигналов и логического анализатора;
- исследование с помощью логических пробников;
- исследование с помощью источника постоянного напряжения и логического анализатора.

Таблица 1

Вариант	Логическая функция
1, 7, 13, 19, 25, 31	$y = (\bar{a}b + \bar{c})(\bar{a} + \bar{b} + c)(a + b + c)$
2, 8, 14, 20, 26, 32	$y = (a + b + \bar{c})(\bar{a} + \bar{b}c)(a + \bar{b} + \bar{c})$
3, 9, 15, 21, 27, 33	$y = (b + a\bar{c})(\bar{a} + bc)(a + \bar{b} + c)$
4, 10, 16, 22, 28, 34	$y = (\bar{a}\bar{b} + \bar{c})(a + \bar{b} + c)(ab + \bar{c})$
5, 11, 17, 23, 29, 35	$y = (a + \bar{b}c)(\bar{a} + b + \bar{c})(ab + c)$
6, 12, 18, 24, 30, 36	$y = (ab + \bar{c})(\bar{a} + \bar{b} + c)(a + b + c)$

Скопировать собранную логическую схему в отчет.

В качестве **примера**, соберем схему для реализации логической функции:

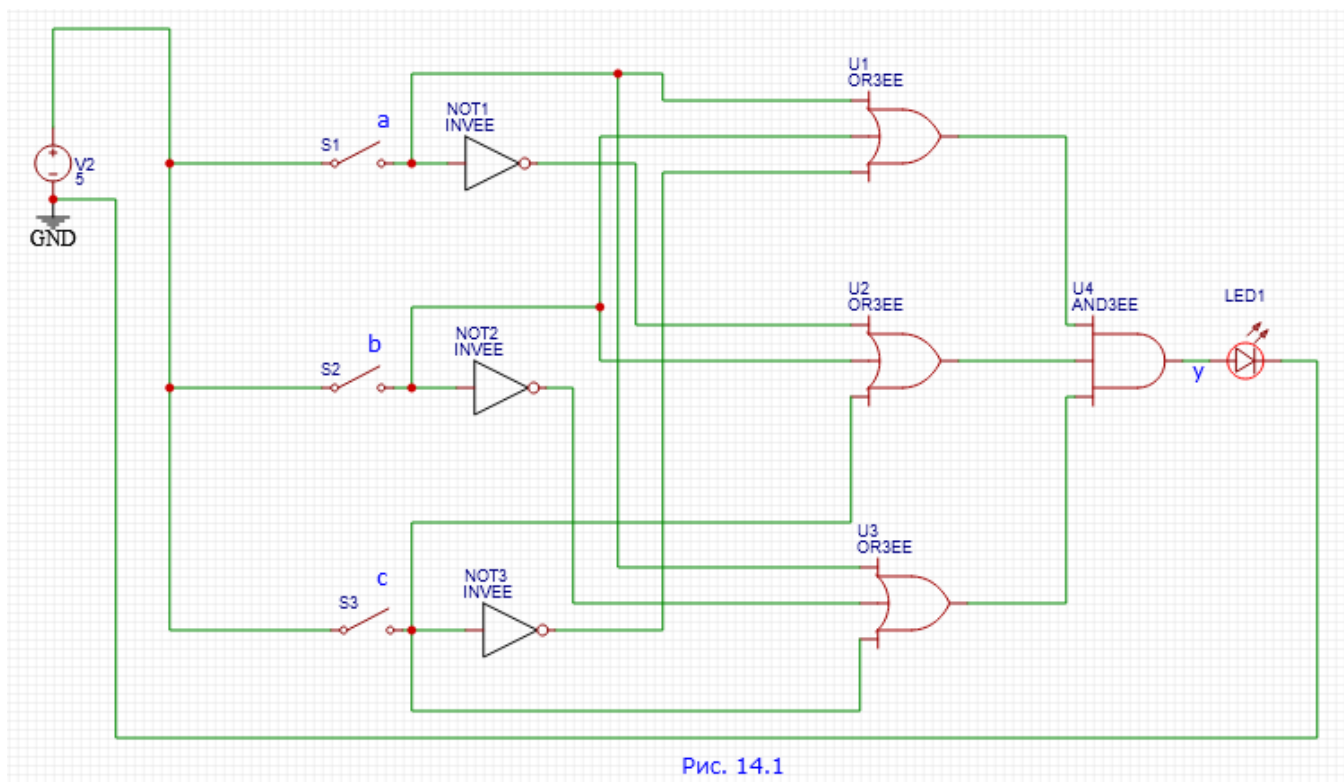
$$y = (a + b + \bar{c})(\bar{a} + b + c)(a + \bar{b} + c)$$

Анализ функции показывает, что для построения логической схемы нам потребуются 3 инвертора, 3 дизъюнктора с тремя входами и конъюнктор с тремя входами.

«Перетащим» на рабочее поле среды EASYEDA необходимые модели логических элементов из библиотеки, располагая их, начиная с входа, а именно:

- 3 инвертора NOT (NOT1, NOT2 и NOT3) для получения инверсий a , b и c аргументов a, b и c ;
- 3 дизъюнктора OR3 с тремя входами;
- 1 конъюнктор AND3 с тремя входами (см. рис. 14.1).

Для исследования логической схемы выбран способ исследование с помощью источника постоянного напряжения и светодиод в качестве индикатора состояния выхода схемы.



№	A	B	C	Y
0.	0	0	0	1
1.	0	0	1	0
2.	0	1	0	0
3.	0	1	1	1
4.	1	0	0	0
5.	1	0	1	1
6.	1	1	0	1
7.	1	1	1	1

Запускайте симуляцию, установив состояния тумблеров S, согласно таблицы истинности. Просмотрите показания логического анализатора XLA1, проанализируйте состояния канала 10 (выходной сигнал). Заполните таблицу 2.

Таблица 2

№	a	b	c	Y
0	0	0	0	
1	0	0	1	
2	0	1	0	
3	0	1	1	
4	1	0	0	
5	1	0	1	
6	1	1	0	
7	1	1	1	

Форма представления результата:

Отчет по работе должен содержать:

1. наименование и цель работы.
2. результаты измерений.
3. копия схемного файла во время моделирования с указанием позиционных обозначений элементов.
4. таблица состояний со снятыми показаниями;
5. выводы по работе.

Лабораторное занятие №15.

Моделирование работы RS - триггера на логических элементах и интегрального

Цель: исследовать работу RS – триггера, построенного на логических элементах и ИМС с использованием виртуальных средств.

Выполнив работу, Вы будете:

уметь:

- проводить исследования работы цифровых устройств и проверку их на работоспособность, в том числе средствами специализированного ПО;
- применять САПР для создания схемных (программных) файлов при проектировании цифровых систем.

Материальное обеспечение: ПК с выходом в сеть Интернет для работы в онлайн сервисе EasyEDA

Задание 1. Исследование RS – триггера на логических элементах

В среде EasyEDA создайте проект с названием «Lab_15». Все схемы заданий выполняйте в одном проекте, но на разных листах (Sheet 1, Sheet 2 и т.д.).

На рабочем поле среды EasyEDA соберите схему асинхронного RS-триггера (рис. 15.1) на базе логических элементов И-НЕ и ИЛИ-НЕ.

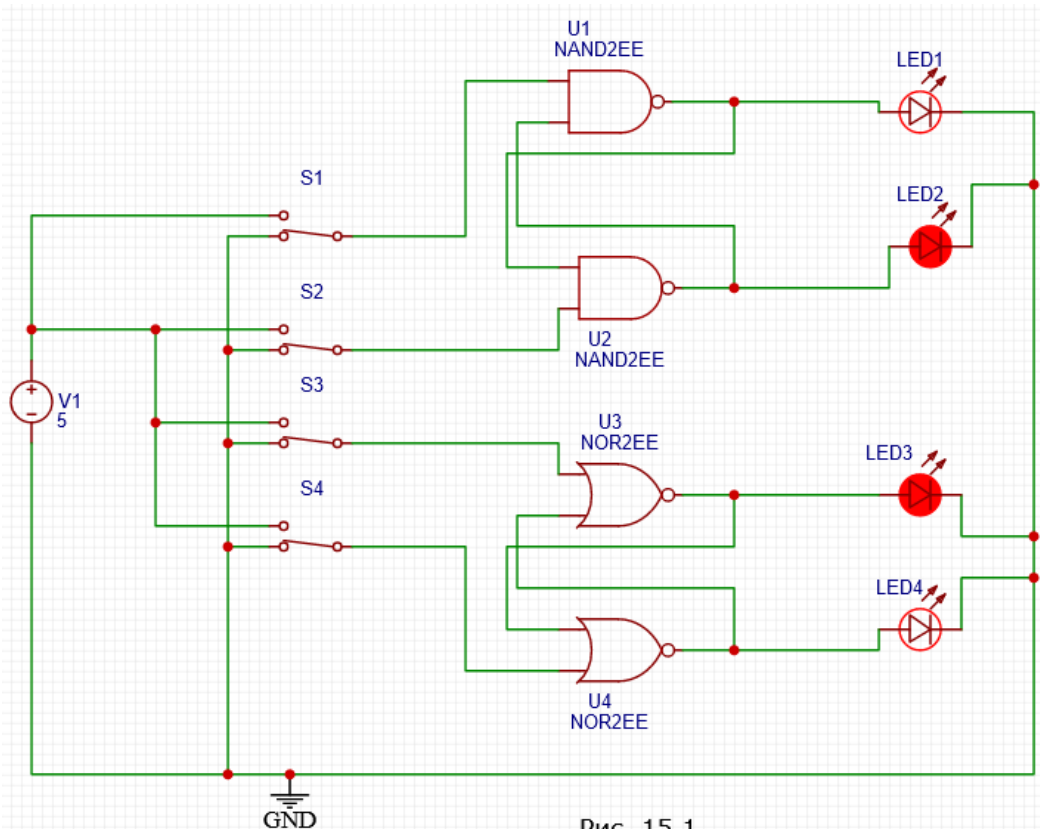


Рис. 15.1

Запускайте симуляцию, установив состояния тумблеров S, согласно таблицы истинности (закрыть – логическая 1, открыть – логический 0): задавая коды (00, 01, 10) состояния ключей 1 - 4 (входных сигналов), составить таблицу истинности триггера (таблица 1). Убедитесь, что при запрещенном коде 11 входных сигналов на выходе RS- триггера могут засветиться оба светодиода, или оба не светятся.

Таблица 1

		И-НЕ		ИЛИ-НЕ	
S	R	Q	$\bar{Q}$	Q	$\bar{Q}$
0	0				
1	0				

0	1				
1	1				

Задание 2. Исследование RS – триггера на ИМС.

В проекте «Lab_15» создайте второй лист (Sheet 2) – значок «+» внизу слева рабочего поля.

На рабочем поле среды EasyEDA соберите схему RS-триггера (рис. 15.2) на ИМС двух типов.

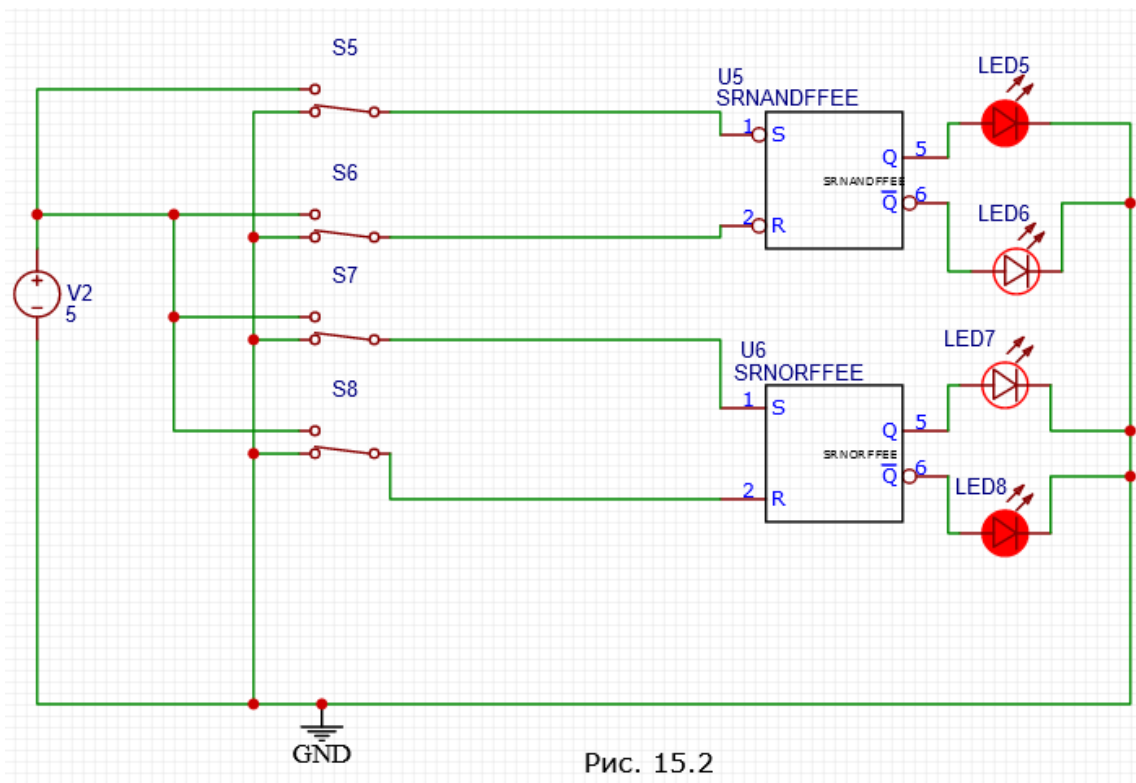


Рис. 15.2

Запускайте симуляцию, установив состояния тумблеров S, согласно таблицы истинности: задавая коды (00, 01, 10) состояния ключей 1 - 4 (входных сигналов), составить таблицу истинности триггера (таблица 1). Убедитесь, что при запрещенном коде 11 входных сигналов на выходе RS- триггера могут засветиться оба светодиода, или оба не светятся.

Таблица 2

		U5		U6	
S	R	Q	$\bar{Q}$	Q	$\bar{Q}$
0	0				
1	0				
0	1				
1	1				

Форма представления результата:

Отчет по работе должен содержать:

1. наименование и цель работы,
2. результаты измерений,
3. копия схемного файла во время моделирования с указанием позиционных обозначений элементов,
4. таблица состояний со снятыми показаниями;
5. выводы по работе.

Цель: исследовать работу триггеров Т, D и JK-типа с использованием виртуальных средств.

Выполнив работу, Вы будете:

уметь:

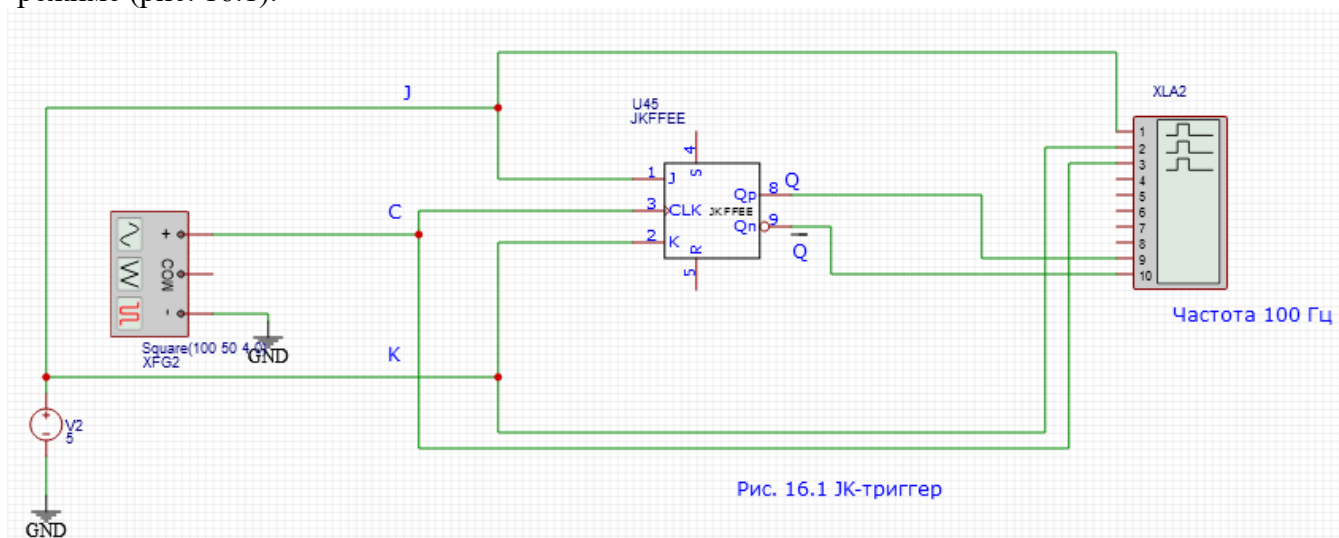
- проводить исследования работы цифровых устройств и проверку их на работоспособность, в том числе средствами специализированного ПО;
- применять САПР для создания схемных (программных) файлов при проектировании цифровых систем.

Материальное обеспечение: ПК с выходом в сеть Интернет для работы в онлайн сервисе EasyEDA

Задание 1. Исследование JK – триггера

В среде EasyEDA создайте проект с названием «Lab_16». Все схемы заданий выполняйте в одном проекте, но на разных листах (Sheet 1, Sheet 2 и т.д.).

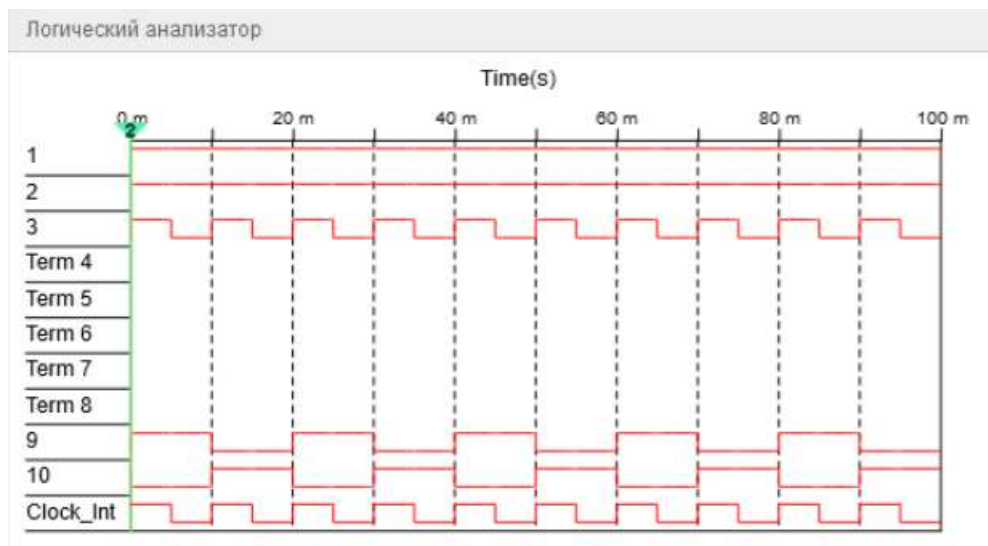
На рабочем поле среды EasyEDA соберите схему JK-триггера, включенного в счетном режиме (рис. 16.1).



Запустите симуляцию и снимите показания логического анализатора (заполните таблицу 1), сравните полученные временные диаграммы и заданные.

Таблица 1

Вход			Выход		Операция
C	K	J	Q	$\bar{Q}$	
0	x	x			Хранение
1	0	0			Хранение
1	0	1			Установка в 1
1	1	0			Установка в 0
1	1	1			Счетный режим



Временные диаграммы JK-триггера

Задание 2. Исследование D – триггера

В проекте «Lab_16» создайте второй лист (Sheet 2) – значок «+» внизу слева рабочего поля. На рабочем поле среды EasyEDA соберите схему D-триггера (рис. 16.2).

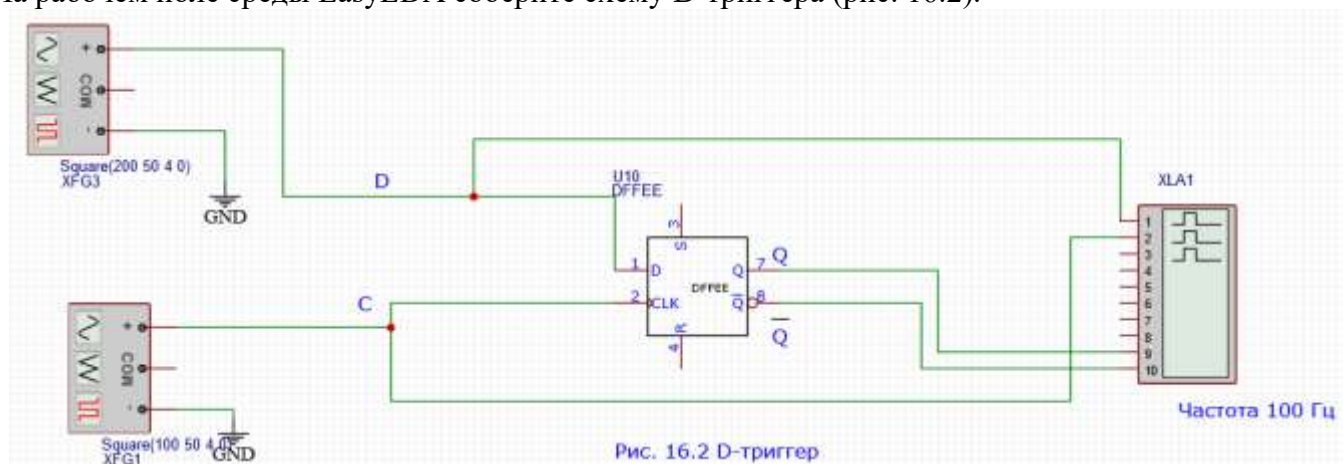
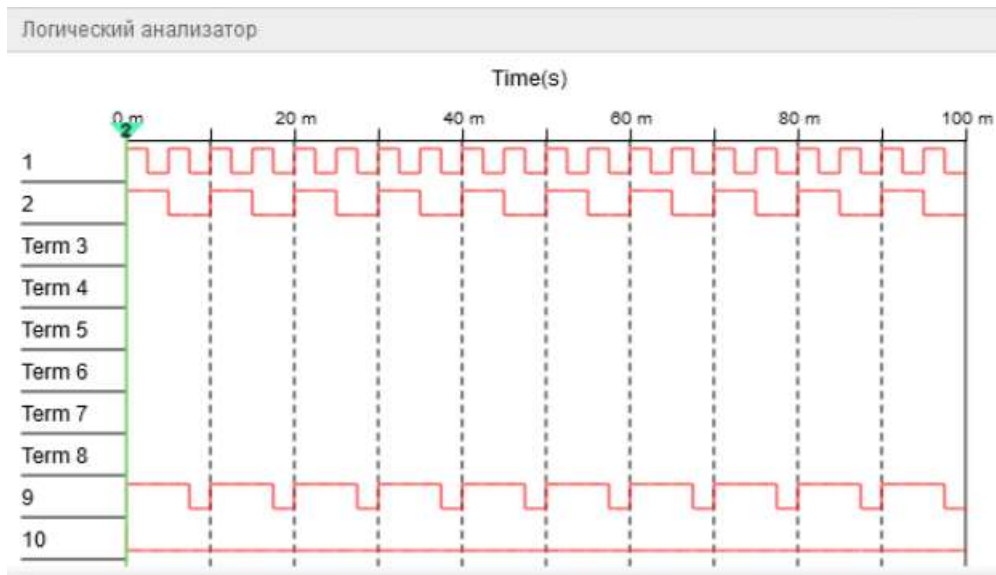


Рис. 16.2 D-триггер

Запустите симуляцию и снимите показания логического анализатора (заполните таблицу 2), сравните полученные временные диаграммы и заданные.

Таблица 2

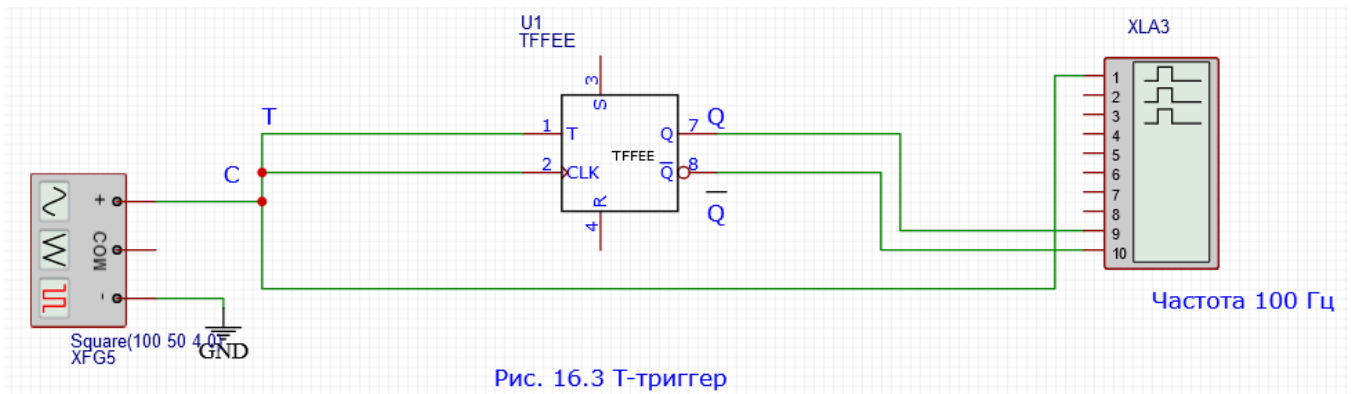
Вход		Выход		Операция
C	D	Q	$\bar{Q}$	
0	x			Хранение
1	1			Установка в 1
1	0			Установка в 0



Временные диаграммы D-триггера

Задание 3. Исследование Т – триггера

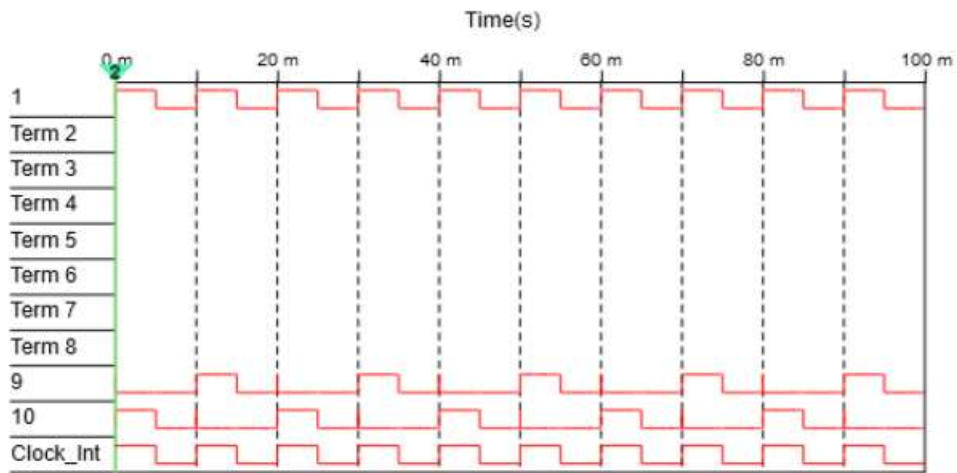
В проекте «Lab_16» создайте третий лист (Sheet 3) – значок «+» внизу слева рабочего поля. На рабочем поле среды EasyEDA соберите схему Т-триггера (рис. 16.3) на базе логических элементов И-НЕ.



Запустите симуляцию и снимите показания логического анализатора (заполните таблицу 3).

Таблица 3

Вход	Выход	
	Q	$\bar{Q}$
Т		
0		
0		
1		
1		



Временные диаграммы Т-триггера

Форма представления результата:

Отчет по работе должен содержать:

1. наименование и цель работы;
2. результаты измерений;
3. копия схемного файла во время моделирования с указанием позиционных обозначений элементов;
4. таблица состояний со снятыми показаниями;
5. выводы по работе.

Лабораторное занятие №17.

Моделирование работы двоичных счетчиков

Цель: исследовать работу двоичного счетчика с использованием виртуальных средств.

Выполнив работу, Вы будете:

уметь:

- проводить исследования работы цифровых устройств и проверку их на работоспособность, в том числе средствами специализированного ПО;
- применять САПР для создания схемных (программных) файлов при проектировании цифровых систем.

Материальное обеспечение: ПК с выходом в сеть Интернет для работы в онлайн сервисе EasyEDA

Задание 1.

В среде EasyEDA создайте проект с названием «Lab_17».

На рабочем поле среды EasyEDA соберите схему двоичного трехразрядного счетчика на Т-триггерах (рис. 17).

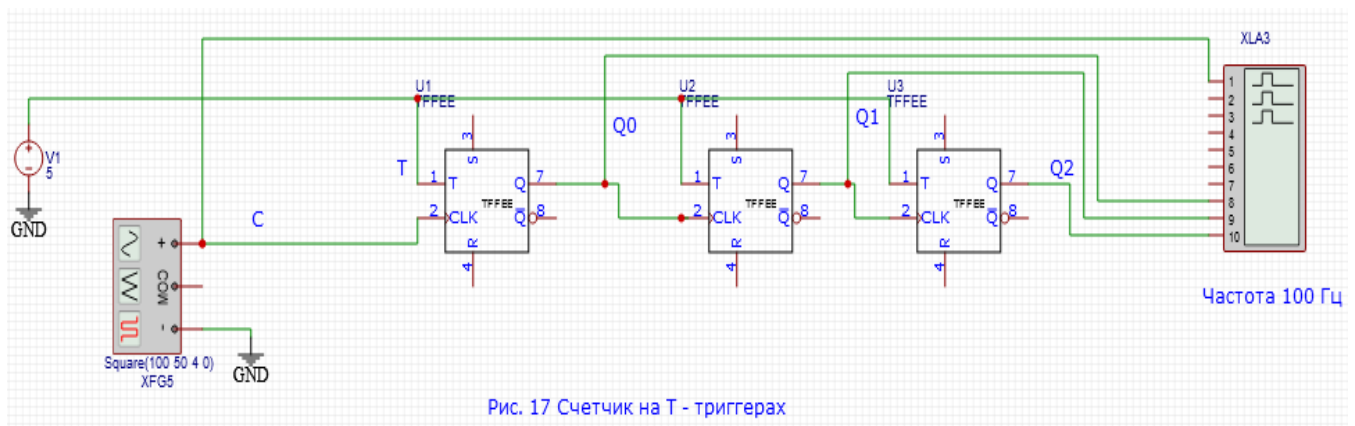
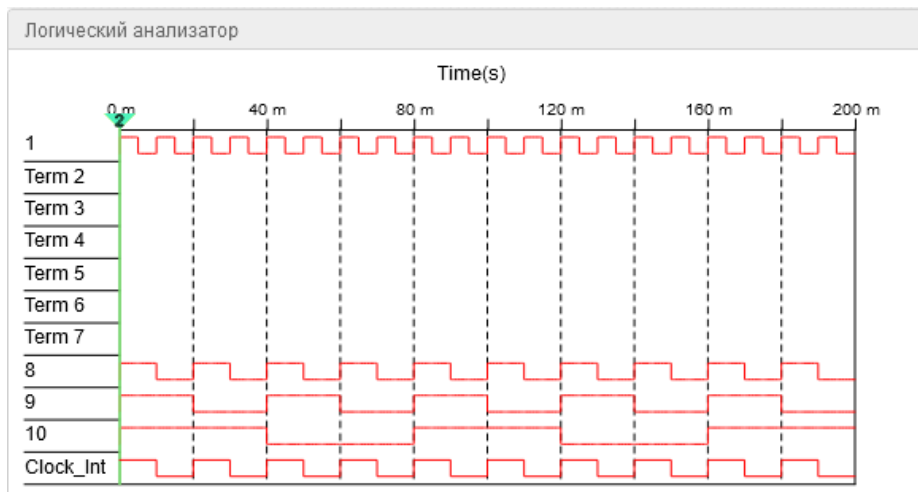


Рис. 17 Счетчик на Т - триггерах

Запустите симуляцию и снимите показания логического анализатора (заполните таблицу 1), сравните полученные временные диаграммы и полученные.

Таблица 1

№ импульса	Q0	Q1	Q2
0			
1			
2			
3			
4			
5			
6			
7			



Форма представления результата:

Отчет по работе должен содержать:

1. наименование и цель работы;
2. результаты измерений;
3. копия схемного файла во время моделирования с указанием позиционных обозначений элементов;
4. таблица состояний со снятыми показаниями;
5. выводы по работе.

Лабораторное занятие №18.

Моделирование работы универсального регистра

Цель: исследовать работу регистра с использованием виртуальных средств.

Выполнив работу, Вы будете:

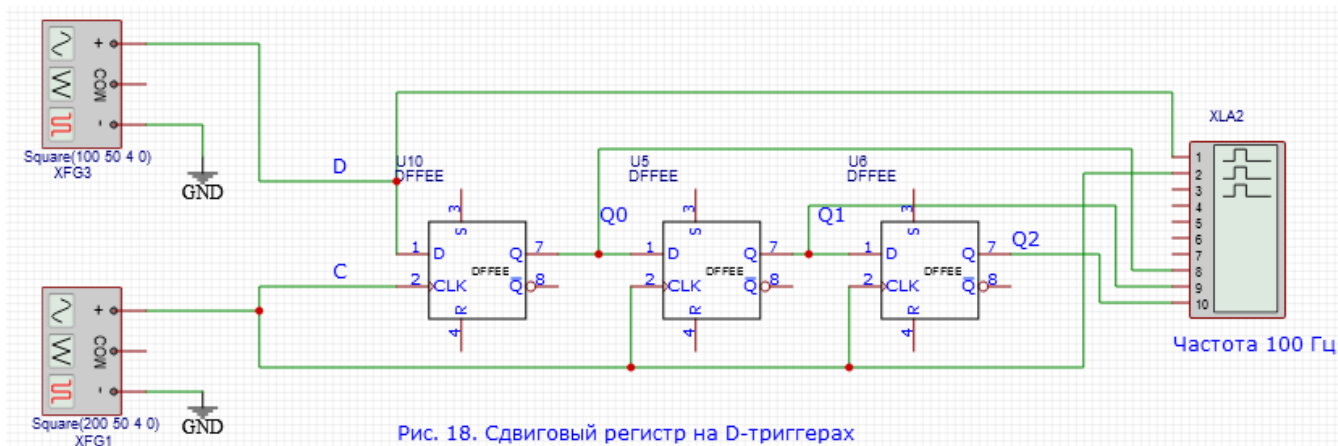
уметь:

- проводить исследования работы цифровых устройств и проверку их на работоспособность, в том числе средствами специализированного ПО;
- применять САПР для создания схемных (программных) файлов при проектировании цифровых систем.

Материальное обеспечение: ПК с выходом в сеть Интернет для работы в онлайн сервисе EasyEDA

Задание 1. В среде EasyEDA создайте проект с названием «Lab_18».

На рабочем поле среды EasyEDA соберите схему трехразрядного сдвигового регистра на D-триггерах (рис. 18).



Запустите симуляцию и снимите показания логического анализатора (заполните таблицу 1), сравните полученные временные диаграммы и заданные.

Таблица 1

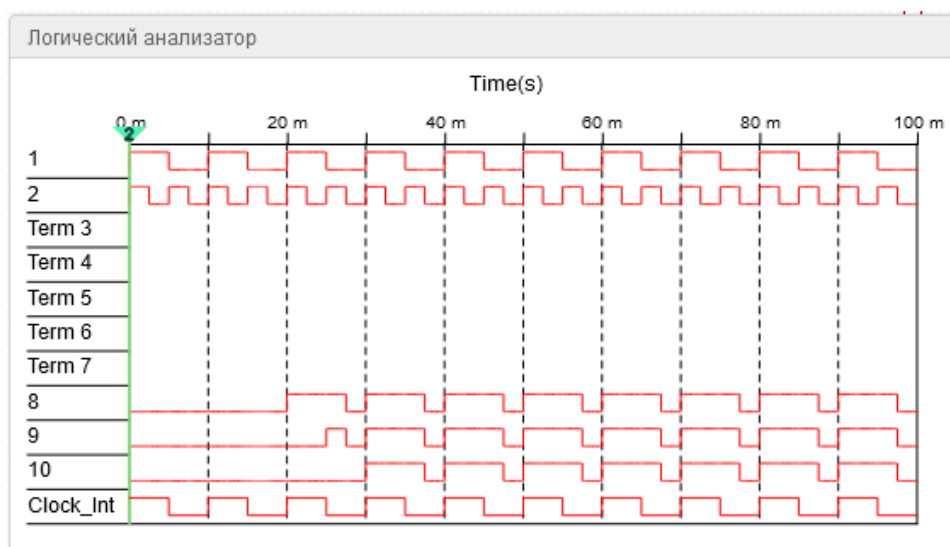
D	C	Q0	Q1	Q2

Форма представления

ния результата:

Отчет по работе должен содержать:

1. наименование и цель работы;
2. результаты измерений;
3. копия схемного файла во время моделирования с указанием позиционных обозначений элементов;
4. таблица состояний со снятыми показаниями;
5. выводы по работе.



Лабораторное занятие №19.

Моделирование работы дешифратора

Цель: исследовать работу дешифратора с использованием виртуальных средств.

Выполнив работу, Вы будете:

уметь:

- проводить исследования работы цифровых устройств и проверку их на работоспособность, в том числе средствами специализированного ПО;
- применять САПР для создания схемных (программных) файлов при проектировании цифровых систем.

Материальное обеспечение: ПК с выходом в сеть Интернет для работы в онлайн сервисе EasyEDA

Задание 1. В среде EasyEDA создайте проект с названием «Lab_19».

На рабочем поле среды EasyEDA соберите схему дешифратора 2x4 на логических элементах (рис. 19).

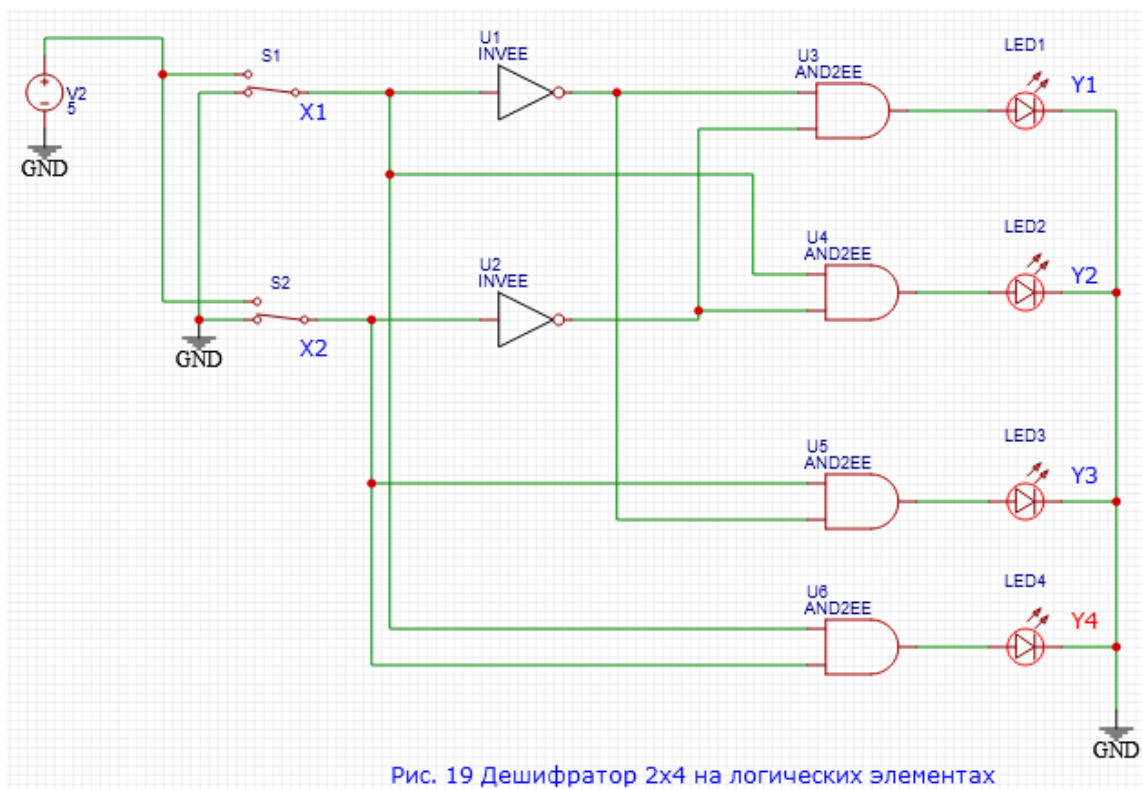


Рис. 19 Дешифратор 2х4 на логических элементах

Запускайте симуляцию, установив состояния тумблеров S1 и S2, согласно таблицы истинности: задавая коды (00, 01, 10, 11) состояния ключей 1 и 2 (входных сигналов X1 и X2), составить таблицу истинности дешифратора – по состоянию светодиодов LED 1 – LED4 (таблица 1).

Проанализируйте полученные результаты и сделайте вывод о правильности работы дешифратора. Запишите логические выражения, формирующие Y1 – Y4.

Таблица 1

№	Вход		Выход			
	X2	X1	Y4	Y3	Y2	Y1
0	0	0				
1	0	1				
2	1	0				
3	1	1				

Форма представления результата:

Отчет по работе должен содержать:

1. наименование и цель работы;
2. результаты измерений;
3. копия схемного файла во время моделирования с указанием позиционных обозначений элементов;
4. таблица состояний со снятыми показаниями;
5. выводы по работе.

Лабораторное занятие №20.

Моделирование работы шифратора

Цель: исследовать работу шифратора с использованием виртуальных средств.

Выполнив работу, Вы будете:

уметь:

- проводить исследования работы цифровых устройств и проверку их на работоспособность, в том числе средствами специализированного ПО;
- применять САПР для создания схемных (программных) файлов при проектировании цифровых систем.

Материальное обеспечение: ПК с выходом в сеть Интернет для работы в онлайн сервисе EasyEDA

Задание 1. В среде EasyEDA создайте проект с названием «Lab_20».

На рабочем поле среды EasyEDA соберите схему шифратора 4x2 на логических элементах (рис. 20).

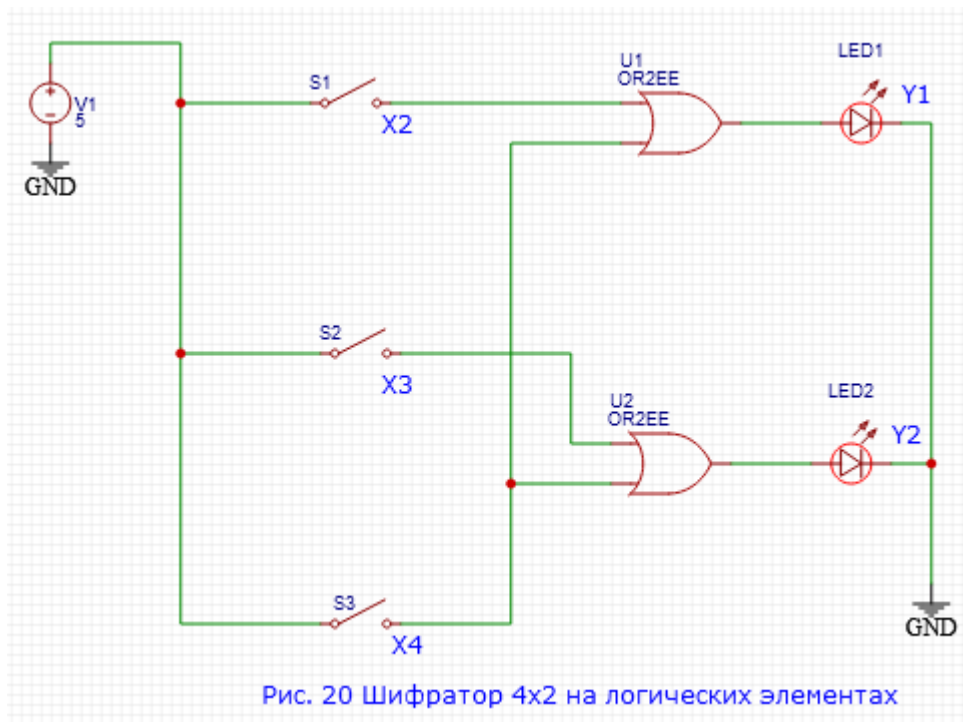


Рис. 20 Шифратор 4x2 на логических элементах

Запускайте симуляцию, установив состояния тумблеров S1 – S3, согласно таблицы истинности: задавая коды состояния ключей 1 и 2 (входных сигналов X2 – X4), составить таблицу истинности шифратора – по состоянию светодиодов LED 1 и LED2 (таблица 1).

Проанализируйте полученные результаты и сделайте вывод о правильности работы шифратора. Запишите логические выражения, формирующие Y1 и Y2. Поясните отсутствие на схеме входного сигнала X1.

Таблица 1

№	Вход				Выход	
	X4	X3	X2	X1	Y2	Y1
0	0	0	0	1		
1	0	0	1	0		
2	0	1	0	0		
3	1	0	0	0		

Форма представления результата:

Отчет по работе должен содержать:

1. наименование и цель работы;
2. результаты измерений;
3. копия схемного файла во время моделирования с указанием позиционных обозначений элементов;
4. таблица состояний со снятыми показаниями;
5. выводы по работе.

Лабораторное занятие №21.

Моделирование работы демультиплексора

Цель: исследовать работу демультиплексора с использованием виртуальных средств.

Выполнив работу, Вы будете:

уметь:

- проводить исследования работы цифровых устройств и проверку их на работоспособность, в том числе средствами специализированного ПО;

- применять САПР для создания схемных (программных) файлов при проектировании цифровых систем.

Материальное обеспечение: ПК с выходом в сеть Интернет для работы в онлайн сервисе EasyEDA

Задание 1. В среде EasyEDA создайте проект с названием «Lab_21».

На рабочем поле среды EasyEDA соберите схему демультиплексора 1-4 на базе демультиплексоров 1-2 (рис. 21). Демультиплексор 1-2 имеет 1 информационный вход, 2 выхода, 1 адресный вход, сигнал на котором (0 или 1) определяет номер выхода с которым соединится информационный вход.

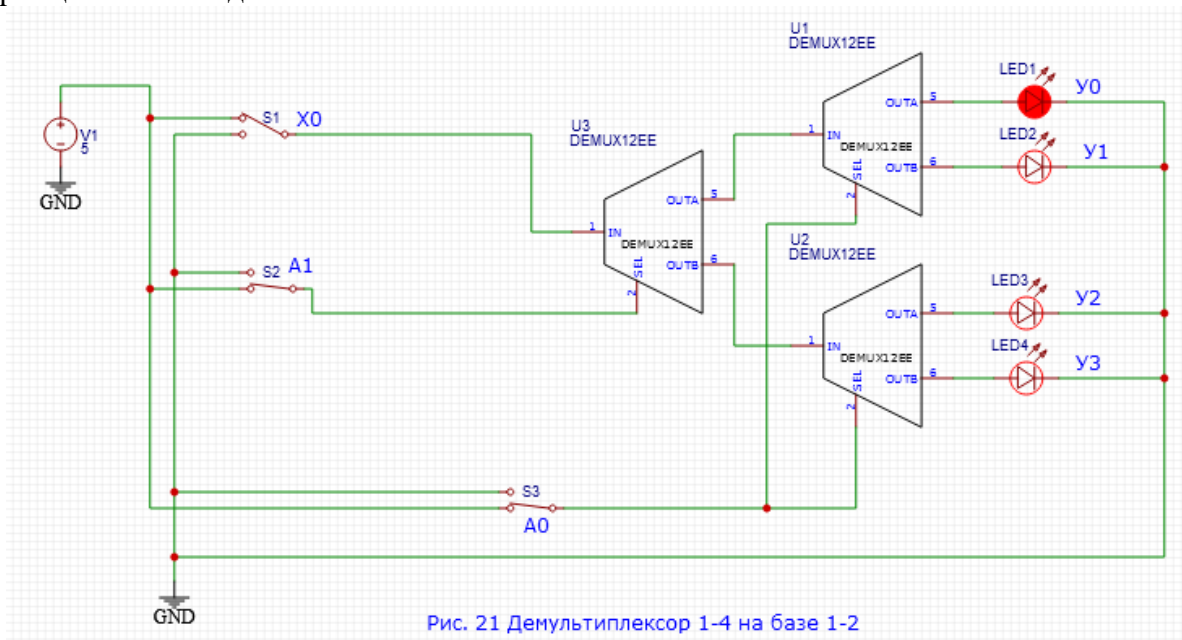


Рис. 21 Демультиплексор 1-4 на базе 1-2

Запускайте симуляцию, установив состояния тумблеров S1 – S3, согласно таблицы истинности: задавая коды состояния ключа 1 (входной сигнал X0) и ключей 2 и 3 (адресные сигналы A1 и A0), составить таблицу истинности демультиплексора – по состоянию светодиодов LED 1 – LED4 - выходы Y0- Y3 (таблица 1).

Проанализируйте полученные результаты и сделайте вывод о правильности работы демультиплексора.

Таблица 1

№	Вход	Адресные входы		Выход			
	X0	A1	A0	Y3	Y2	Y1	Y0
0	1	0	0				
1	1	0	1				
2	1	1	0				
3	1	1	1				

Форма представления результата:

Отчет по работе должен содержать:

1. наименование и цель работы;
2. результаты измерений;
3. копия схемного файла во время моделирования с указанием позиционных обозначений элементов;
4. таблица состояний со снятыми показаниями;
5. выводы по работе.

Лабораторное занятие №22.

Моделирование работы мультиплексора

Цель: исследовать работу мультиплексора с использованием виртуальных средств.

Выполнив работу, Вы будете:

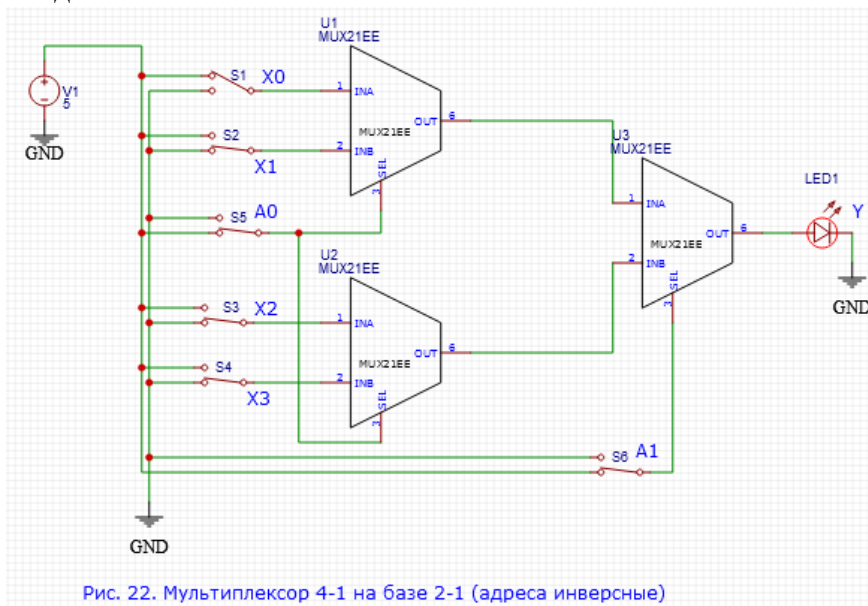
уметь:

- проводить исследования работы цифровых устройств и проверку их на работоспособность, в том числе средствами специализированного ПО;
- применять САПР для создания схемных (программных) файлов при проектировании цифровых систем.

Материальное обеспечение: ПК с выходом в сеть Интернет для работы в онлайн сервисе EasyEDA

Задание 1. В среде EasyEDA создайте проект с названием «Lab_22».

На рабочем поле среды EasyEDA соберите схему мультиплексора 4-1 на базе мультиплексоров 2-1 (рис. 22). Мультиплексор 2-1 имеет 2 информационных входа, 1 выход, 1 адресный вход, сигнал на котором (0 или 1) определяет номер входа с которым соединится информационный выход.



Запускайте симуляцию, установив состояния тумблеров S1 – S4 (входные сигналы X0 – X3) и S5 – S6 (адресные сигналы A0 – A1) согласно таблицы истинности. Заполните таблицу истинности мультиплексора – по состоянию светодиода LED 1 - выход Y (таблица 1).

Проанализируйте полученные результаты и сделайте вывод о правильности работы мультиплексора.

Таблица 1

№	Адресные входы		Вход				Выход
	A1	A0	X0	X1	X2	X3	Y
0	0	0					
1	0	1					
2	1	0					
3	1	1					

Форма представления результата:

Отчет по работе должен содержать:

1. наименование и цель работы;
2. результаты измерений;
3. копия схемного файла во время моделирования с указанием позиционных обозначений элементов;
4. таблица состояний со снятыми показаниями;
5. выводы по работе.

Лабораторное занятие №23. Моделирование работы арифметических устройств

Цель: исследовать работу арифметических устройств с использованием виртуальных средств.

Выполнив работу, Вы будете:

уметь:

- проводить исследования работы цифровых устройств и проверку их на работоспособность, в том числе средствами специализированного ПО;
- применять САПР для создания схемных (программных) файлов при проектировании цифровых систем.

Материальное обеспечение: ПК с выходом в сеть Интернет для работы в онлайн сервисе EasyEDA

Задание 1. В среде EasyEDA создайте проект с названием «Lab_23». Все схемы заданий выполняйте в одном проекте, но на разных листах (Sheet 1, Sheet 2 и т.д.).

На рабочем поле среды EasyEDA соберите схему инкремента на базе полусумматора (рис. 23.1). Полусумматор имеет 2 информационных входа для слагаемых, 1 выход суммы и 1 выход переноса. В схеме инкремента реализуется сложение трехразрядного двоичного числа с 1.

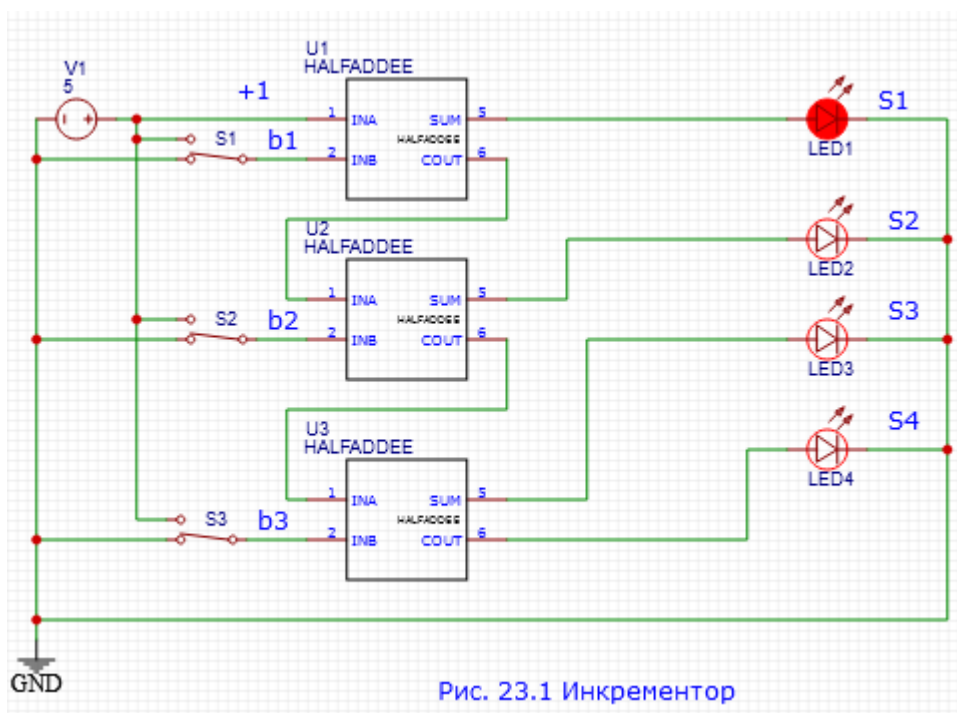


Рис. 23.1 Инкрементор

Запускайте симуляцию, установив состояния тумблеров b1 – b3, согласно таблицы истинности: задавая значения слагаемого b (000 - 111), заполните таблицу истинности инкремента – по состоянию светодиодов S1 – S4 (таблица 1).

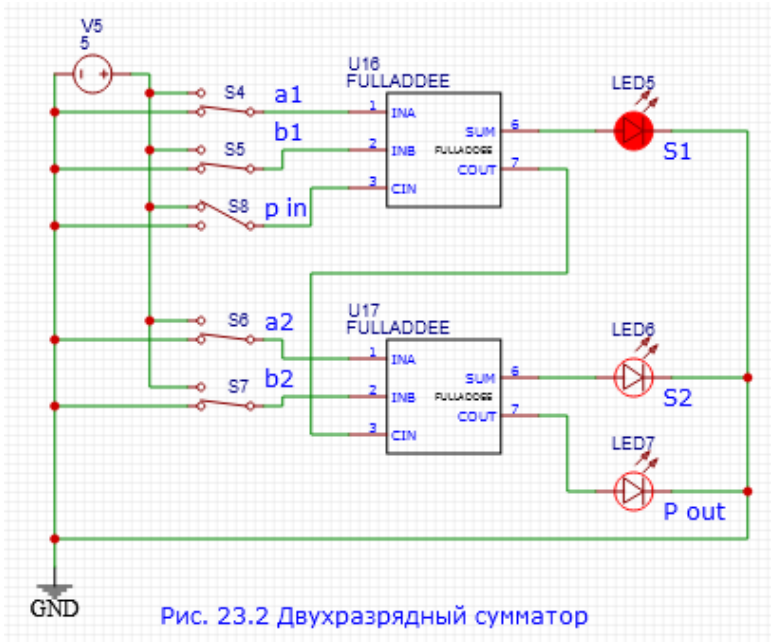
Проанализируйте полученные результаты и сделайте вывод о правильности работы инкремента.

Таблица 1

№	Вход			Выход			
	b3	b2	b1	S4	S3	S2	S1
0	0	0	0				
1	0	0	1				
2	0	1	0				
3	0	1	1				
4	1	0	0				
5	1	0	1				
6	1	1	0				
7	1	1	1				

Задание 2. В проекте «Lab_23» создайте второй лист (Sheet 2) – значок «+» внизу слева рабочего поля. На рабочем поле среды EasyEDA соберите схему двухразрядного сумматора на базе одноразрядных сумматоров (рис. 23.2).

Одноразрядный полный сумматор имеет 2 информационных входа для слагаемых, 1 вход переноса, 1 выход суммы и 1 выход переноса. В схеме реализуется сложение двух двухразрядных двоичных чисел.



Запускайте симуляцию, установив состояния тумблеров S4 – S8, согласно таблицы истинности: задавая значения слагаемых a и b и входного переноса, заполните таблицу истинности сумматора – по состоянию светодиодов LED 5 – LED7 (таблица 1).

Проанализируйте полученные результаты и сделайте вывод о правильности работы сумматора.

Таблица 1

№	Вход					Выход		
	p in	b2	b1	a2	a1	S2	S1	P out
0	0	0	0	0	0			
1	1	0	0	0	1			
2	0	0	0	1	0			
3	1	0	0	1	1			
4	1	0	1	0	0			
5	1	0	1	0	1			
6	0	0	1	1	0			
7	0	0	1	1	1			
8	0	1	0	0	0			
9	0	1	0	0	1			
10	1	1	0	1	0			
11	0	1	0	1	1			
12	1	1	1	0	0			
13	1	1	1	0	1			
14	0	1	1	1	0			
15	1	1	1	1	1			

Форма представления результата:

Отчет по работе должен содержать:

1. наименование и цель работы;
2. схема с указанием позиционных обозначений элементов;
3. таблицы состояний со снятыми показаниями;
4. выводы по работе.

Лабораторное занятие №24.

Моделирование работы цифроаналогового преобразователя

Цель: исследовать работу цифроаналогового преобразователя с использованием виртуальных средств.

Выполнив работу, Вы будете:

уметь:

- проводить исследования работы цифровых устройств и проверку их на работоспособность, в том числе средствами специализированного ПО;
- применять САПР для создания схемных (программных) файлов при проектировании цифровых систем.

Материальное обеспечение: ПК с выходом в сеть Интернет для работы в онлайн сервисе EasyEDA

Задание 1. В среде EasyEDA создайте проект с названием «Lab_24». Все схемы заданий выполняйте в одном проекте, но на разных листах (Sheet 1, Sheet 2 и т.д.).

На рабочем поле среды EasyEDA соберите схему ЦАП со сложением токов (рис. 24.1).

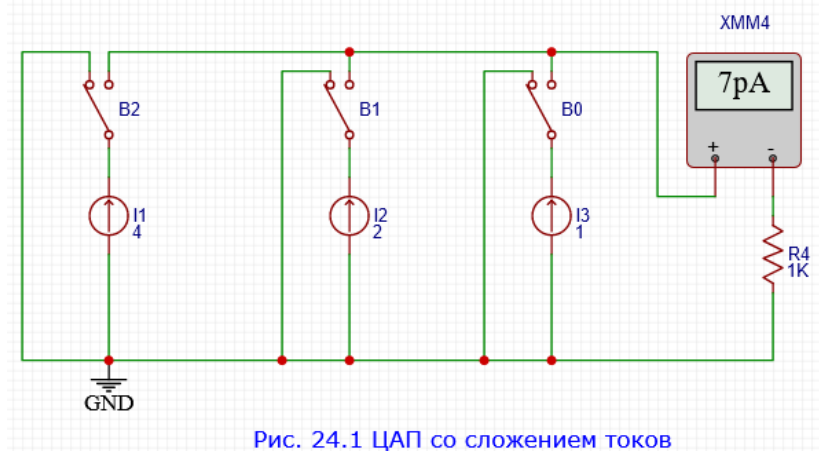


Рис. 24.1 ЦАП со сложением токов

Запускайте симуляцию, установив состояния тумблеров B0 – B2, согласно таблицы истинности: задавая значения входного цифрового кода (000 - 111), снимите показания амперметра XMM1 и заполните таблицу 1. Постройте график зависимости выходного тока от входного кода.

Проанализируйте полученные результаты и сделайте вывод о правильности работы ЦАП.

Таблица 1

№	Вход			I _{вых} , А
	b2	b1	b0	
0	0	0	0	
1	0	0	1	
2	0	1	0	
3	0	1	1	
4	1	0	0	
5	1	0	1	
6	1	1	0	
7	1	1	1	

Задание 2. В проекте «Lab_24» создайте второй лист (Sheet 2) – значок «+» внизу слева рабочего поля. На рабочем поле среды EasyEDA соберите ЦАП со сложением напряжений (рис. 24.2).

Запускайте симуляцию, установив состояния тумблеров S4 – S6, согласно таблицы истинности: задавая значения входного цифрового кода (000 - 111), снимите показания вольтметра XMM1 и заполните таблицу 2. Постройте график зависимости выходного напряжения от входного кода.

Проанализируйте полученные результаты и сделайте вывод о правильности работы ЦАП.

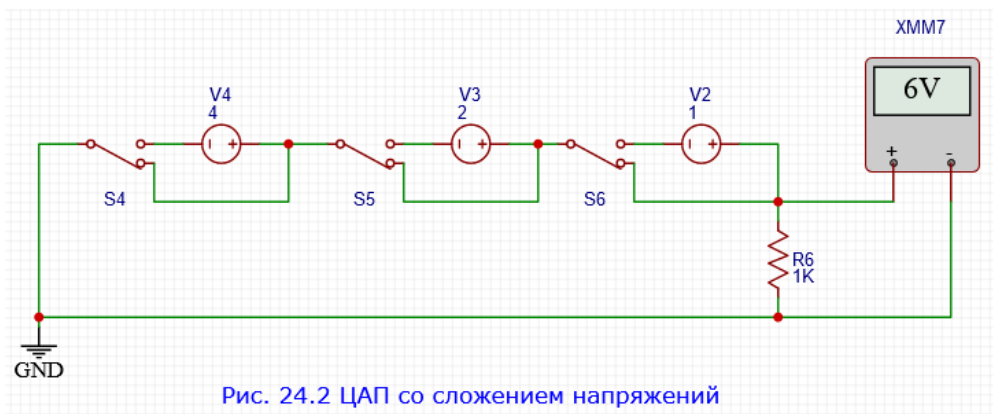
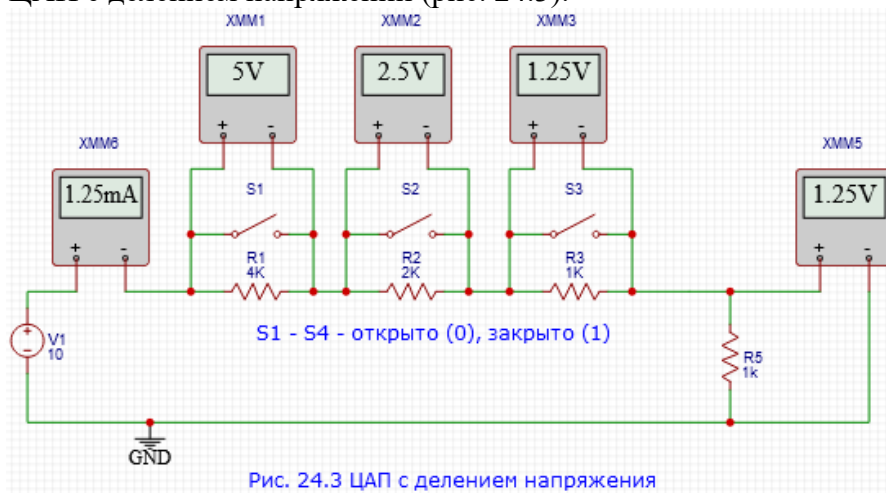


Таблица 2

№	Вход			U _{ВЫХ} , В
	S4	S5	S6	
0	0	0	0	
1	0	0	1	
2	0	1	0	
3	0	1	1	
4	1	0	0	
5	1	0	1	
6	1	1	0	
7	1	1	1	

Задание 3. В проекте «Lab_24» создайте третий лист (Sheet 3). На рабочем поле среды EasyEDA соберите ЦАП с делением напряжений (рис. 24.3).



Запускайте симуляцию, установив состояния тумблеров S1 – S3, согласно таблицы истинности: задавая значения входного цифрового кода (000 - 111), снимите показания вольтметра XMM5 и заполните таблицу 3. Постройте график зависимости выходного напряжения от входного кода. Проанализируйте полученные результаты и сделайте вывод о правильности работы ЦАП.

Таблица 3

№	Вход			U _{ВЫХ} , В
	S1	S2	S3	
0	0	0	0	
1	0	0	1	
2	0	1	0	
3	0	1	1	
4	1	0	0	
5	1	0	1	
6	1	1	0	
7	1	1	1	

Форма представления результата:

Отчет по работе должен содержать:

1. наименование и цель работы;
 2. схема с указанием позиционных обозначений элементов;
 3. таблицы состояний со снятыми показаниями, графики зависимостей;
- выводы по работе.

Тема 2.3 Технология печатных плат

Лабораторная работа №25. Компоновка печатного узла

Цель: выполнение аналитической компоновки печатного узла с использованием справочных данных.

Выполнив работу, Вы будете:
уметь:

- разрабатывать и оформлять комплект конструкторской документации (КД) в соответствии с ЕСКД

Материальное обеспечение: ПК с выходом в Интернет.

1. Теоретические сведения

Схемы современных радиоэлектронных систем настолько сложны, что непосредственная конструкторская разработка рабочих чертежей невозможна без выполнения предварительной части работ - компоновки электронного средства (ЭС) по заданным требованиям.

Компоновка есть процесс создания из отдельных составляющих частей композиции целого изделия, отвечающего всем требованиям технического задания. Компоновка является первым этапом при разработке конструкции. В процессе ее выбираются основные технические направления и определяются конструктивные составляющие изделия, устанавливаются их взаимное расположение, связи, определяются габаритные размеры и масса изделия.

Результатом выполненной компоновки являются компоновочные схемы (чертежи), позволяющие до начала основных работ при сравнительно небольших затратах средств и времени рассмотреть имеющиеся варианты, сделать их качественную оценку и принять к разработке лучший из вариантов. Наличие компоновочных схем позволяет предварительно рассчитать прочность, тепловой режим, виброизоляцию, а также оценить компактность аппаратуры и условия размещения ее на объекте.

В процессе компоновки широко используют способы, упрощающие и сокращающие объем чертежно-графических работ, такие как аппликационный, модельный, натурный, номографический и машинный.

Процесс компоновки делят на два этапа. На первом этапе осуществляют внутреннюю компоновку: решают вопросы образования отдельных конструктивных составляющих и размещения схемных элементов (как правило, с помощью ЭВМ). На втором этапе осуществляют внешнюю компоновку: решают общие вопросы формообразования и компоновки отдельных устройств и приборов.

Для удобства размещения электрорадиоэлементов (ЭРЭ) на печатной плате вводится координатная сетка. Она необходима для задания координат центров монтажных и переходных отверстий, контактных площадок и других элементов печатного рисунка на поверхности печатной платы (ПП) и является самым удобным способом для указанных целей. Альтернативные способы приведены в ГОСТ 2.417-78 «ЕСКД. Правила выполнения чертежей, печатных плат».

Шаг координатной сетки - это расстояние между линиями координатной сетки и его значения (для прямоугольных координат) определены ГОСТ 10317-79 «Платы печатные. Основные размеры». Основные размеры шага составляют 2,5; 1,25; 0,625 мм. Шаг 2,5 мм является основным, а размер шага в 0,625 мм применять не рекомендуется. При выборе шага

сетки руководствуются следующими соображениями:

- для классов точности 1 и 2, при низкой плотности монтажа, выбирают шаг 2,5 мм;
- шаг 1,25 мм применяют в том случае, если на плату устанавливают многовыводные элементы с шагом расположения выводов 1,25 мм, так как все монтажные отверстия должны попадать в узлы координатной сетки;
- при использовании многовыводных элементов (количество выводов по одной стороне более 24) зарубежного производства необходимо применять не метрическую, а дюймовую систему задания шага.

Так как задачи данного лабораторного практикума рассчитаны на 1 и 2 классы точности печатного монтажа, то рекомендуется шаг координатной сетки выбрать 2,5 мм.

Выбор варианта установки ЭРЭ на печатной плате в данной работе осуществляется по ОСТ 4.010.030. Конкретный вариант установки зависит от заданных условий эксплуатации. Например, если задана высокая температура при эксплуатации устройства, то вариант установки должен предусматривать расстояние между платой и ЭРЭ. В случае высоких частот воздействующих механических вибраций (свыше 100 Гц) необходим такой вариант установки, который позволяет крепить ЭРЭ в наибольшем количестве точек. То есть ЭРЭ к плате крепятся не только выводами, но и корпус элемента должен касаться платы.

Для оценки габаритных размеров печатной платы следует вычислить площадь, занимаемую всеми электрорадиоэлементами.

При аналитической компоновке площадь рассчитывается по формуле:

$$S_{ЭРЭ} = \sum_{i=1}^n S_i,$$

где S_i - площадь i -го элемента, n - количество различных типов элементов.

Для расчета площади S_i необходимо заполнить компоновочную таблицу (табл. 5.1).

В таблицу заносятся все группы ЭРЭ, отличающиеся размерами. У резисторов размеры зависят от рассеиваемой мощности, у электролитических конденсаторов — от нормируемого напряжения на них и номинальной емкости, у неэлектролитических конденсаторов — от группы ТКЕ (температурного коэффициента емкости) и номинальной емкости. Размеры полупроводниковых приборов зависят от их типа, а размеры микросхем обусловлены типом корпуса.

Габариты и конфигурация печатной платы задаются техническим заданием одним из следующих способов:

1. Жестко - указанием всех необходимых размеров, определяемых конфигурацией платы.
2. Ориентировочно - указанием размеров других плат изделия с целью их унификации.
3. Ориентировочно - указанием площади платы.
4. Ориентировочно - указанием площади платы и соотношения сторон.

Конкретные размеры печатной платы определяются расчетами.

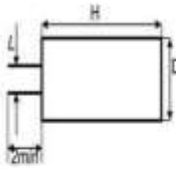
По конфигурации наиболее предпочтительна прямоугольная форма ПП. Круглая и другие формы должны применяться только в технически обоснованных случаях. Независимо от способа задания габаритов предварительно определяется необходимая площадь печатной платы. Однако если для первого способа этим должна быть подтверждена возможность реализации печатного монтажа на заданной площади ПП, то для остальных нахождение площади, занимаемой ЭРЭ, - основание для выбора численных значений габаритных размеров.

Размеры одно-, двухсторонних и многослойных печатных плат на жестком и гибком основаниях согласно ГОСТ 10317-79 «Платы печатные. Основные размеры» должны быть кратными:

- 2,5 мм - при длине до 100 мм;
- 5 мм - при длине до 350 мм;
- 10 мм - при длине более 350 мм.

Таблица 5.1

Компоновочная таблица

Группа элементов	Количество элементов в группе	Вариант установки	Шаг координатной сетки, мм	Упрощенное обозначение ЭРЭ с размерами по ГОСТ 4.010.030, мм	Масса i -го элемента, г	S_n , мм ²	Диаметр выводов ЭРЭ, мм
Конденсаторы С1 К50-16 10В – 20 мкФ	2	Ia	2,5	$D=7,0$ $H=14,0$ $l=5,0$ 	0,8	$S=(H+2) \cdot D$ $S=112$	0,6
С2 К50-16 10В – 200 мкФ	1	Ia	2,5	$D=11,5$ $H=16,0$ $l=7,5$	2,5	$S=204$	0,6
и т.д. все остальные ЭРЭ							

Максимальный размер любой из сторон составляет не более 470 мм. Соотношение линейных размеров сторон печатной платы следующее: 2:1, 2:3, 3:5 и т.д., но не более 3:1. Количество типоразмеров печатных плат в изделии нужно ограничивать.

Из компоновочной таблицы рассчитывают $S_{ЭРЭ}$ по формуле (5.2)

$$S_{ПП} = (1/K_S) \cdot S_{ЭРЭ}, \quad (5.2)$$

где K_S - коэффициент заполнения печатной платы.

Значения K_S для некоторых видов аппаратуры приведены в табл. 5.2.

Часто пользуются простым правилом. Для неплотного монтажа, т. е. для первого и второго классов точности печатной платы, площадь, занимаемую ЭРЭ, увеличивают в 3 или 2,5 раза.

Стороны печатной платы выбираются из условия:

$$S_{ПП} = A \times B, \quad (5.3)$$

где A - большая, B - меньшая стороны печатной платы.

Таблица 5.2

Значения K_S для некоторых видов аппаратуры

Характеристика аппаратуры	Аппаратура		
	стационарная	возимая, носимая	бортовая
Передающая	0,2	0,4	0,6
Выпрямительная	0,5	0,7	0,8
Релейная	0,7	0,7	до 1,0

$S_{ПП}$ представляет собой монтажную зону. Площадь печатной платы (ПП) состоит из рабочей (монтажной) зоны и зоны краевого поля, предусматриваемого для вспомогательных целей (размещения разъемов, крепежных отверстий, зон для направляющих элементов и т. п.).

На рис. 5.1 представлено расположение компоновочных зон. Ширина краевого поля есть расстояние от края ПП до первого ряда посадочных мест ЭРЭ. Она состоит из четырех зон:

x_1 - ширина краевого поля по оси X (как правило, одинакова слева и справа), которая определяется направляющими элементами конструкции, конструкцией выводов,

устанавливаемых на ПП ЭРЭ, крепежными изделиями и т. д.;

y_1 - ширина краевого поля нижней кромки ПП, предназначенного для установки соединителя. Размер краевого y_1 зависит от типа выбранного соединителя. Размеры соединителей представлены в прил. 24;

y_2 - ширина краевого поля на верхней кромке ПП, где размещаются: лицевая панель для модулей кассетной конструкции (рис. 5.2) и контрольные гнезда.

Для штыревых выводов величину x принимают равной 5 мм, для планарных - 2,5 мм. Величина y_2 при отсутствии контрольных гнезд равна 2,5 мм, а при их наличии - 12,5 мм. При установке лицевых панелей y_2 увеличивается примерно на 5-10 мм и зависит от конкретного конструктивного исполнения.

В последнее время с применением малогабаритных соединителей типа СНП-10 и плоских кабелей для ряда радиотехнических изделий (бытовая радиоаппаратура, персональные ЭВМ, электронные телефонные аппараты и т. п.) внешнее соединение может производиться через разъемы, установленные в монтажной зоне. Однако распайка одиночных проводников и жгутов на ПП должна производиться только в зонах краевого поля.

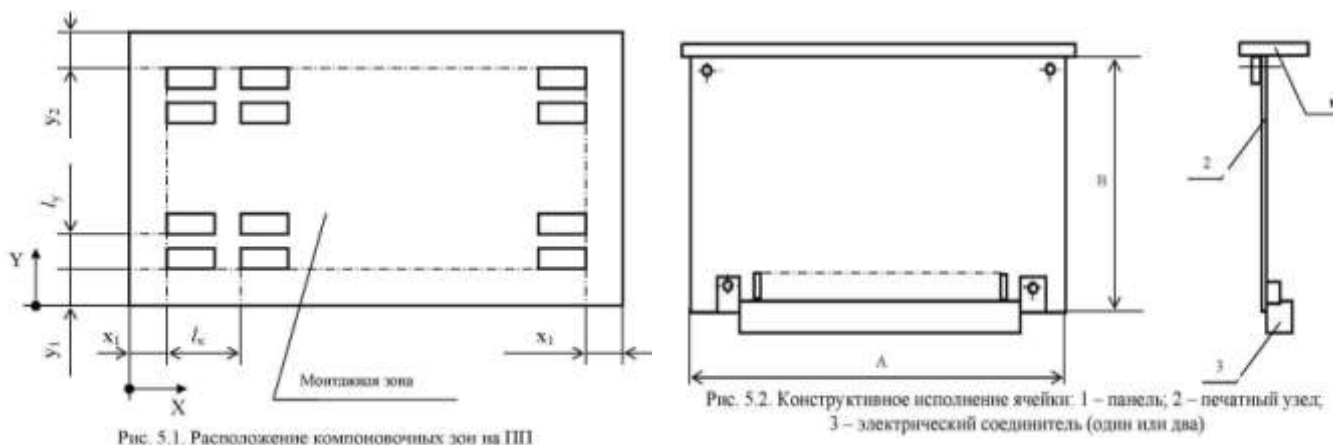


Рис. 5.1. Расположение компоновочных зон на ПП

Рис. 5.2. Конструктивное исполнение ячейки: 1 – панель; 2 – печатный узел; 3 – электрический соединитель (один или два)

При вычислении габаритов ПП необходимо учитывать и то, что от края платы до центра крепежного отверстия должно быть не менее 5 мм. Кроме того, крепежные изделия (шайбы, гайки и т. п.) или их элементы (головки винтов, болтов и т. д.) не должны выступать за габариты печатной платы.

Если конфигурация и габариты платы не определены жестко базовой несущей конструкцией (например, «База-1», «База-2», «База-3», «База-4», Евромеханика и т. д.), то полученные численные значения размеров длины и ширины ПП следует выбирать в соответствии с ОСТ 4.010.020-83 или прил. 25.

Для ЭС, построенных по модульному принципу, размеры печатных плат будут соответствовать размерам, принятым в том или ином конструктиве. В настоящее время существует ряд систем модульных конструктивов, которые предназначены для размещения стандартных плат, кассет и конструкций, унифицированных по высоте, ширине и глубине. В них приняты несколько опорных и рекомендуемых для повторения величин высоты, ширины и глубины. Эти конструктивы учитывают тот факт, что в раму (корзину, крейт) могут встраиваться изделия различных производителей. Некоторые модульные конструктивы представлены в прил. 26.

Задание.

1. Воспользоваться перечнем элементов печатной платы (принципиальная схема) и подготовить компоновочную таблицу (табл. 5.1).

2. Выбрать вариант установки каждого элемента на печатную плату по ОСТ 4ГО.10.030, учитывая условия эксплуатации электронного устройства.

3. Для выбранного варианта установки и шага координатной сетки, равного 2,5 мм, выписать упрощенное изображение элементов на печатной плате с его габаритными, установочными размерами и массами. Занести в компоновочную таблицу также диаметры выводов ЭРЭ.

4. По формуле (5.1) вычислить площадь $S_{ЭРЭ}$, занимаемую всеми элементами на

печатной плате. Данные занести в компоновочную таблицу.

5. Умножить величину СЭРЭ на коэффициент K_S , получив значение для $S_{ПП}$ (монтажная зона).
6. Определить длины и ширины монтажной зоны. В первом приближении их можно определить как $L = B = \sqrt{S}$.
7. Учесть габаритные размеры зон подключения внешних выводов.
8. Учесть габаритные размеры зон размещения элементов контроля.
9. Учесть зоны механического крепления ПП и зоны, определяемые несущей конструкцией блока (направляющие и т.п.).
10. Привести полученные значения размеров ПП к стандартным.
11. Провести компоновку узла с помощью ЭВМ.

Форма представления результата:

Отчет по работе должен содержать:

1. компоновочную таблицу для всех ЭРЭ, устанавливаемых на печатной плате;
2. расчеты площади, занимаемой ЭРЭ;
3. размеры сторон ПП;
4. эскиз компоновки печатного узла;
5. выводы по работе.

Контрольные вопросы

1. Что понимается под термином «компоновка»?
2. Какие виды компоновочных работ Вам известны?
3. Чем отличается внутренняя компоновка от внешней?
4. Для чего вводится при компоновке печатных узлов координатная сетка?
5. Какие шаги координатной сетки наиболее применимы и почему?
6. Величине какого модуля должны быть кратны стороны печатных плат?
7. Из каких соображений выбираются варианты установки навесных элементов на печатную плату?
8. Какие зоны выделяются на печатной плате при ее проектировании?
9. Как определяются габаритные размеры монтажной зоны на печатной плате?
10. Как рассчитывается масса печатного узла?

Лабораторная работа №26

Конструирование печатного модуля

Цель: сконструировать печатный модуль согласно заданным условиям эксплуатации.

Выполнив работу, Вы будете:

уметь:

- разрабатывать и оформлять комплект конструкторской документации (КД) в соответствии с ЕСКД.

Материальное обеспечение: ПК с выходом в Интернет.

1. Теоретические сведения

В соответствии с ГОСТ 20406-75 «Платы печатные. Термины и определения» печатный узел - печатная плата с подсоединенными к ней электрическими и механическими элементами и (или) другими печатными платами с обозначением всех процессов обработки (пайка, покрытие и т. д.). Таким образом, печатный узел является сборочной единицей, которая включает печатную плату, электрорадиоэлементы, элементы контроля, коммутации, элементы несущих конструкций (рамки, планки, накладки, защелки и т. д.).

Печатная плата (ПП) - материал основания, вырезанный по размеру, содержащий необходимые отверстия и рисунок проводников.

Конструкцию любого электронного средства рассматривают как некоторое структурное образование, составные части которого соподчинены. К нулевому иерархическому уровню относится элементная база устройства (микросхема, транзистор и т.п.). Печатный узел располагается на первом уровне конструктивной иерархии, он включает элементы нулевого уровня и, следовательно, его конструкция зависит от конструкции ЭРЭ.

Последовательность конструирования печатных узлов сформулирована в ОСТ 4.010.022-85 в виде основных этапов. Каждый следующий заголовок является заголовком соответствующего этапа.

Этап 1. Определение типа и класса точности печатной платы

Классификацию печатных плат проводят по нескольким признакам (прил. 27). Наиболее часто печатные платы классифицируют по количеству диэлектрических и проводящих слоев.

По конструкции печатные платы с жестким и гибким основанием делятся на следующие типы: односторонние, двухсторонние и многослойные.

При выборе типа печатной платы для разрабатываемой конструкции печатного узла необходимо учитывать технико-экономические показатели. При проектировании печатного монтажа разработчик должен стремиться к минимизации стоимости ПП и, соответственно, числа проводящих слоев (стоимость двухсторонней печатной платы с металлизацией отверстий примерно в два раза больше стоимости односторонней платы). При этом решение ряда топологических задач проводится введением навесных перемычек (объемных проводников). Например, 80-90 % бытовой аудио,- видеотехники ведущих зарубежных производителей (SONY, PANASONIC, LG и т. д.) выполняется на односторонних печатных платах. Для повышения надежности в критичных местах (места частых перепаяек, подключения внешних проводников) устанавливаются металлические заклепки.

Количество перемычек обычно не превышает 5 % от числа печатных проводников. При автоматизированной сборке ПУ количество перемычек не должно быть более 3-4-х на 100 см площади ПП. Таким образом, при отсутствии специальных требований, например, по увеличению надежности, первоначально желательно выбирать одностороннюю плату.

Согласно ГОСТ 23751-86 «Платы печатные. Основные параметры конструкции» различают пять классов точности печатных плат. Из них наиболее распространены в электронной аппаратуре широкого применения при типе производства от мелкосерийного до крупносерийного печатные платы первого, второго, реже третьего класса точности. Класс точности определяет плотность печатного рисунка; первый и второй классы точности характеризуют печатные платы малой и средней насыщенности поверхности дискретными ЭРЭ.

Влияние класса точности на параметры печатного рисунка представлено в табл. 6.1.

Для изготовления печатных плат применяется любое оборудование без каких-либо ограничений.

Более подробно с выбором класса точности можно ознакомиться в прил. 28.

Этап 2. Определение группы жесткости печатной платы

Группа жесткости определяется по ГОСТ 23752-79 «Платы печатные. Общие технические условия». Группу жесткости записывают в технических требованиях к чертежу печатной платы, она зависит от условий эксплуатации и определяет выбор материала печатной платы, марки припоя, вида защитного покрытия. Группу жесткости печатной платы можно выбрать из табл. 6.2.

Таблица 6.1

Влияние класса точности на параметры ПП (для узкого места)

Минимально допустимые геометрические параметры печатных плат	Класс точности				
	1	2	3	4	5
Ширина проводника t , мм	0,75	0,45	0,25	0,15	0,10
Расстояние между проводниками S , мм	0,75	0,45	0,25	0,15	0,10
Минимальный диаметр контактной площадки b , мм	0,30	0,20	0,10	0,05	0,025
Относительная толщина платы J , мм, т.е. отношение минимального значения диаметра наименьшего отверстия $d_{\text{прот}}$ к толщине H печатной платы, мм	0,40	0,40	0,33	0,25	0,20

Группа жесткости по ГОСТ 23752-79

Параметр	Группа жесткости			
	1	2	3	4
Температура предельная, °K (°C)	328(+55) 248(-25)	358(+85) 233(-40)	358(85) 213(-60)	373(+100) 213(-60)
Повышенная влажность в % при температуре °K (°C)	75 308(+35)	96 298(+25)	98 308(+35)	98 308(+35)
Давление, кПа (мм рт. ст.)	100,2 (760)	46,7 (550)	(350)	0,67 (5)

Выбор осуществляется на основании заданных условий эксплуатации устройства.

Этап 3. Выбор материала основания ПП

Материал основания ПП выбирается исходя из:

- электрических характеристик (частотный диапазон, пробивное напряжение и т. д.);
- климатических воздействий (температура и влажность);
- стойкости к механическим воздействиям (прочность, жесткость, ударная вязкость и т.

д.);

- типа печатной платы (количество слоев) и способа ее изготовления.

Материалы печатных плат выбирают по ГОСТ 10316-78 и ОСТ 4.010.022-85.

Для оснований обычно используют изоляционные материалы типа фольгированных пластмасс. Наибольшее распространение в производстве ПП получили фольгированный гетинакс марок ГФ-1 (фольгированный с одной стороны), ГФ-2 (фольгированный с двух сторон) и фольгированный стеклотекстолит марок СФ-1 (фольгированный с одной стороны), СФ-2 (фольгированный с двух сторон).

Для печатных плат, предназначенных для эксплуатации в условиях первой и второй групп жесткости (ГОСТ 23752-79), рекомендуется применять материалы на основе бумаги (например, гетинакс), если не предъявляются повышенные требования к диэлектрическим потерям, для третьей и четвертой групп жесткости - на основе стеклоткани (например, стеклотекстолит). В табл. 6.3 приведены наиболее часто применяемые материалы для печатного монтажа.

Таблица 6.3

Материалы для печатных плат по ГОСТ 10316-78

Наименование	Марка
Стеклотекстолит фольгированный толщиной 0,5...3,0 мм	СФ-1-35, СФ-2-35, СФ-1-50, СФ-2-50
Стеклотекстолит нагревостойкий фольгированный толщиной 0,5...3,0 мм	СФ-1Н-35, СФ-2Н-35, СФ-1Н-50, СФ-2Н-50

Обозначение материала ПП в конструкторской документации состоит из марки и толщины. Например, СФ-1-35-2 означает, что выбран стеклотекстолит фольгированный (СФ) односторонний (1) с толщиной фольги 35 мкм (35), толщина ПП 2 мм (2).

Кроме материала основания, на такие свойства ПП, как жесткость и теплопроводность, оказывает влияние и его толщина. Установлен следующий размерный ряд значений толщины основания ПП (в мм) - как гибких, так и жестких:

0,1	0,2	0,4	0,8	1,0	1,5	2,0	3,0
Гибкие			Жесткие				

Для обоснования толщины (Н) ПП можно воспользоваться данными табл. 6.1. Предположим, что минимальный диаметр монтажного отверстия на ПП имеет величину 0,5 мм.

Тогда, имея значение отношения минимального значения диаметра наименьшего отверстия к толщине печатной платы J для первого класса точности равным 0,40 мм, толщина платы должна быть не менее $0,5/0,4 = 1,2$ мм, т. е. по ГОСТ не менее 1,5 мм.

Этап 4. Расчет и размещение отверстий

В односторонних и двухсторонних печатных платах используется несколько видов отверстий:

- монтажные - для соединения выводов навесных элементов с печатной схемой;
- крепежные - для механического крепления печатной платы на шасси или для крепления элементов на печатной плате;
- фиксирующие - для точного расположения печатной платы в процессе ее обработки;
- переходные - для электрического перехода с одного слоя печатной платы на другой (для ОПП такие отверстия отсутствуют, для ДПП эти отверстия можно отнести к монтажным).

Центры отверстий на печатной плате планируют в узлах координатной сетки. Центры монтажных отверстий под неформуемые выводы многовыводных навесных элементов, межцентровые расстояния которых не кратны шагу координатной сетки, проектируют таким образом, чтобы в узле координатной сетки находился центр, по крайней мере, одного из монтажных отверстий, в центры отверстий под остальные выводы располагают в соответствии с требованиями конструкции устанавливаемого навесного элемента с указанием всех необходимых размеров. При выборе элементной базы следует учитывать, что использование таких элементов в значительной степени усложняет процессы изготовления и контроля печатных плат, сборки печатных узлов.

Взаимное расположение монтажных отверстий под выводы навесных элементов должно соответствовать ОСТ 4.010.030-86.

Диаметры монтажных и переходных отверстий; металлизированных и неметаллизированных выбирают согласно ГОСТ 10317-79 «Платы печатные. Основные размеры» из ряда: 0,4; 0,5; 0,6; 0,7; 0,8; 0,9; 1,0; 1,1; 1,2; 1,3; 1,5; 1,6; 1,7; 1,8; 2,0; 2,1; 2,2; 2,4; 2,5; 2,6; 2,7; 2,8; 3,0 мм (табл. 6.4).

В ОСТ 4.010.019-81 даны ограничения на этот ряд, т.е. из него выбирают значения 0,7; 0,9; 1,1; 1,3; 1,5.

Таблица 6.4

Условные обозначения отверстий

Диаметр, мм	0,6	0,8	1,0	1,3	1,5
Условное обозначение отверстия					

При расчете минимального диаметра монтажного и переходного отверстия $d_{МУН}$ следует учитывать класс точности. В простейшем случае $d_{МУН}$ можно определить из следующего соотношения:

$$d_{мин} = J \cdot H,$$

где J - относительная толщина ПП (выбирается по табл. 6.1); H - толщина платы с учетом фольги.

Особенностью отверстий, изготавливаемых в материалах, которые применяются для оснований ПП, является то, что в соответствии с ГОСТ 23751-86 допуск на номинальный размер диаметра может быть как положительным, так и отрицательным. Это связано с тем, что в отверстиях возможно выступание неполимеризовавшейся смолы (отрицательное поле допуска), а также усадки диэлектрической подложки. Поэтому, минимально применимый диаметр отверстия необходимо вычислять по формуле:

$$d_{\min} = J \cdot H + |\Delta d|,$$

где Δd - максимальное предельное отклонение диаметра рассчитываемого отверстия.

Количество типоразмеров любых отверстий на печатной плате следует ограничивать. Рекомендуется применять не более трех типоразмеров монтажных и переходных отверстий. Отверстия на печатной плате выполняют чаще всего без зенковки, в некоторых случаях допускается зенковка у металлизированных отверстий. На печатных платах толщиной 0,8 мм вместо зенковки притупляют острые кромки. Если толщина печатной платы составляет от 0,8 до 1,2 мм, то зенковку выполняют под углом в пределах 100°-125°, при толщине свыше 1,2 мм - под углом в пределах 70°- 90°.

Этап 5. Выбор формы и размеров контактных площадок

Для припайки к печатному проводнику объемного проводника или вывода навесного ЭРЭ на проводнике делают контактную площадку (КП) в виде участка с увеличенной шириной. Металлизированные отверстия должны иметь контактные площадки с двух сторон печатной платы. Контактные площадки выполняют круглой, прямоугольной или близкой к ним формы. Допустима произвольная форма контактных площадок.

Расчет минимального диаметра контактной площадки приведен в ОСТ 4.010.022-85.

Диаметры контактных площадок рекомендуется выполнять, возможно, большего размера. У металлизированных отверстий площадь контактной площадки без учета площади отверстия должна быть не менее 2,5 мм² для печатных плат первого и второго классов точности и не менее 1,6 мм² для третьего класса.

Этап 6. Расчет и размещение элементов проводящего рисунка

Расчет минимальной ширины проводника $t_{\min}$ должен производиться так же, как и для диаметра КП, с учетом подтравливания проводящего слоя H_{np} .

Для субтрактивных технологий:

$$t_{\min} = t_{imin} + 1,5H_{np},$$

где $t_{\min}$ - минимальная ширина проводника, определяемая классом точности (табл. 6.1) или полученная при проведении энергетических расчетов.

Для комбинированного позитивного метода и полуаддитивной технологии при фотохимическом способе нанесения защитной маски:

$$t_{\min} = t_{imin} + 1,5H_{np} + 0,03.$$

Для сеткографического способа нанесения защитной маски:

$$t_{\min} = t_{imin} + 1,5H_{np} + 0,08.$$

Плотность тока и потери, кроме ширины проводника t , зависят и от толщины проводящего слоя H_{np} , которая определяется толщиной фольги и при использовании полуаддитивных технологий толщиной гальванически наращенной меди. Толщина фольги, в зависимости от марки применяемого материала, регламентирована для отечественных фольгированных диэлектриков значениями 5, 20, 35 и 50 мкм, для импортных - 12, 18 и 35 мкм. Если потери незначительны для работы электрической схемы, то предпочтение отдается минимальной толщине. Проводники толщиной более 50 мкм изготавливать не рекомендуется, так как с увеличением толщины происходит ухудшение сцепления проводника с материалом основания ПП. Для свободного места указанные значения допускается устанавливать по любому более низкому классу, а для первого класса - увеличивать в два раза.

Элементы проводящего рисунка, кроме экранов, шин заземления располагают:

- от края печатной платы неметаллизированного отверстия (диаметром более 1,5 мм), паза, выреза и т. д. на расстоянии не менее толщины платы с учетом допуска на линейные размеры;

- от края неметаллизированного отверстия диаметром 1,5 мм и менее - на расстоянии не менее 0,8 мм.

В печатных платах толщиной менее 1 мм элементы проводящего рисунка располагают на расстоянии не менее 1 мм с учетом допусков.

Предельные отклонения ширины печатного проводника, контактной площадки для узкого места должны соответствовать значениям, указанным в табл. 6.1.

Для печатных плат всех размеров аппаратуры широкого пользования предпочтительным является первый класс точности.

Печатные проводники рекомендуется выполнять постоянной, возможно большей ширины на всей протяженности при любом методе проектирования. В узком месте проводники наименьшей номинальной ширины проектируют, возможно, меньшей длины.

Печатные проводники располагают равномерно на возможно большем расстоянии от соседних элементов проводящего рисунка параллельно линиям координатной сетки или под углом к ним, кратным 15° .

Печатные проводники шириной более 3 мм, расположенные на печатной плате со стороны пайки, делают с вырезами по правилам выполнения экранов.

При невозможности реализации трассировки печатными проводниками и с целью уменьшения сложности проводящего рисунка допускается применять объемные перемычки в количестве не более 3-5.

Наименьшее номинальное расстояние между соседними элементами проводящего рисунка рассчитывают по формулам ОСТ 4.010.022-85 или прил. 32.

Минимально допустимое расстояние $S_{\min}$ между соседними элементами проводящего рисунка выбирают исходя из класса точности (табл. 6.1).

Печатные проводники не должны иметь резких перегибов и острых углов. Переходы при разветвленном проводнике или переходы проводника к контактной площадке выполняют плавными линиями с радиусом закругления не менее 2 мм.

Печатные проводники по возможности делают минимально короткими. При изготовлении особо длинных печатных проводников ($l > 200$ мм) целесообразно предусматривать дополнительные контактные площадки и отверстия.

Прокладка рядом входных и выходных печатных проводников схемы, одного печатного проводника параллельно другому, аналогичному, на той или иной стороне платы не рекомендуется во избежание возникновения паразитных наводок.

Проводники входных высокочастотных цепей прокладывают в первую очередь и выполняют максимально короткими.

Печатный проводник, проходящий между двумя близлежащими контактными площадками или любыми отверстиями, располагают так, чтобы его ось была перпендикулярна длине, соединения в центре отверстий.

Заземляющие проводники, по которым протекают суммарные токи всех цепей, проектируют максимально широкими.

При трассировке проводников не следует допускать больших площадей, покрытых медью.

Этап 7. Выбор конструктивного покрытия ПП

Конструктивные металлические и неметаллические покрытия применяются для обеспечения стабильности электрических, механических и других параметров печатных плат.

Конструктивные металлические покрытия выбирают по ОСТ 4.ГО.014.000. Чаще других используют сплав Розе толщиной 1,5-3 мкм, сплав олово-свинец толщиной 9-15 мкм.

Неметаллические конструктивные покрытия защищают проводники и поверхности основания печатных плат от воздействия припоя, а элементы проводящего рисунка - от замыкания навесных элементов. Для этого выполняют резистивные маски на основе эпоксидных смол, сухого пленочного резиста, холодных эмалей, оксидных пленок.

Влагозащита печатного узла производится после установки ЭРЭ способом заливки, которая улучшает теплоотвод, скрепляет механически отдельные элементы на печатной плате. Однако способ заливки имеет существенные недостатки: возникают большие внутренние напряжения в массе заливочного материала. Для заливки используют компаунды марки ЭЗК-1-ЭЗК 16, ЭК-20, Э 4100, вспенивающийся пенополиуретан SK-2.

Нанесение на ПП диэлектрических покрытий (табл. П32.3 прил. П32) позволяет повысить устойчивость ПП к климатическим воздействиям, а также уменьшить расстояние между проводниками (в 1,5-2 раза) вследствие увеличения пробивного напряжения. При этом пробивное напряжение между проводниками не будет зависеть от влажности и атмосферного давления.

Этап 8. Маркировка при конструировании печатных модулей

Все необходимые надписи на печатных платах (маркировку) выполняют краской, устойчивой к воздействию спирто-бензиновой смеси или других растворителей (например, краской МКЭ чёрной или МКЭ белой по ОСТ 4.ГО.028.001). Маркировку, выполненную краской, можно располагать на печатных проводниках.

При маркировке способом, которым выполняется проводящий рисунок, допускается применять упрощённый шрифт, при этом в технических требованиях чертежа способ маркировки не указывают.

Этап 9. Расчет массы ПП и сборочного узла

Масса печатной платы с элементами определяется по формуле:

$$M_{\pi} = \sum_{i=1}^n n \cdot M_i + \rho \cdot A \cdot B \cdot H,$$

где A - длина печатной платы (большая сторона); B - ширина печатной платы (меньшая сторона); M_i - масса i -го элемента; n - количество элементов, устанавливаемых на печатной плате; ρ - объемная плотность материала основания печатной платы:

- для стеклотекстолита $\rho=2.05$ г/см³;
- для гетинакса $\rho=1.8$ г/см³; H - толщина основания печатной платы.

Задание.

1. Определить тип и класс точности печатной платы (ПП).
2. Определить группу жесткости ПП.
3. Выбрать материал основания ПП.
4. Выбрать и обосновать типоразмеры монтажных отверстий.
5. Выбрать форму и рассчитать диаметр контактных площадок.
6. Рассчитать элементы печатного рисунка.
7. Выбрать конструктивное покрытие для ПП.
8. Решить вопрос о способе маркирования.
9. Рассчитать массу ПП и сборочного узла.

Форма представления результата:

Отчет по работе должен содержать:

1. параметры ПП, оформленные в виде таблицы;
2. таблица типоразмеров монтажных отверстий с условными обозначениями, а также форм контактных площадок с размерами;
3. материалы, используемые для изготовления ПП, маркировка ПП;
4. массу ПП;
5. выводы по работе.

Контрольные вопросы

1. Чем печатный узел отличается от печатной платы?
2. Дайте определение односторонней и двухсторонней печатной плате.
3. Какое количество перемычек допускается использовать при печатном монтаже?
4. Что характеризует класс точности печатной платы?
5. На что влияет группа жесткости печатной платы при ее проектировании?
6. Расшифруйте марки материала печатных плат: СФ-1-35-1,5; ГФ-2-50-1,0.
7. В каких случаях используют материал печатной платы, разработанный на основе стеклотекстолита?
8. Каким образом размещают на чертеже печатной платы все известные Вам виды отверстий?

9. Какое количество типоразмеров отверстий используют при проектировании печатной платы?
10. Каким образом по отношению к линиям координатной сетки располагают линии проводников на чертеже печатной платы?
11. Назовите значения толщины фольги, наиболее часто используемые в отечественных и импортных материалах для производства печатных плат с жестким основанием.
12. Как осуществляется защита печатного узла от влажности?
13. Как рассчитать массу печатной платы и печатного узла?

Лабораторная работа №27

Технология изготовления

печатного модуля

Цель: выбрать метод для изготовления печатного модуля и описать технологический маршрут изготовления печатного модуля.

Выполнив работу, Вы будете:

уметь:

- разрабатывать и оформлять комплект конструкторской документации (КД) в соответствии с ЕСКД.

Выполнение практической работы способствует формированию:

Материальное обеспечение: ПК с выходом в Интернет и лицензионным программным обеспечением САПР Компас.

1. Теоретические сведения

Весь процесс изготовления печатной платы можно условно разделить на пять основных этапов:

- предварительная подготовка заготовки (очистка поверхности, обезжиривание). Подготовительные операции для производства печатных плат более подробно рассматриваются в прил. 33;
- нанесение защитного покрытия (прил. 34);
- удаление лишней меди с поверхности платы (травление) (прил. 35);
- очистка заготовки от защитного покрытия;
- сверление отверстий, покрытие платы флюсом, лужение (прил. 36).

Методы изготовления печатных плат

Методы изготовления печатных плат (рис. 5.1) в соответствии с ГОСТ 20406-75 «Платы печатные. Термины и определения» делятся на субтрактивные (химические), аддитивные (электрохимические) и механические.

Субтрактивные методы

В субтрактивных методах в качестве основания для печатного монтажа используют фольгированные диэлектрики, на которых формируется проводящий рисунок путем удаления фольги с непроводящих участков.

Эти методы отличает простота технологических процессов, однако при их использовании получить соединение слоев можно только с помощью металлической арматуры по ГОСТ 22318-77 (заклепки, штыри) или использовать соединение слоев с помощью выводов ЭРЭ. Дополнительная химико-гальваническая металлизация монтажных отверстий привела к созданию комбинированных методов изготовления ПП.

Рисунок схемы по субтрактивной технологии получают с помощью специальных трафаретов: фотошаблона, сеточного шаблона и печатной формы. Поэтому в зависимости от способа формирования защитного рисунка на проводящем слое заготовки существует три разновидности субтрактивной технологии: офсетохимический, сеткографический, фотохимический методы.

Офсетная печать

Метод офсетной печати состоит в изготовлении печатной формы, на поверхности которой формируется рисунок слоя. Форма закатывается валиком трафаретной краской, а затем офсетный цилиндр переносит краску с формы на подготовленную поверхность основания ПП. Схема установки представлена на рис. 7.2.

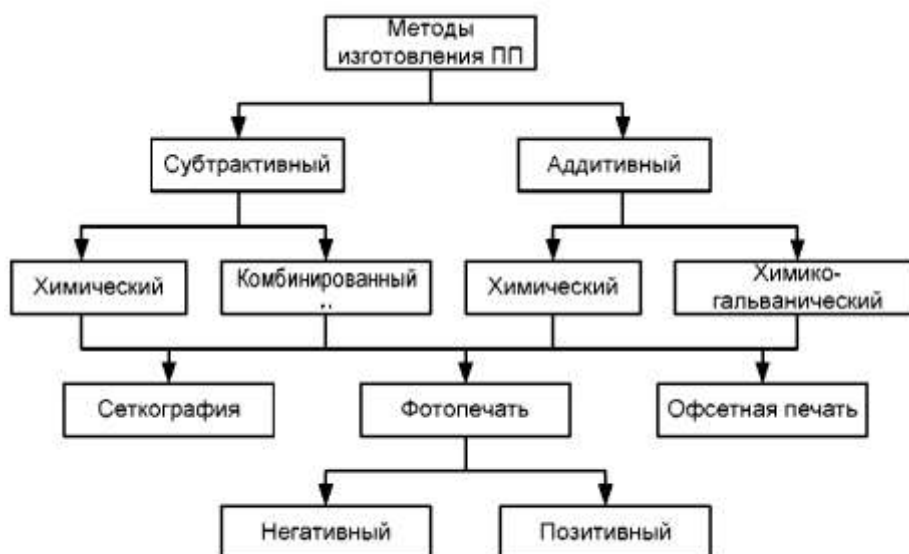


Рис. 7.1. Методы изготовления печатных плат

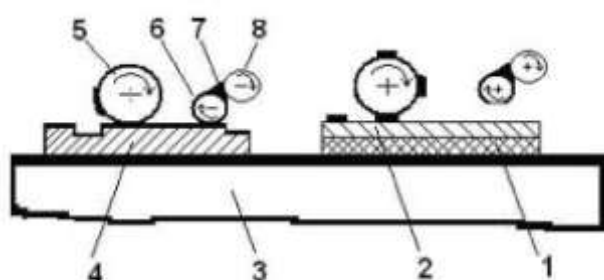


Рис. 7.2. Схема установки офсетной печати: 1 – диэлектрик; 2 – медная фольга; 3 – основание; 4 – печатная форма; 5 – офсетный цилиндр; 6 – валик для нанесения краски; 7 – краска; 8 – прижимной валик

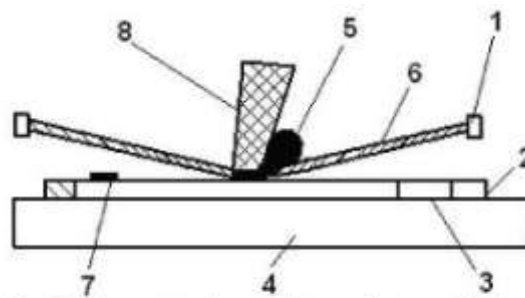


Рис. 7.3. Принцип трафаретной печати: 1 – рама; 2 – фиксатор подложки; 3 – диэлектрик; 4 – основание; 5 – трафаретная краска; 6 – трафарет; 7 – напечатанный рисунок; 8 – пистолет

Метод применим в условиях массового и крупносерийного производства с минимальной шириной проводников и зазоров между ними 0,3...0,5 мм (платы первого и второго классов плотности монтажа) и с точностью воспроизведения изображения $\pm 0,2$ мм.

Сеткография

Сеткографический метод основан на нанесении специальной краски на плату путем продавливания ее резиновой лопаткой (ракелем) через сетчатый трафарет, на котором необходимый рисунок образован ячейками сетки, открытыми для продавливания. Метод обеспечивает высокую производительность и экономичен в условиях массового производства. Точность и плотность монтажа аналогичны предыдущему методу. Принцип трафаретной печати изображен на рис. 7.3.

Фотопечать

Метод фотопечати характеризуется самой высокой точностью ($\pm 0,05$ мм) и плотностью монтажа, соответствующими 3-5 классу (ширина проводников и зазоров между ними 0,1-0,25 мм). Он состоит в контактном копировании рисунка печатного монтажа с фотошаблона на основание, покрытое светочувствительным слоем (фоторезистом).

Более подробно данные методы субтрактивной технологии описываются в прил. 37.

Пример маршрута изготовления печатной платы фотохимическим методом описан в прил. 38.

Аддитивные методы

Аддитивные методы основаны на избирательном осаждении токопроводящего покрытия на диэлектрическое основание, на которое предварительно может наноситься слой клеевой композиции.

По сравнению с субтрактивными они обладают следующими преимуществами:

- однородностью структуры, так как проводники и металлизация отверстий получаются в едином химико-гальваническом процессе;
- устраняют подтравливание элементов печатного монтажа;
- улучшают равномерность толщины металлизированного слоя в отверстиях;
- повышают плотность печатного монтажа, ширина проводников составляет 0,13 ... 0,15 мм;
- упрощают ТП из-за устранения ряда операций (нанесения защитного покрытия, травления);
- экономят медь, химикаты для травления и затраты на нейтрализацию сточных вод;
- уменьшают длительность производственного цикла.

Несмотря на описанные преимущества, применение аддитивного метода в массовом производстве ПП ограничено низкой производительностью процесса химической металлизации, интенсивным воздействием на печатное основание при нанесении металлических покрытий.

В аддитивных технологиях создание токопроводящего покрытия осуществляется химико-гальваническим методом (прил. 39).

Задание

1. Выбрать метод для изготовления печатной платы (принципиальная схема и варианты заданий приведены в Приложении В).
2. Описать технологический маршрут изготовления печатного модуля.

Контрольные вопросы и задания

1. В каких методах изготовления печатных плат используют фольгированные диэлектрики?
2. В чем суть субтрактивной технологии изготовления печатных плат?
3. Что такое фоторезист?
4. Какие типы трафаретов используют в производстве печатных плат?
5. Чем аддитивные методы отличаются от субтрактивных в производстве печатных плат?
6. В чем отличия позитивного фоторезиста от негативного?
7. Опишите основные этапы технологического процесса получения печатной платы фотохимическим методом.
8. Какие растворы Вам известны для химического травления медного покрытия?
9. Опишите офсетохимический и сеткографический методы субтрактивной технологии получения печатной платы.
10. Какие методы исключают применение фоторезистов при получении печатной платы?

Форма представления результата:

Отчет по работе должен содержать:

1. описание технологического маршрута изготовления печатного модуля;
2. выводы по работе.

Лабораторная работа №28.

Основные правила ЕСКД выполнения сборочного чертежа функционального узла (ФУ) и спецификации

Цель: оформить чертеж печатной платы (ПП) по правилам ЕСКД.

Выполнив работу, Вы будете:

уметь:

- разрабатывать и оформлять комплект конструкторской документации (КД) в соответствии с ЕСКД.

Материальное обеспечение: ПК с выходом в Интернет.

1. Теоретические сведения

Оформление чертежа печатной платы (деталь)

Чертеж печатной платы является основным конструкторским документом. Он содержит графическую и текстовую части. Текстовая часть в виде технических требований к чертежу располагается над рамкой (основной надписью). Графическая часть состоит из двух видов:

- главного, на котором изображены контур платы, трасса (рисунок) проводников и отверстия;
- вида сверху или сбоку, на котором указывается толщина материала платы и способ обработки фронтальных поверхностей.

Чертеж на печатные платы выполнять в соответствии с требованиями ГОСТ 2.417-78 «ЕСКД. Правила выполнения чертежей, печатных плат» в масштабе 2:1; 4:1.

При оформлении главного вида чертежа печатной платы необходимо руководствоваться следующими основными рекомендациями:

На чертеже печатной платы в соответствии с требованиями ГОСТ 2.307-63 «ЕСКД. Нанесение размеров и предельных отклонений» необходимо указывать размеры одним из следующих способов:

- нанесением размерных и выносных линий с указанием размерных чисел;
- с помощью координатной сетки в прямоугольной системе координат;
- комбинированным способом, используя размерные и выносные линии и координатную сетку в прямоугольной системе координат.

При выполнении чертежей печатных плат лучше всего использовать комбинированный способ нанесения размеров.

Нумеровать линии сетки, нанося шаги координатной сетки. Шаг нумерации определять конструктивно с учетом насыщенности и масштаба изображения платы. Можно шаги нумеровать через два или пять.

Координатную сетку на главном виде чертежа ПП наносить сплошными тонкими линиями. Допускается выделять на чертеже отдельные линии координатной сетки, чередующиеся через определенные интервалы, либо их не наносить. При этом на чертеже следует применять указания типа «Линии координатной сетки нанесены через одну».

Принимать за нуль начало отсчета координатной сетки в прямоугольной системе координат на главном виде печатной платы:

- центр крайнего левого нижнего отверстия, находящегося на поле платы;
- левый нижний угол печатной платы.

Размерные линии на сборочных чертежах располагают на расстоянии не менее 10 мм от линии наружного контура ФУ.

Выносные линии должны выходить за концы стрелок размерной линии на 1-5 мм.

Указывать предельные отклонения для всех размеров, нанесенных на чертеже печатной платы.

Допуски на линейные размеры установить согласно СТ СЭВ 145-75, СТ СЭВ 144-78 для сопрягаемых размеров по 12 качеству, а для свободных - по 14 качеству. Для поверхностей типа «вала» качество обозначается буквой h, а для поверхностей типа «отверстия» - буквой H. После буквы проставляют номер качества. Во всех других случаях желательно проставить не качество, а отклонение от размера. Для этого нужно воспользоваться прил. 40.

Печатные проводники на чертеже изображать одной линией, являющейся осью симметрии проводника (в технических требованиях указывать численное значение ширины проводника). Ширина линии должна быть больше в 2-3 раза ширины линии контура платы. Печатные проводники шириной более 2,5 мм изображают двумя линиями со штриховкой под углом 45°. При этом, если они совпадают с линиями координатной сетки, численные значения ширины на чертеже не указывают.

Печатные проводники изображать в виде отрезков линий, проведённых параллельно линиям координатной сетки или по ним, при необходимости угол наклона проводника выполнять кратным 15° .

Те участки на печатной плате, которые нельзя занимать проводниками и контактными площадками, на чертеже выделить штрих-пунктирной линией.

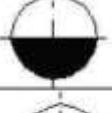
Допускаются элементы печатного рисунка изображать условно, а их размеры и конфигурацию оговаривать в технических требованиях чертежа, например, монтажные отверстия, близкие по диаметру, выполнять в виде окружности одного размера с обязательным показом условного обозначения диаметра отверстия. Пример условного обозначения представлен в лабораторной работе 6 (табл. 6.4).

Изображать в виде одной окружности круглые отверстия, имеющие зенковку, и круглые контактные площадки с круглыми отверстиями (в том числе и с зенковкой). Их формы и размеры оговаривать на поле чертежа в технических требованиях.

Выделять отдельные элементы рисунка печатной платы (проводники, экраны, изоляционные участки и т. п.) на чертеже штриховкой, зачернением, растиранием и т. п. На чертеже показывать форму вырезов в широких проводниках и экранах с помощью выносного элемента на поле чертежа. Размеры вырезов и расстояния между ними обязательно указывать. Значение диаметров отверстий, их условные обозначения, значения диаметров зенковки, наличие металлизации и количество отверстий сводить в таблицу. Пример ее заполнения приведен в табл. 8.1. Отдельные графы этой таблицы допускается не заполнять, если отверстия выполняются без зенковки или без металлизации.

Таблица 8.1

Пример заполнения таблицы

Обозначение	Диаметр, мм	Диаметр зенковки, мм	Наличие металлизации	Количество
	$0,7^{+0,05}$	$1,0^{+0,2}$	Есть	60
	$1,1^{+0,10}$	$1,5^{+0,2}$ с двух сторон	Есть	30
	$1,5^{+0,15}$		Нет	4

Обозначать шероховатость поверхности на чертежах печатных плат в соответствии с ГОСТ 2.309-73 «ЕСКД. Обозначения шероховатости поверхностей» и ГОСТ 2.789-73 «Параметры и характеристики шероховатости».

Согласно ГОСТ 2.309-73 для обозначения шероховатости поверхности печатной платы применяют знаки, приведённые на рис. 8.1. Знак $\sqrt{\quad}$ используется в тех случаях, когда метод (вид) обработки данной поверхности печатной платы не устанавливают (допустим, печатную плату получают вырубкой на штампе, прессованием и т. д.).

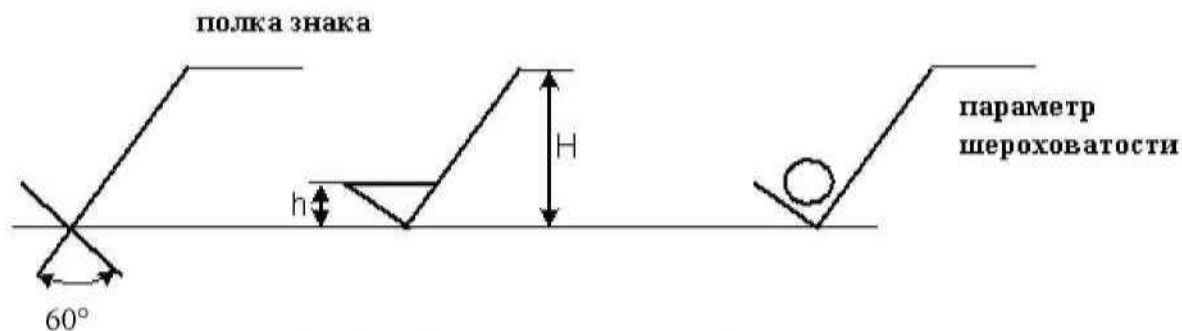


Рис. 8.1. Изображение знаков, обозначающих шероховатость поверхностей

В
ысот
а h
знака
 $\sqrt{\text{дол}}$
жна
быть
приб
лиз
ительн

о равна применяемой на чертеже печатной платы высоте цифр размерных чисел.

Высота H знака $\sqrt{\text{ }}$ равна $(1,5-3) h$. Толщина линий знаков приблизительно равна половине толщины сплошной основной линии, применяемой на чертеже печатной платы.

Располагать знак шероховатости печатной платы на линии контура платы или выносных линиях (по возможности ближе к размерной линии).

Для обозначения одинаковой шероховатости всех обрабатываемых поверхностей печатной платы в правом верхнем углу чертежа помещают знак одинаковой шероховатости ($\sqrt{\text{ }}$). Это означает, что все обрабатываемые поверхности печатной платы, на которых нет указания шероховатости или знака, имеют шероховатость, расположенную перед обозначением. Размеры знака, взятого в скобках, изображают одинаковыми с размерами знаков шероховатости, нанесённых на чертеже печатной платы.

Размеры и толщина линий знака в обозначении шероховатости, вынесенном в правый верхний угол чертежа, должны быть приблизительно в 1,5 раза больше, чем в обозначениях, нанесённых на изображение печатной платы.

Параметры шероховатости (один или несколько) выбираются из приведенной номенклатуры:

- R_a - среднее арифметическое отклонение профиля, мкм;
- R_z - высота неровностей профиля по десяти точкам, мкм;
- $R_{\max}$ - наибольшая высота профиля;
- S_m - средний шаг неровностей;
- S - средний шаг местных выступов профиля;
- t_r - относительная опорная длина профиля, где r - значения уровня сечения профиля.

Параметр R_a является предпочтительным.

Числовые значения всех параметров приведены в ГОСТ 2.789-73.

Шероховатость проставлять для всех поверхностей: торцов, отверстий, самих плат. Состояние поверхности со знаком должно удовлетворять требованиям, установленным соответствующим стандартом, или техническим условиям, причём на этот документ даётся ссылка в виде указания материала печатной платы в графе 3 основной надписи чертежа.

Требования к маркировке печатных плат следующие:

- на свободном месте печатной платы указывают обозначение изделия;
- изображают на плате знак, являющийся ключом платы, при этом ключом может быть расположение обозначения платы в определённом месте, срезанный угол и т.п.;
- маркируют краской, устойчивой к воздействию спирто-бензиновой смеси или других растворителей (например, краской МКЭ чёрной или МКЭ белой по ОСТ 4.ГО.028.001); маркировку, выполненную краской, можно располагать на печатных проводниках;

- при маркировке способом, которым выполняется проводящий рисунок, допускается применять упрощённый шрифт; при этом в технических требованиях чертежа способ маркировки не указывают;

- обеспечивают наглядность маркировки в ФУ;

- на ДПП наносят знаки, указывающие сторону установки навесных элементов.

В технических требованиях чертежа печатной платы, помимо особых требований, вносимых разработчиком, необходимо указать следующие пункты:

- «Плату изготовить методом» (указать метод); это требование ставят первым в технических требованиях к чертежу, остальные группируют и записывают в последовательности, соответствующей указанной в ГОСТ 2.316-68 (например, как приведено ниже) или ОСТ 4.010.022-85. Метод изготовления платы выбрать согласно предыдущей лабораторной работе.

- «Плата должна соответствовать ГОСТ 23752-79 (в этом стандарте устанавливаются общие технические требования, предъявляемые к печатным платам), группа жёсткости...» Группу жесткости выбрать согласно лабораторной работе 27 (табл. 6.2).

- «Шаг координатной сетки ...» (указать шаг координатной сетки в мм). Шаг выбрать согласно лабораторной работе 26.

- «Конфигурацию проводников выдержать по координатной сетке с отклонением от чертежа $\pm$...» (указать величину отклонения: 1,5; 1,0; 0,5 мм).

- «Места, обведённые штрихпунктирной линией, проводниками не занимать» (этот пункт включать, если такие места обозначены на чертеже).

- «Параметры проводящего рисунка согласно табл.» В этом пункте записывают требования к параметрам элементов печатной платы в виде табл.8.2.

Таблица 8.2

Пример выполнения таблицы

Параметр	Размер, мм, не менее	
	В свободных местах	В узких местах
Ширина проводника	1,5	0,5
Расстояние между двумя проводниками	1,0	0,6
Расстояние между двумя монтажными площадками или проводником и контактной площадкой	1,0	0,5

Допускается параметры элементов записывать и без таблицы. Данные по размерам печатного монтажа определить выбранному классу точности ПП в лабораторной работе 26 (табл. 6.1).

«Предельные отклонения расстояний между центрами отверстий, кроме оговоренных особо, в узких местах $\pm$... мм, в свободных местах $\pm$... мм» (указать величину). Предельные отклонения оценить по прил. 40.

«Поверхности печатных проводников, контактных площадок, металлизированных отверстий покрыть сплавом Розе чистым МРТУ6- 09-6708-70». В этом пункте перечислить те элементы рисунка печатной платы, которые требуют покрытия.

«Маркировать краской МКЭ чёрной (МКЭ белой или какой-либо другой) по ОСТ 4.ГО.028.001 ... Шрифт ... по НО.010.007» (указать размер шрифта, выбранный по указанной нормали, например, 2,5; 3,0; 5,0 и т. п.). Сведения по маркировке приведены в лабораторной работе 6.

«Размеры монтажных отверстий согласно табл.» (см. табл. 6.4 лабораторной работы 26 и табл. 8.1).

«Форма контактных площадок произвольная. Допускается в узких местах занижение контактных площадок до . мм» (указать величину).

«Остальные технические требования по ОСТ 4.ГО.070.014».

Указать единицы измерения для размеров и предельных отклонений, приводимых в технических требованиях и пояснительных надписях на поле чертежа печатной платы (требование ГОСТ 2.307-68).

Пункты технических требований нумеровать от единицы по мере возрастания (например, 1, 2, 3 и т. д.) и помещать под основной надписью (рамкой) чертежа. Каждый пункт технических требований записывать с новой строки.

Заголовок «Технические требования» на поле чертежа не приводить.

Нумеровать таблицы, помещённые на чертеже печатной платы, в пределах чертежа при наличии ссылок на них в технических требованиях. Над таблицей справа ставят слово «Таблица» с порядковым номером (без знака №). Если на чертеже только одна таблица, то её не нумеруют и слово «Таблица» не пишут.

Чертёж детали платы в основной надписи должен иметь наименование «Плата» и обозначение АВСБ 75XXXXXX.XXX .

Если печатный узел рассчитан на автоматическую установку элементов, то к конструкции печатных плат и их чертежам предъявляется ряд дополнительных требований ОСТ 4.070.010, ОСТ 4.091.124.

Задание.

1. Познакомиться с правилами выполнения чертежа печатной платы.
2. Оформить чертеж печатной платы.

Контрольные вопросы и задания

1. Что такое ЕСКД?
2. В каком масштабе выполняют чертежи печатных плат?
3. В каком месте на чертеже печатных плат располагают текстовую часть?
4. Как наносится и обозначается координатная сетка на чертеже печатной платы?
5. Как указывают предельные отклонения размеров на чертежах печатных плат?
6. Как проставляют габаритные и установочные размеры на чертежах печатных плат?
7. Как изображают печатные проводники на чертеже печатной платы?
8. Каким образом изобразить отверстия различного диаметра на чертеже печатной платы?
9. Как проставить значение шероховатости всех поверхностей на чертеже печатной платы?

Форма представления результата:

Отчет по работе должен содержать:

1. чертеж печатной платы, выполненный в соответствии с правилами ЕСКД;
2. выводы по работе.

Лабораторная работа №29. Проектирование ПП в САПР

Цель: применение САПР для проектирования топологии печатных плат и получения 3D модели прототипа электронного устройства.

Выполнив работу, Вы будете:
уметь:

- применять САПР для создания схемных (программных) файлов при проектировании цифровых систем
- применять САПР для создания топологии печатных плат и их 3D моделей при проектировании цифровых систем.

Материальное обеспечение: ПК с выходом в Интернет для работы в онлайн сервисе EasyEDA.

Теоретические сведения

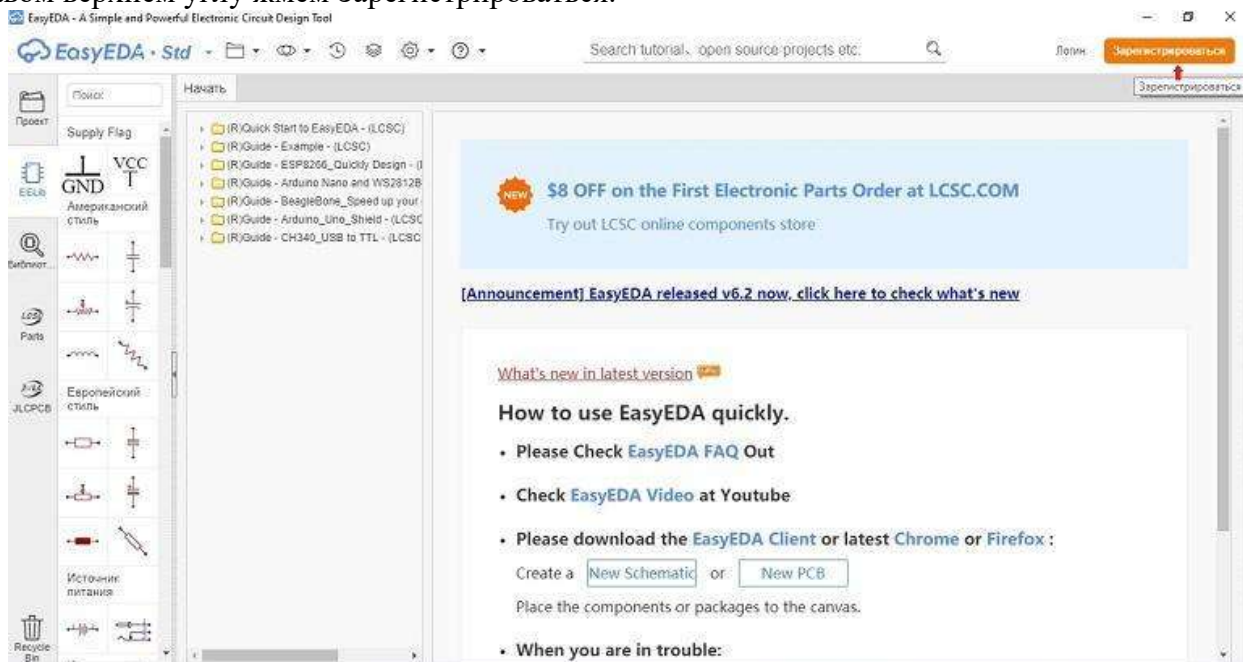
Компоновка печатной платы и разводка проводников – это длительный и трудоемкий процесс. Целесообразно производить компоновку и разводку с использованием систем автоматизированного проектирования, например, PCAD (или других), аналогичных.

Для выполнения трассировки и компоновки можно использовать САПР EasyEDA - бесплатная, не требующая инсталляции на диск, облачная система автоматизированного проектирования электроники (EDA). Она была разработана для того, чтобы дать инженерам-электронщикам, радиолюбителям, преподавателям и студентам инженерных специальностей удобный инструмент проектирования электронных схем, печатных плат и отладки схем в симуляторе.

В основе EasyEDA лежит облачный сервис, который производит все вычислительные операции за счет мощных компьютеров расположенных в Китае. Таким образом, скорость выполнения задач зависит не от характеристик вашего компьютера, а только от скорости интернет-соединения. Также сервис имеет десктопный клиент, который немного упрощает и ускоряет работу, но все операции так же выполняются через облако.

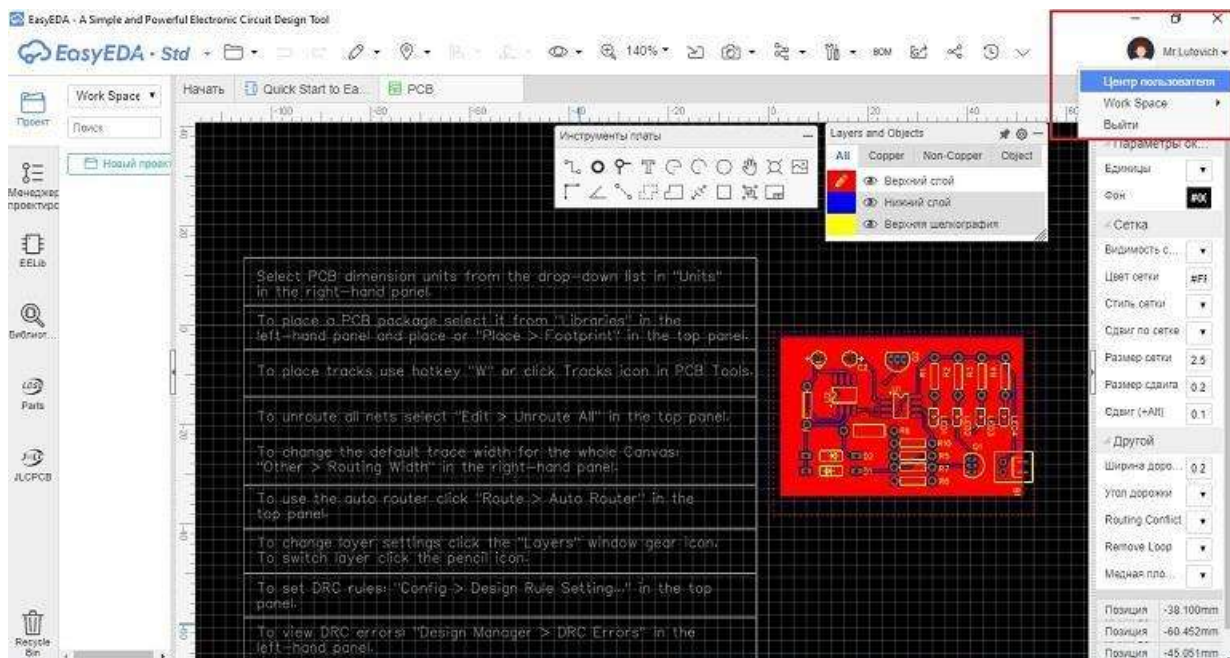
EasyEDA предоставляет широкий спектр возможностей, например: редактор схем электрических принципиальных, редактор печатных плат, автотрассировка печатных плат, просмотрщик печатной платы в 3D, создание файлов для производства (Gerber) печатной платы, возможность моделирования схем электрических принципиальных, экспорт в BOM (спецификация) и многое другое.

Перед созданием проекта необходимо зарегистрироваться в центре пользователя. Для этого в правом верхнем углу жмем Зарегистрироваться.



В модальном окне проходим стандартную процедуру регистрации, вводим: имя пользователя, электронную почту, пароль. Также вход можно осуществить через аккаунт Google.

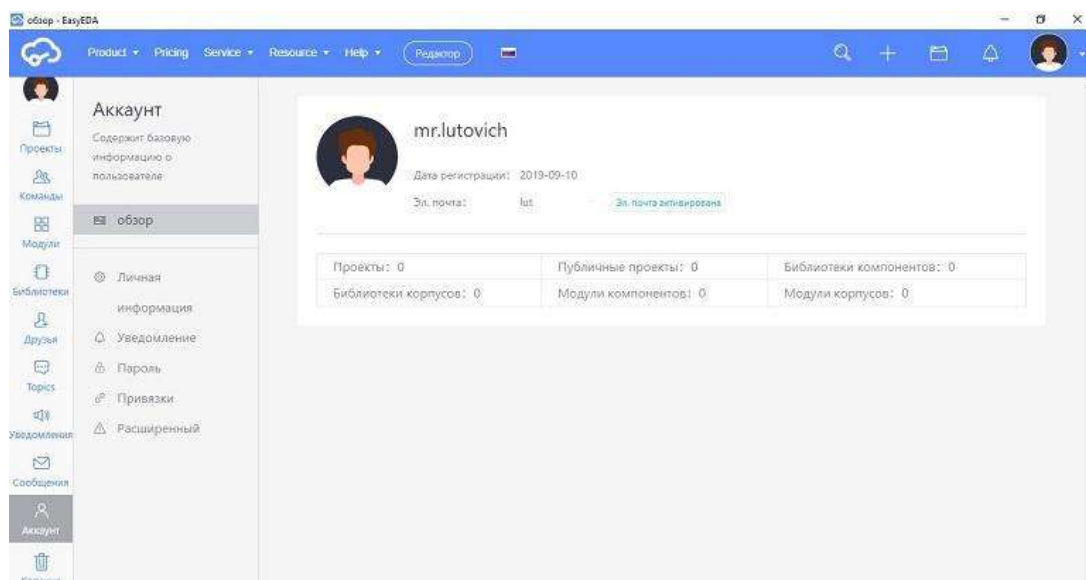
После подтверждения электронной почты и входа в аккаунт, перейдем в центр пользователя выполнив простые действия, как показано на рисунке:

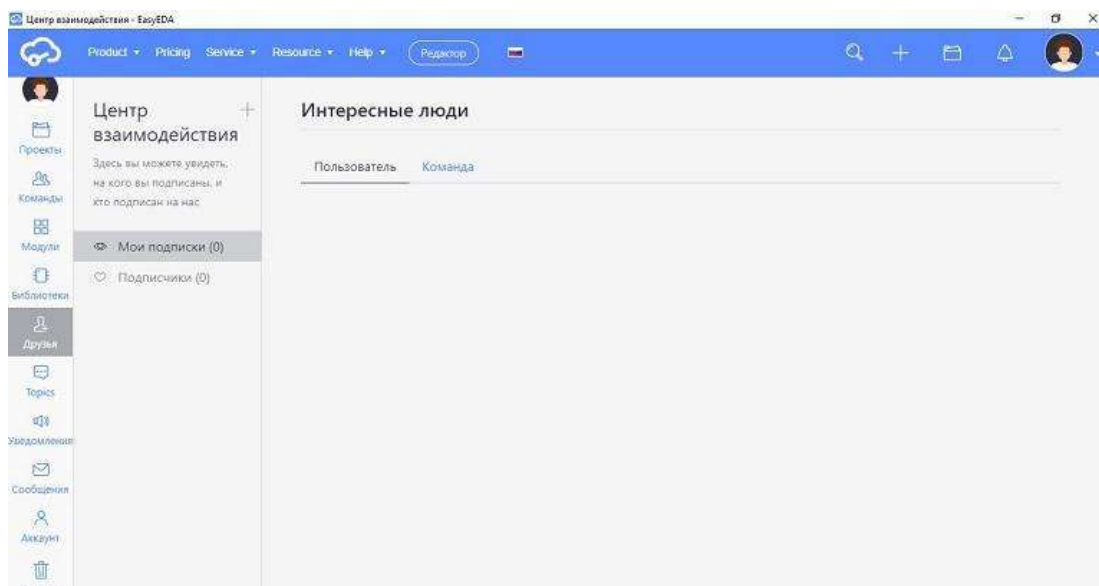


Создание схемы электрической принципиальной

Вернемся к начальному экрану и создадим новый проект: Документ → Новый → Проект (необходимо указать только название проекта). Для удобства настроим формат рабочего листа, используя модальное окно Инструменты рисования.

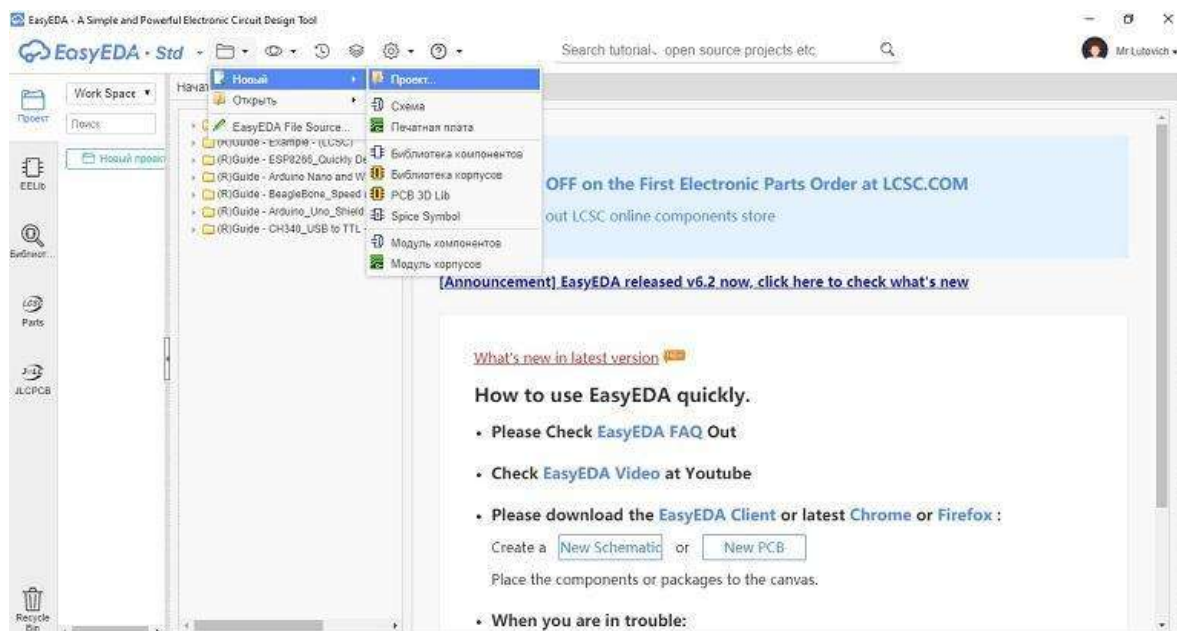
Центр взаимодействия можно описать как социальную сеть, где можно делиться своими проектами электронных устройств, библиотеками компонентов и корпусами с другими участниками среды. Ваши проекты могут быть, как приватными, которые можете видеть и редактировать только вы, так и публичными. Выкладывая интересные публичные проекты, вы сможете организовать сообщество.





Создание и настройка проекта

После процедуры регистрации и ознакомления с центром пользователя можно начинать работу! Для создания проекта кликаем **Документ**→**Новый**→**Проект**, как показано на рисунке ниже:



В модальном окне вводим название проекта (оно должно быть указано на латинице размером не менее 8 символов), описание (необязательно), выбираем параметр видимости проекта и сохраняем. Другие пользователи сервиса могут видеть ваш публичный проект. Вы можете скопировать и модифицировать проект без внесения изменений в рабочую копию.

Новый проект

Владелец: [Создать команду](#)

Название:

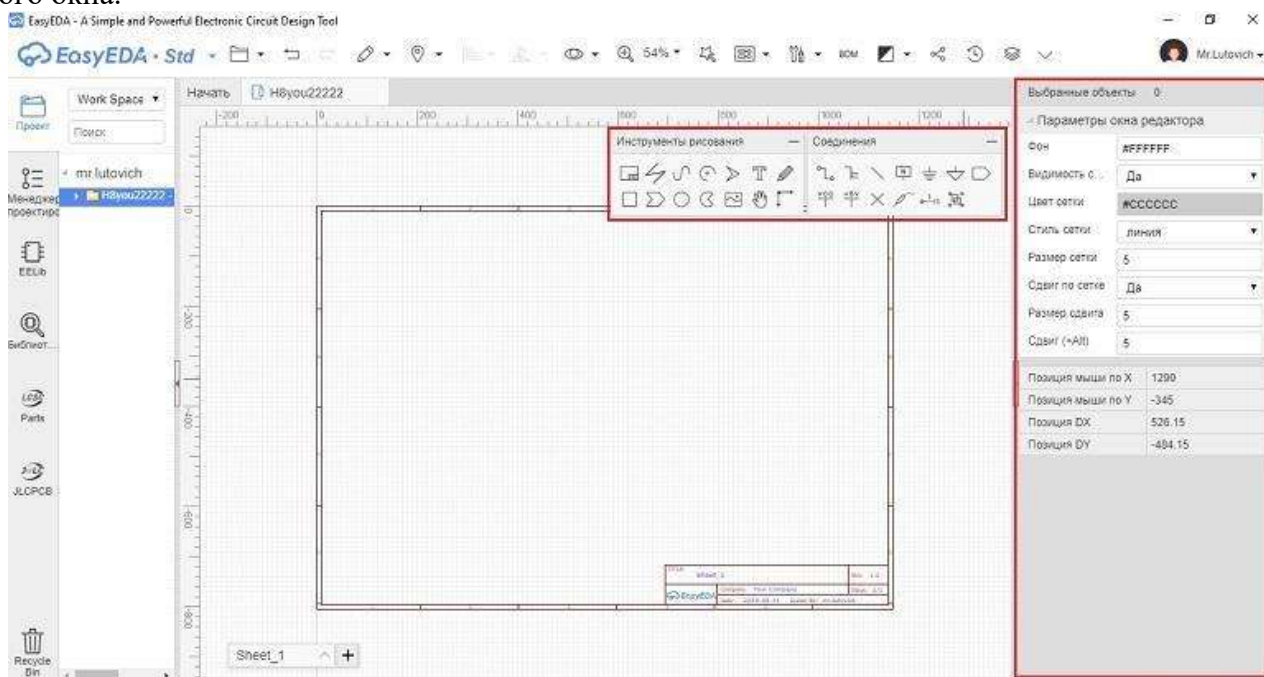
Контур:

Описание:

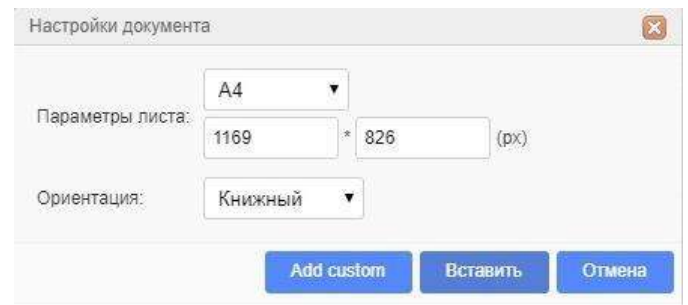
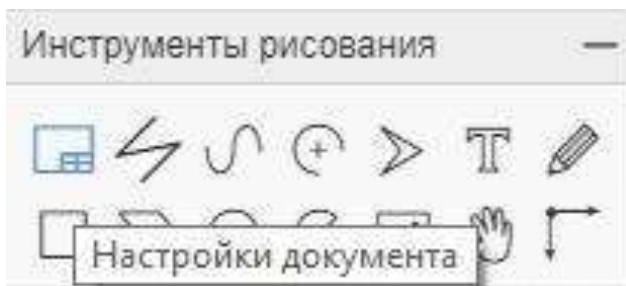
Видимость:
☒ Приватный (Только вы можете просматривать и редактировать этот проект)
☐ Public (Anyone can see this project but only you can modify it.)

[✓ Сохранить](#) [Отмена](#)

После сохранения нового проекта, открывается рабочее поле с рамкой для чертежа схемы (окно редактора). Вместе с окном редактора появляются 2 меню, первое с выпадающим списком — Инструменты рисования и Соединения, второе — боковое меню для задания параметров данного окна.



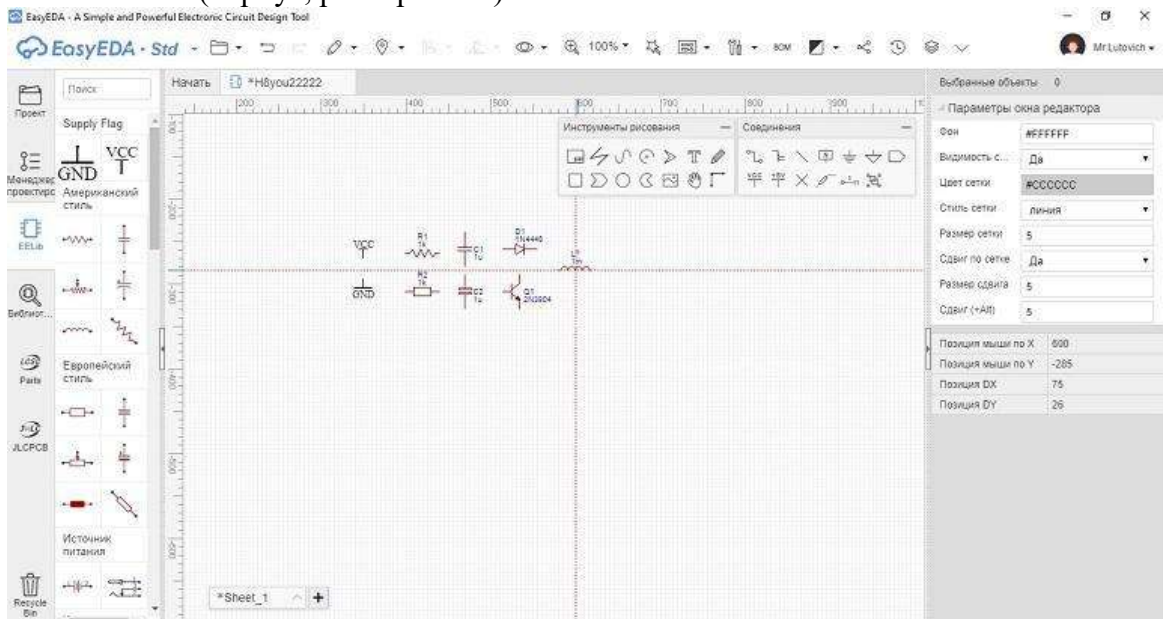
Для своих проектов можно изменить только формат листа (в зависимости от размера схемы), а также его ориентацию с помощью **Инструментов рисования**. Они доступны во вкладке **Настройки документа** в выпадающем меню. Параметры окна редактора можно оставить без изменений.



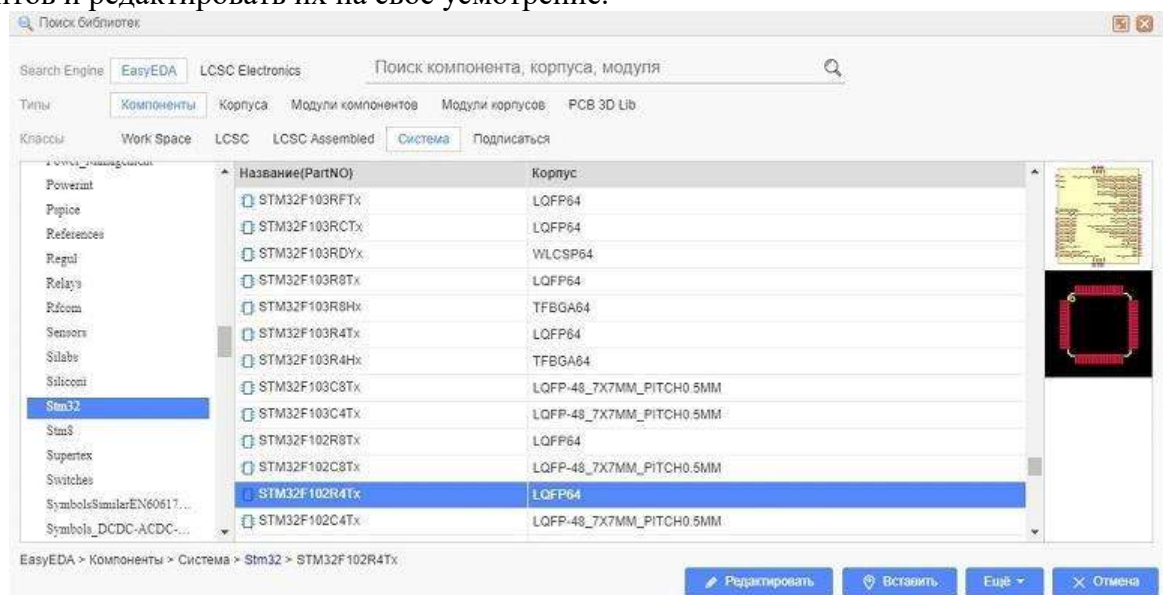
Работа с редактором схем

Для размещения компонентов схемы электрической используются вкладки левого бокового меню. Вкладка **EELib** в основном используется для быстрого размещения простейших компонентов, например, резистор, транзистор, конденсатор, диод.

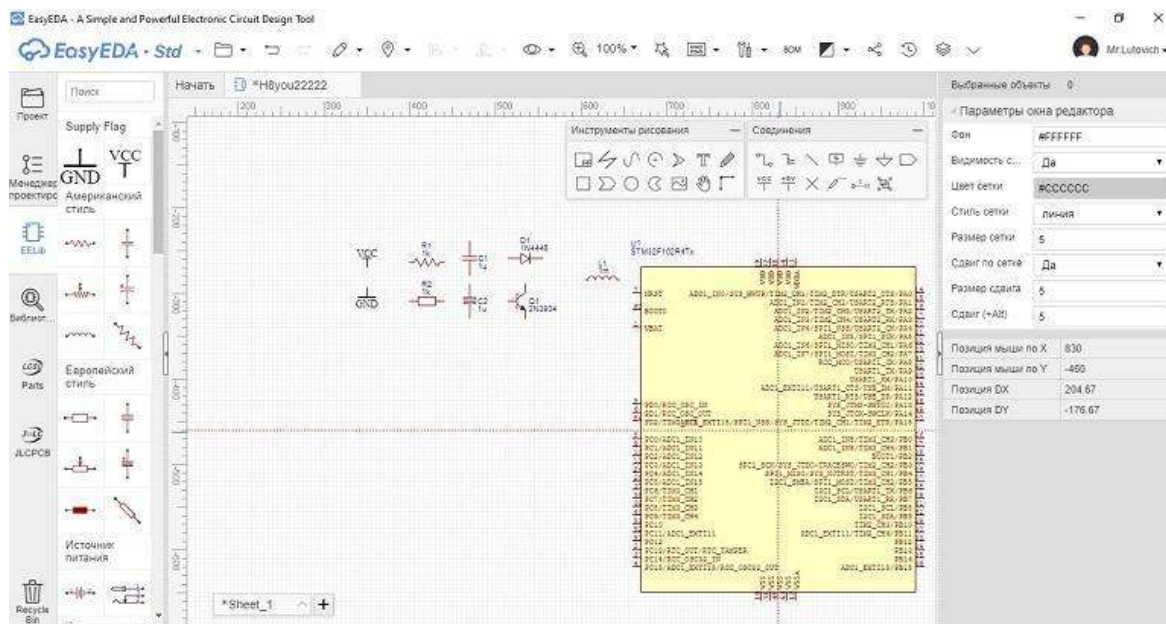
Достаточно кликнуть курсором на нужный элемент и перетащить его на рабочее поле. И все же данную вкладку вы будете использовать редко, так как даже обычный резистор имеет различные исполнения (корпус, размер и т.п.).



Во вкладке **Поиск библиотек** хранится более миллиона свежих библиотек с электронными компонентами. Все они доступны абсолютно любому пользователю сервиса. Также для удобства, вы можете создать свою библиотеку из уже существующих, часто необходимых вам компонентов и редактировать их на свое усмотрение.

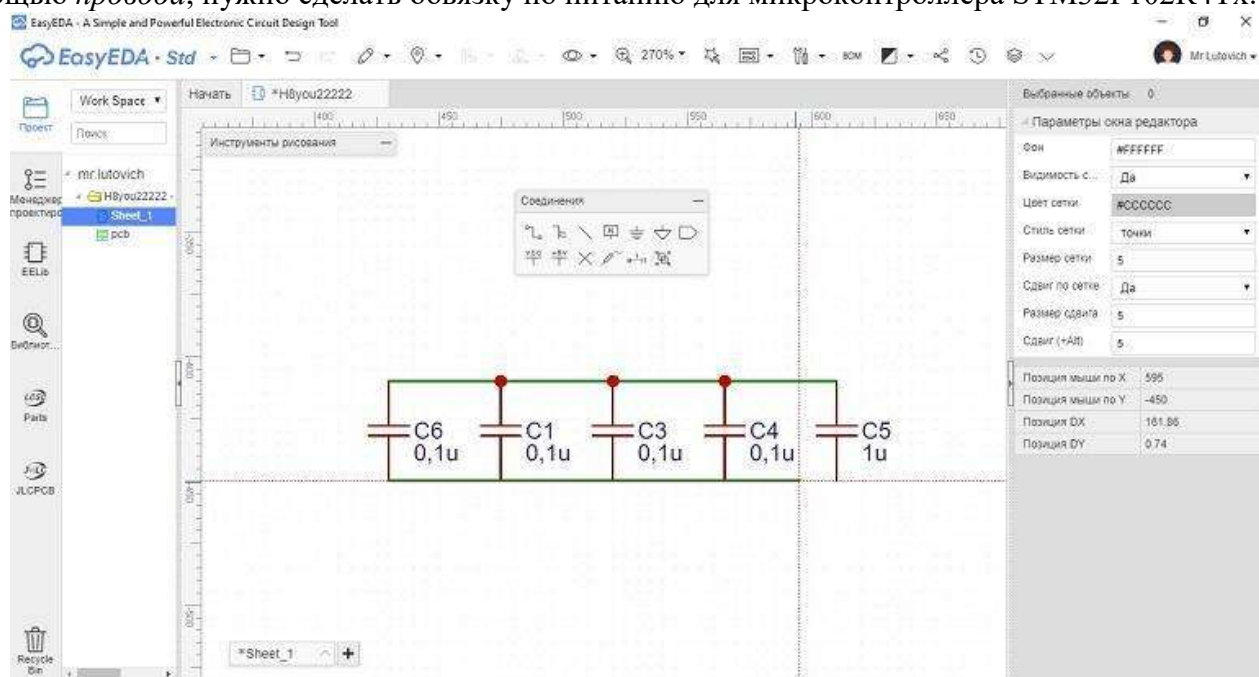


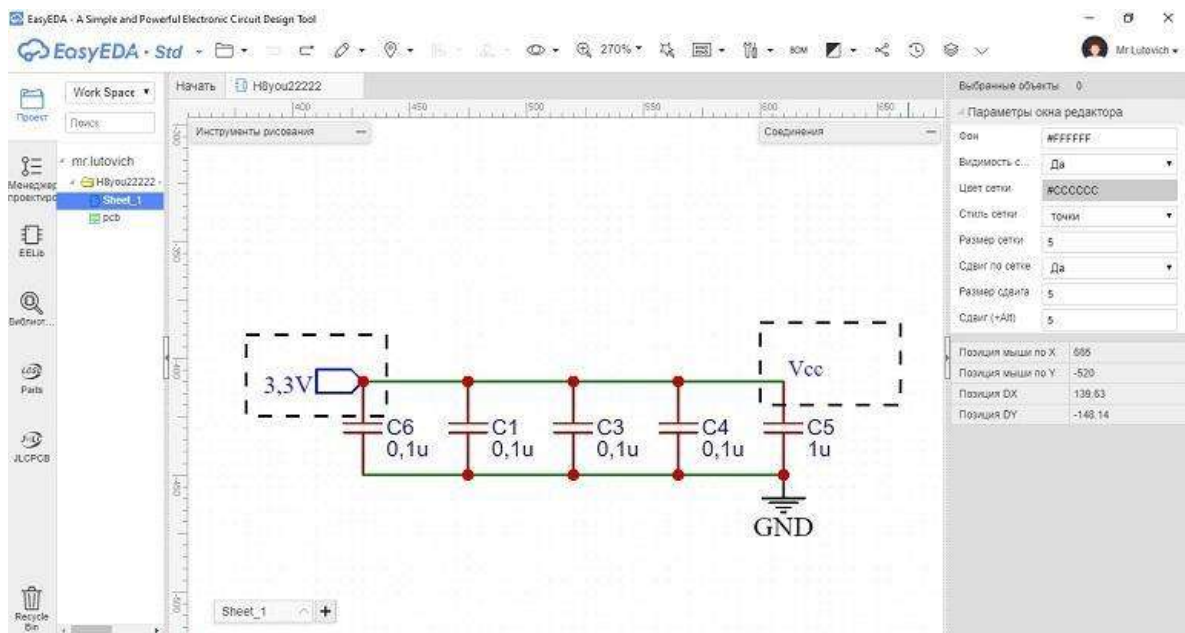
Находим необходимый компонент и жмем вставить.



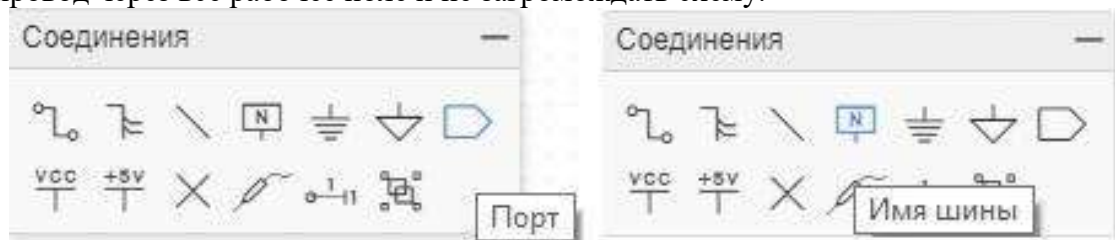
Перемещение по рабочему полю осуществляется с помощью зажатого колесика мышки, а при его вращении активируется зум.

Для создания электрических связей между компонентами используется меню с выпадающим списком — **Соединения**. В основном элементы схемы соединяются с помощью *провода*, нужно сделать обвязку по питанию для микроконтроллера STM32F102R4Tx.

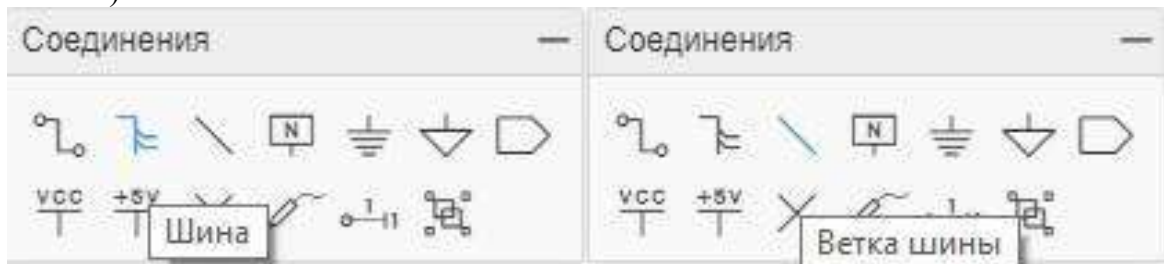


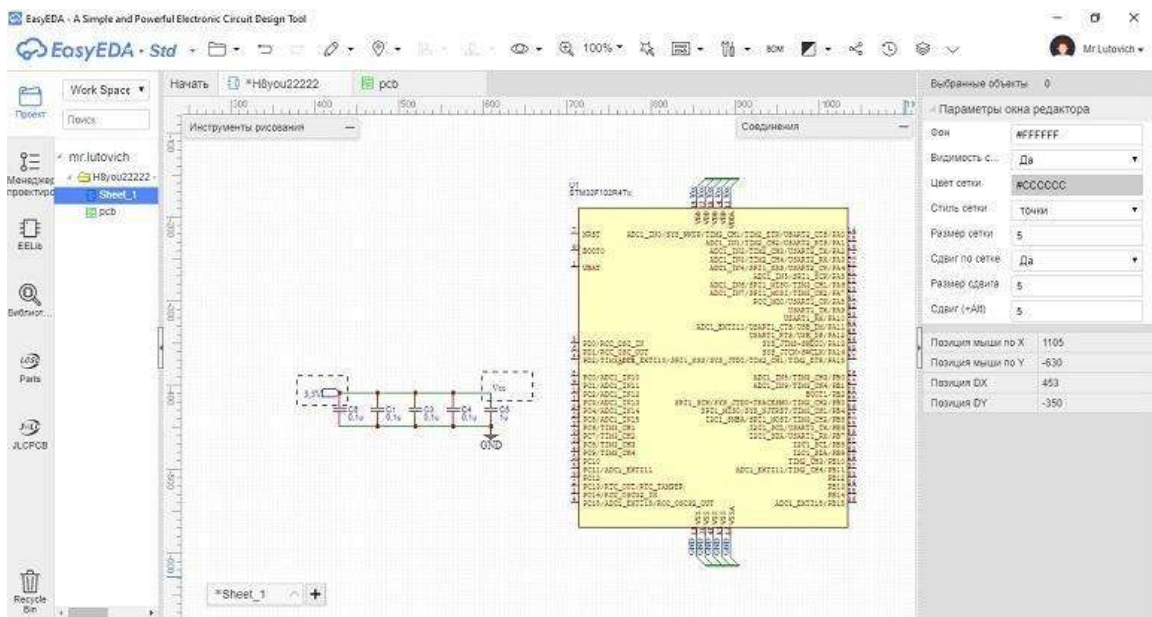
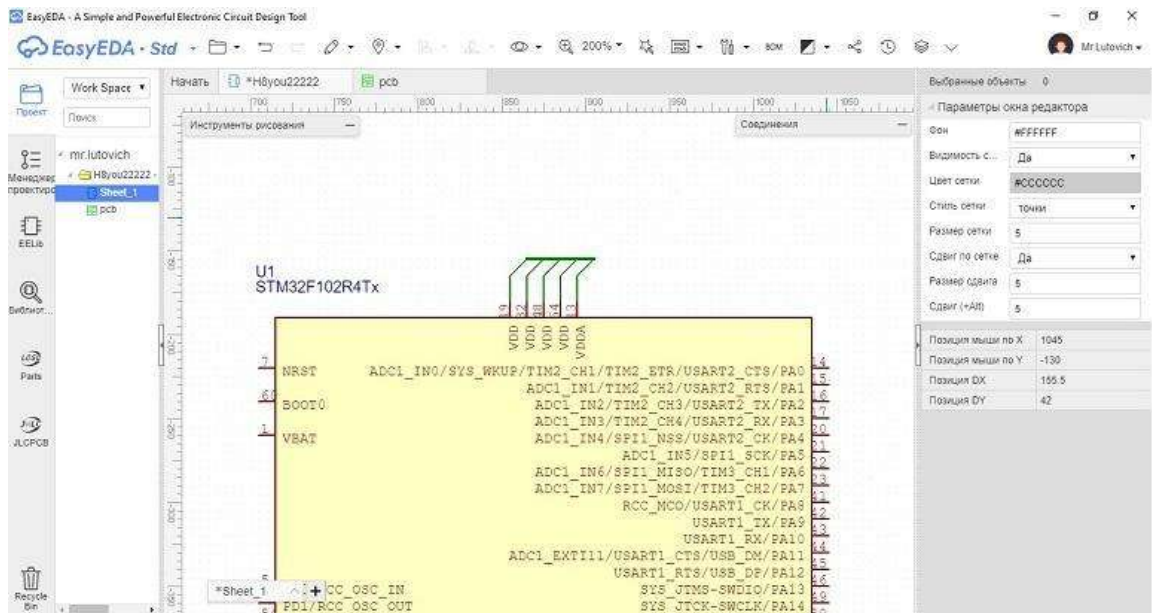


На рисунке пунктиром выделены: порт **3,3V** и имя шины **Vcc**, которые также находятся в меню **Соединения**. К примеру, порты и присвоение имени шине используются для того, чтобы не тянуть провод через все рабочее поле и не загромождать схему.



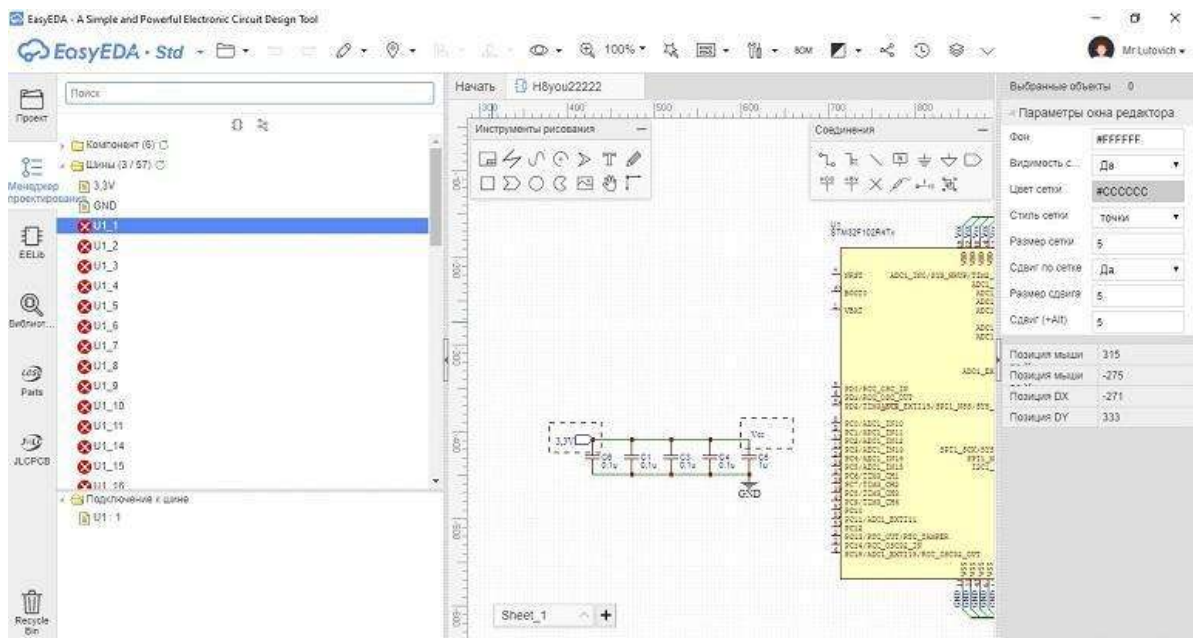
Далее подключим выводы питания микроконтроллера к обвязке. Будем использовать *шину* и *ветку шины* для соединения контактов питания (веткам шины также нужно присвоить имена).



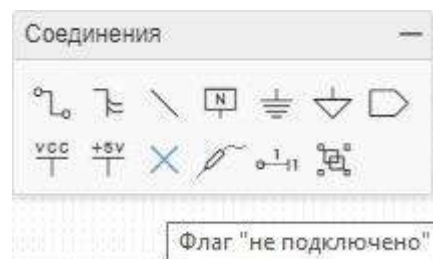


Шина, как правило, используется в местах, где локально расположено много проводов, как например в случае с выводами питания микроконтроллера. Немного забегаю вперед, при генерации Gerber-файлов, сервис предложит пройти тест правил проектирования (DRC). Другими словами это тест целостности электрических соединений на схеме.

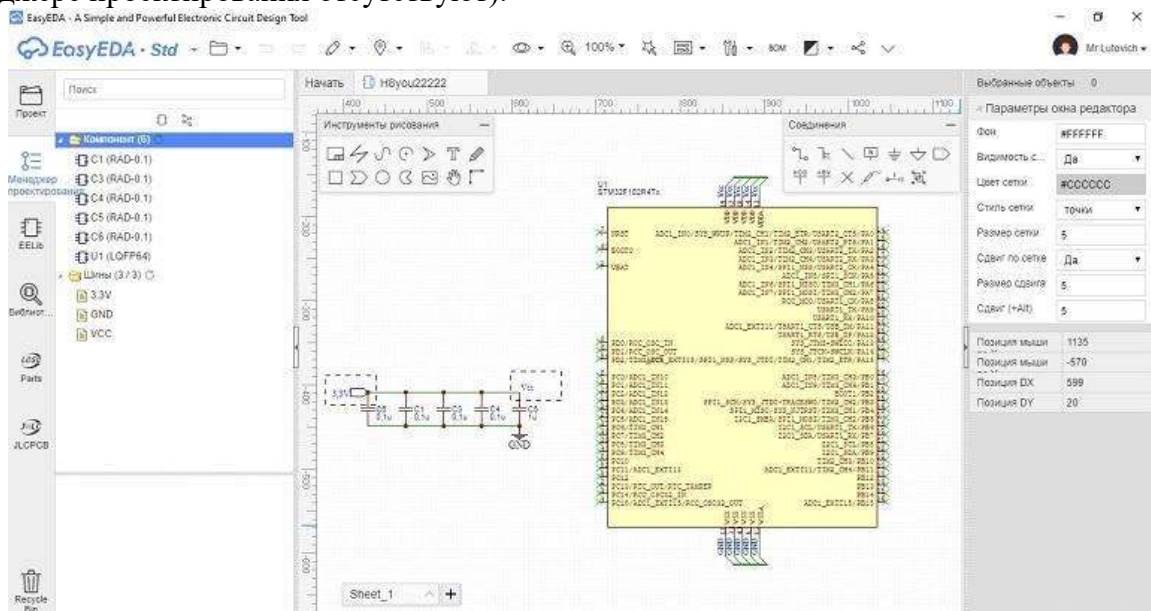
При проектировании схем на основе микроконтроллеров часто получается так, что не все его выводы используются. При прохождении DRC-теста сервис сообщит, что у нас есть неподключенные выводы и запретит создание Gerber. Неподключенные выводы или нарушения связей можно увидеть в менеджере проектирования в левом боковом меню.



Для того, чтобы избежать неприятностей, неиспользованные выводы отметим *флагом «не подключено»*.

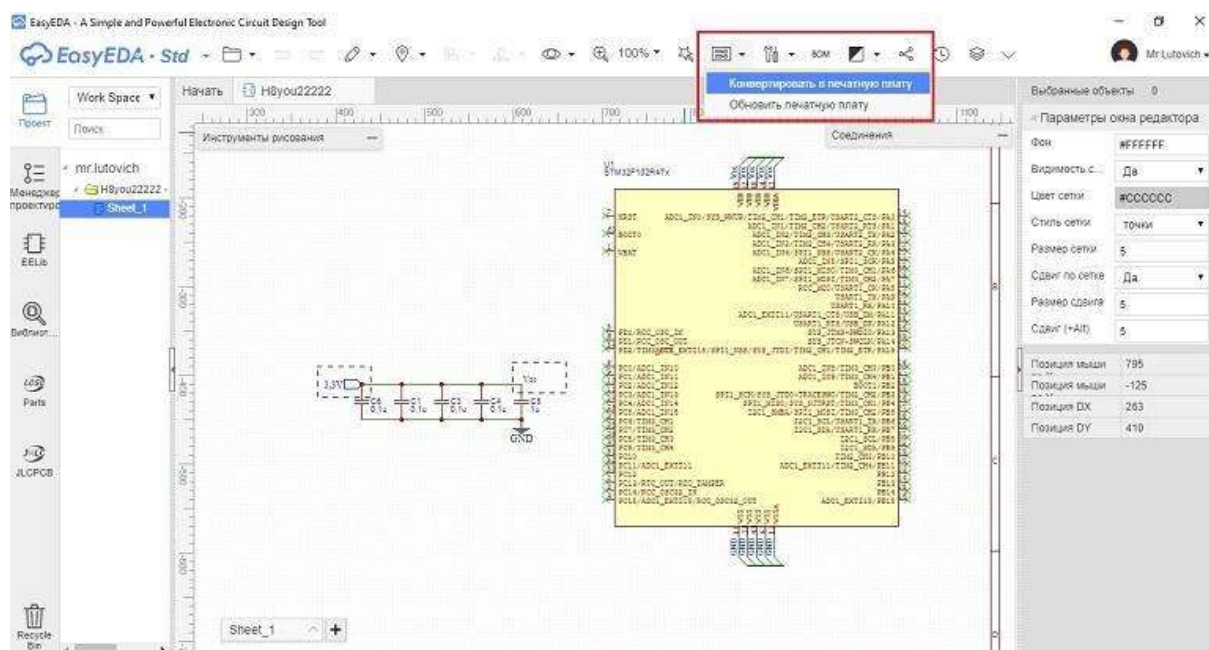


На рисунке ниже результаты отметки выводов *флагом «не подключено»* (ошибки в менеджере проектирования отсутствуют).

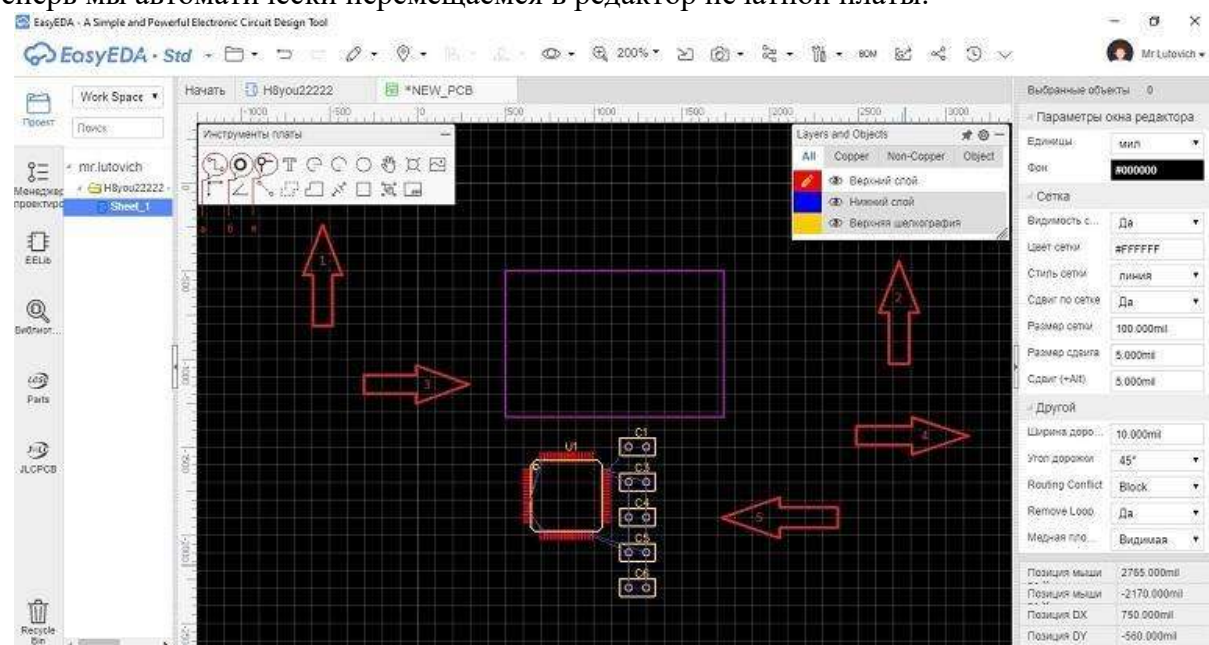


Работа с редактором печатной платы

Когда электрическая схема готова и вы уверены, что она исправна, можно переходить к проектированию печатной платы. Для перехода к редактору и созданию pcb в верхнем меню во вкладке **Конвертировать** жмем **Конвертировать в печатную плату**.



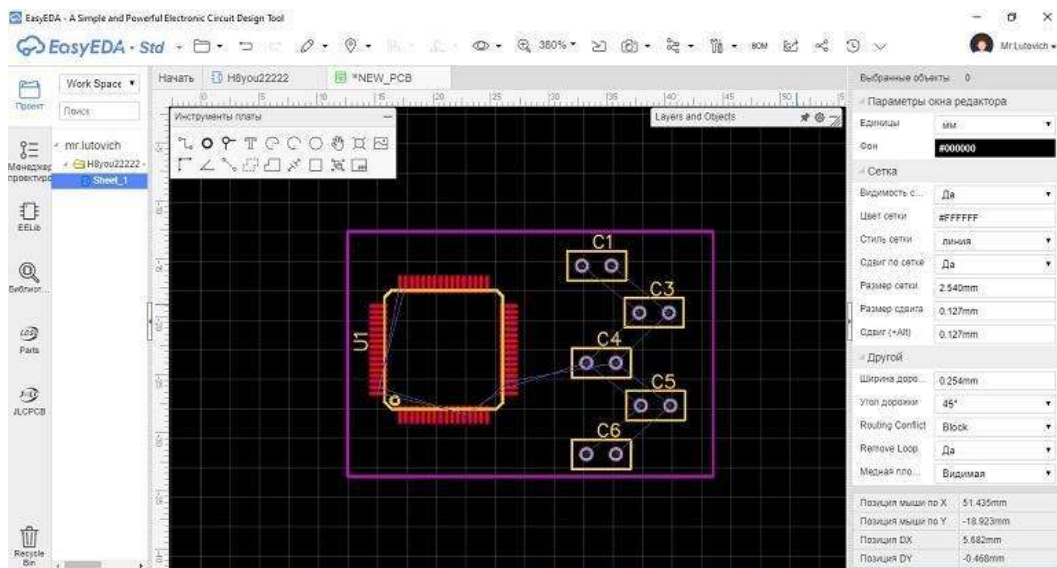
Теперь мы автоматически перемещаемся в редактор печатной платы.



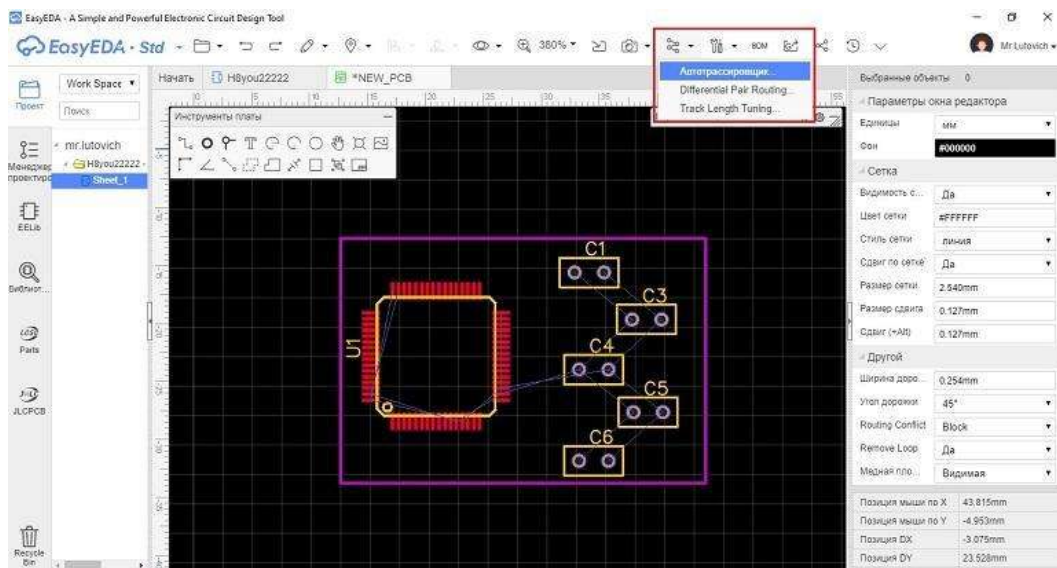
Здесь:

1. Меню **Инструменты платы**. В этом меню есть все необходимое для рисования топологии печатной, например:
 - а) Дорожка;
 - б) Полигон (монтажное отверстие);
 - в) Переходное отверстие;
2. Меню **Layers and Objects**, предназначенное для работы со слоями печатной платы и составляющими ее объектами;
3. Рамка ограничивающая размер печатной платы Board Outline;
4. Правое боковое меню для изменения параметров окна редактора;
5. Не скомпонованные посадочные места элементов печатной платы.

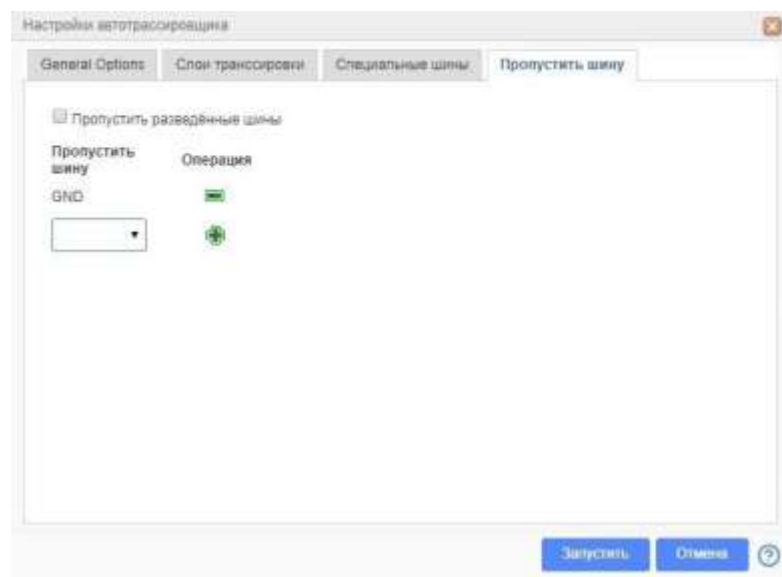
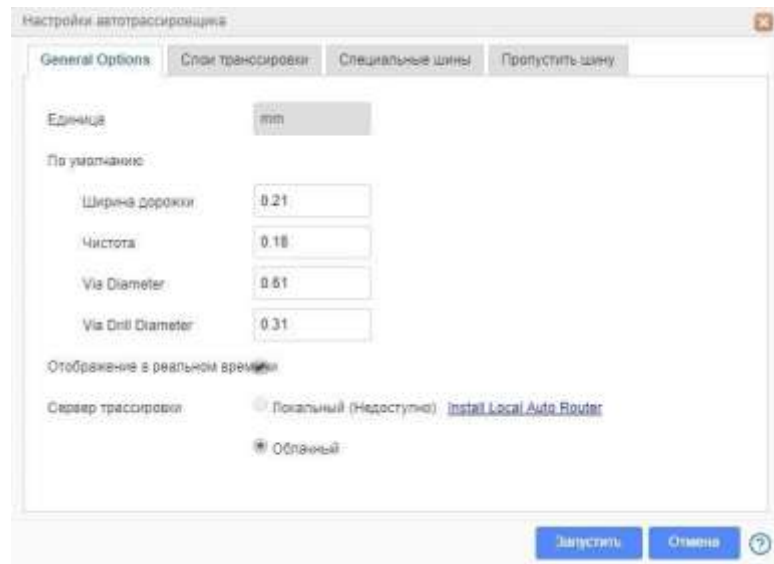
Сервис EasyEDA не имеет «автокомпоновщика», поэтому компоновку элементов на печатной плате выполняем вручную.



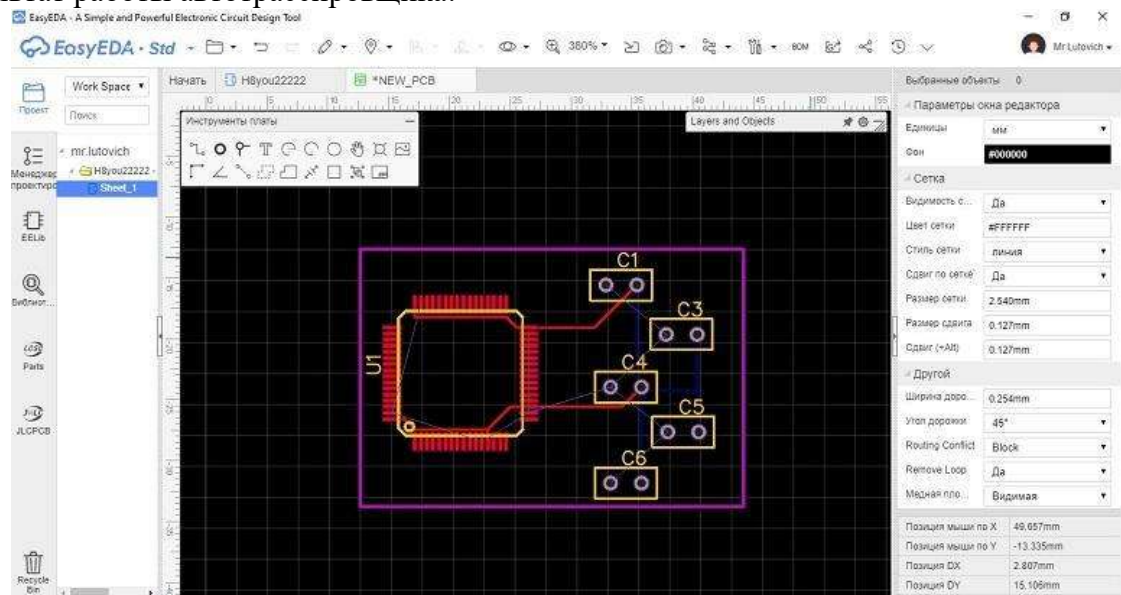
Трассировку печатной платы можно сделать как в автоматическом, так и в ручном режиме. Для автотрассировки в верхнем меню редактора во вкладке **Разводка** нужно вызвать **Автотрассировщик**, предварительно изменив единицы измерения на мм (в правом боковом меню).



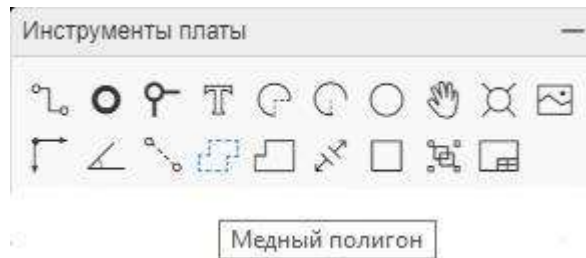
В модальном окне устанавливаем необходимые параметры трассировки и жмем запустить, пример показан на рисунке ниже:



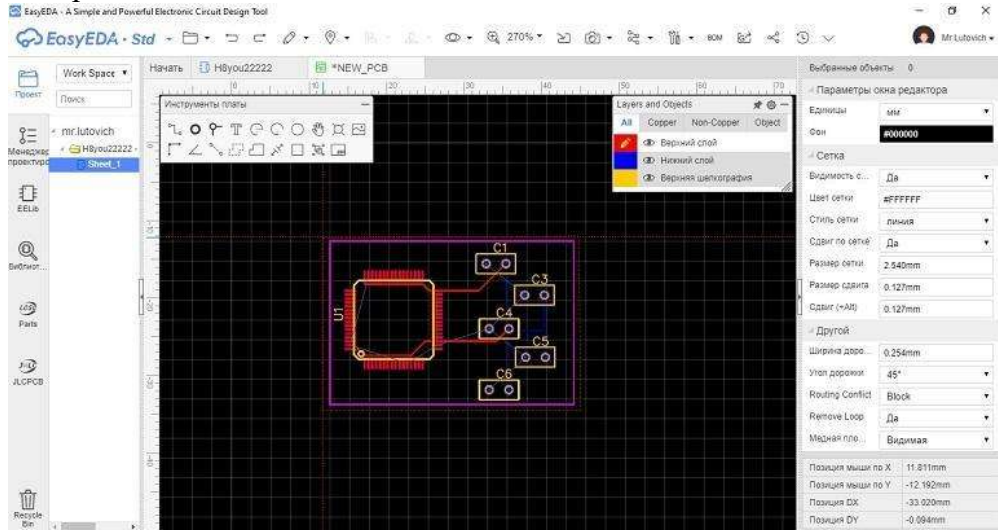
Результат работы автотрассировщика:



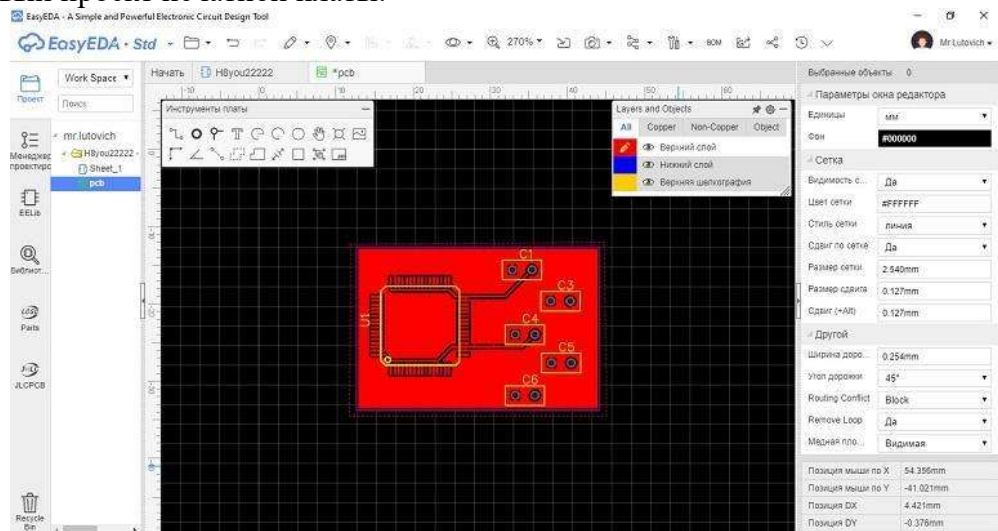
При установке параметров автотрассировщика, я отменил трассировку шины земли (GND), чтобы выполнить ее в качестве медного полигона по всему периметру печатной платы. Для этого в меню **Инструменты платы** выбираем *Медный полигон*.

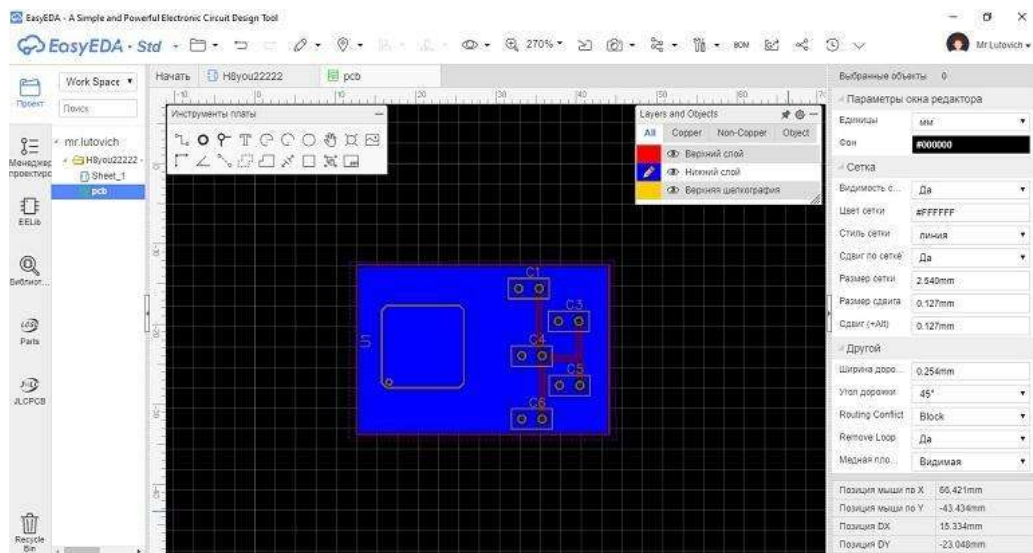


Далее задаем границы медного полигона:

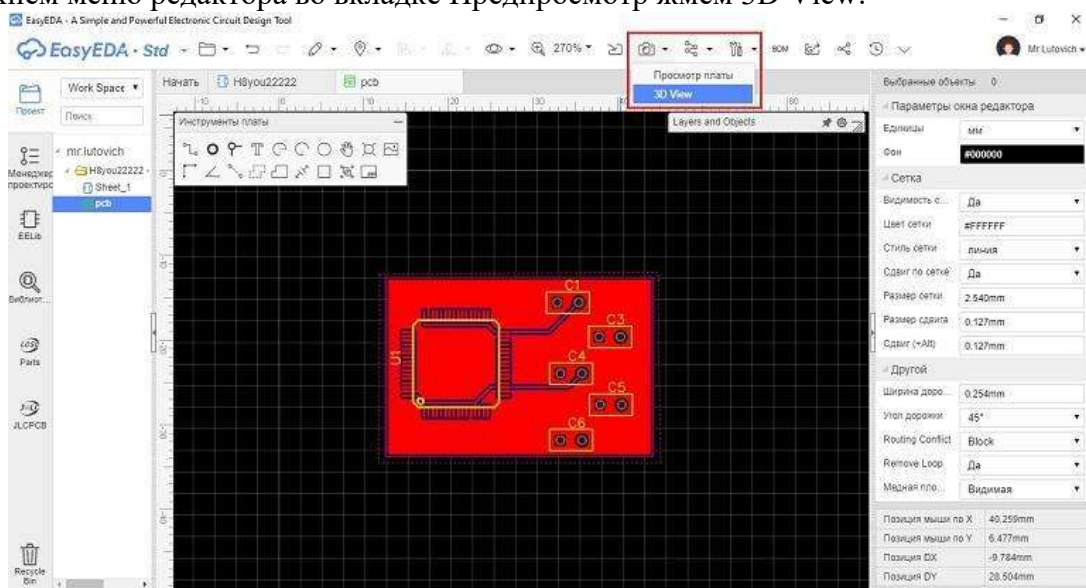


Жмем правую кнопку мыши и повторяем полигон для нижнего слоя металлизации. В итоге, мы имеем готовый проект печатной платы.

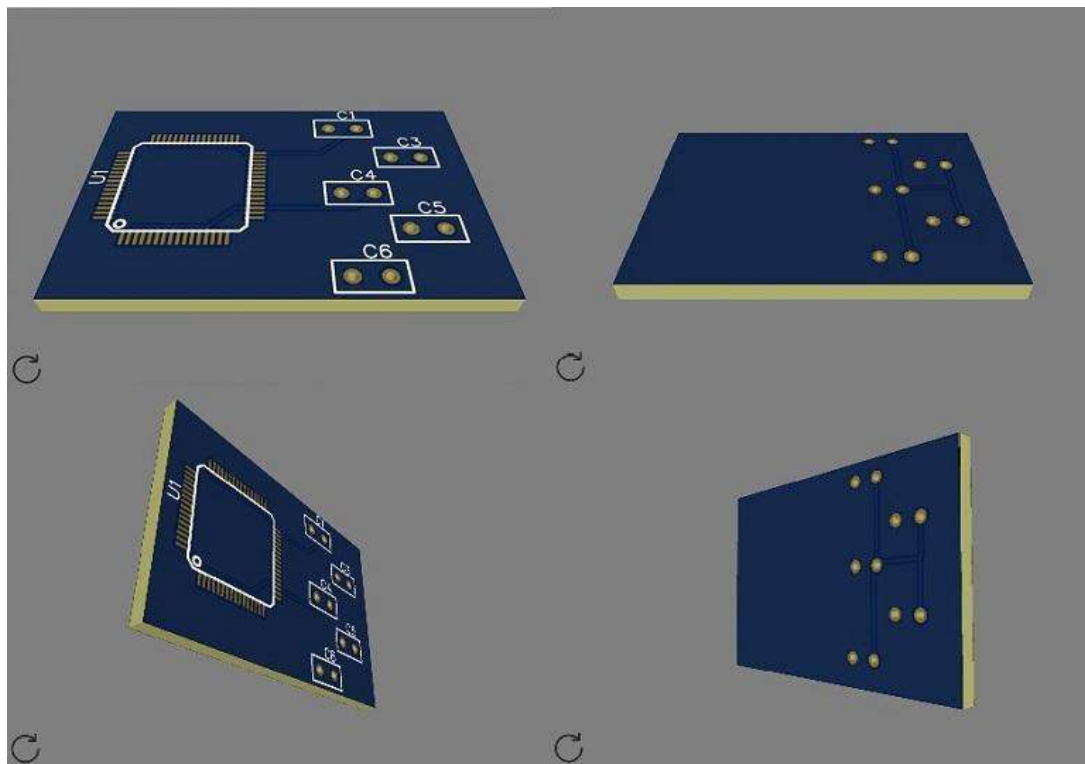




Дополнительно из редактора мы можем посмотреть, как плата будет выглядеть в 3D. Для этого в верхнем меню редактора во вкладке Предпросмотр жмем 3D View:



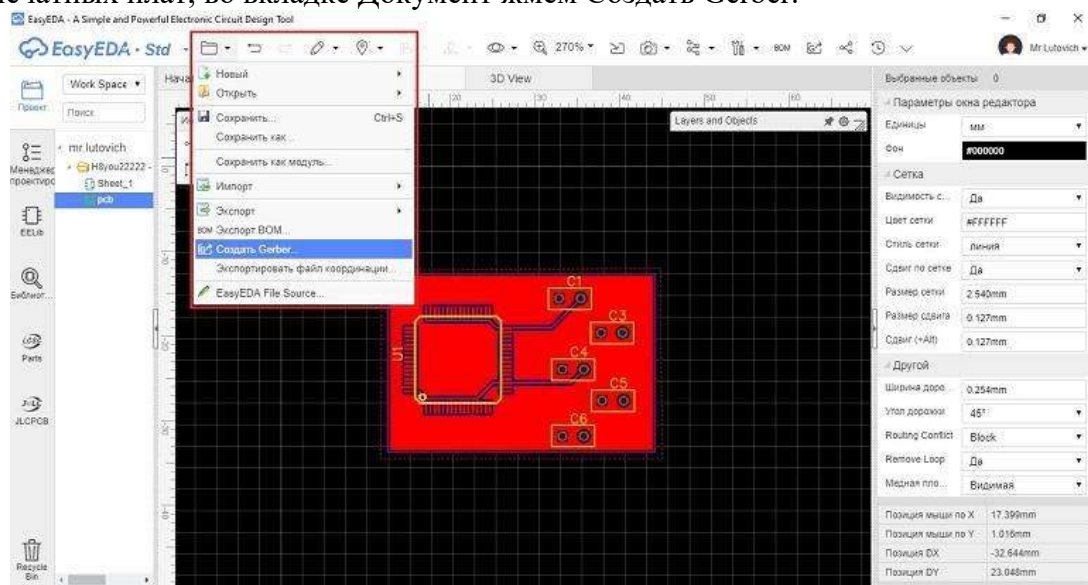
После загрузки мы получим 3D-модель печатной платы:



Создание Gerber и изготовление печатной платы

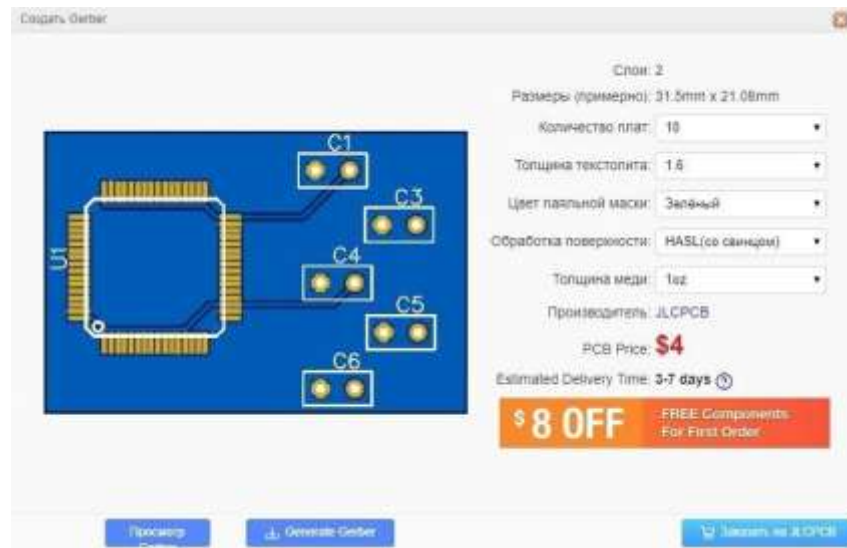
Когда проект печатной платы готов сразу закрадывается мысль о его изготовлении. Методы изготовления ПП в домашних условиях трудоемки и качество таких плат оставляет желать лучшего.

С помощью инструментов EasyEDA можно создать, так называемые Gerber-файлы, которые содержат в себе описание проекта печатной платы, необходимое для создания фотошаблона на спецоборудовании. Генерация Gerber не составит большого труда, для этого в верхнем меню редактора печатных плат, во вкладке Документ жмем Создать Gerber.



На следующем этапе сервис предложит пройти проверку правил проектирования (DRC). После прохождения теста откроется окно из которого можно:

1. создать Gerber;
2. заказать изготовление печатной платы на JLCPCB.

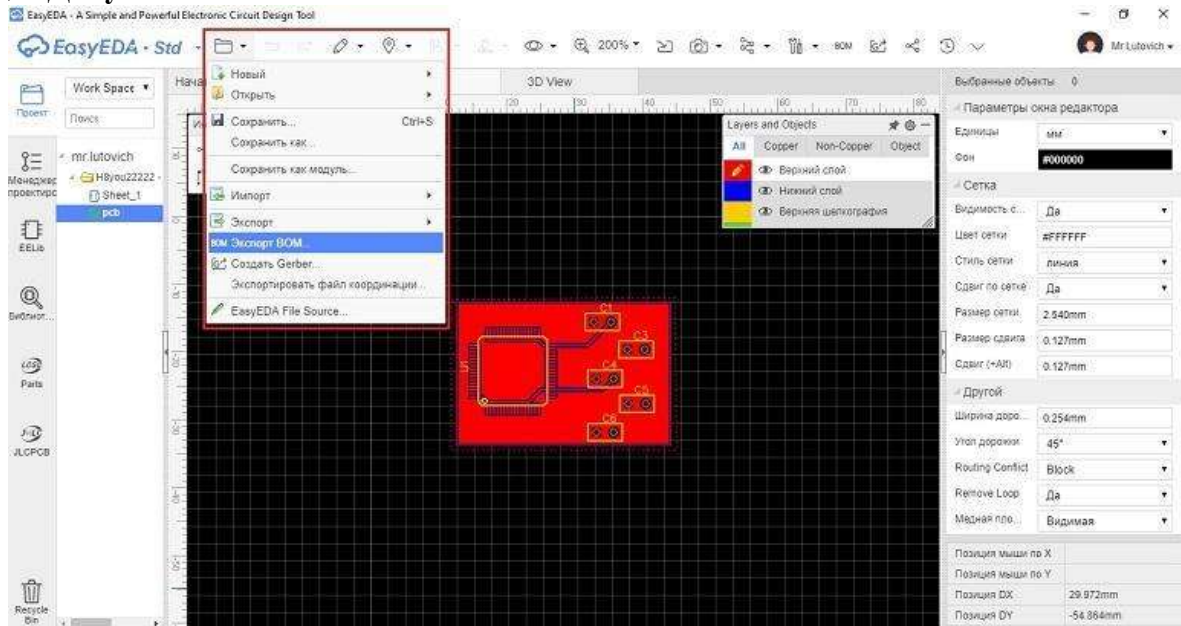


Полученный архив с файлами в формате Gerber можно отправить на предприятие по производству печатных плат для их изготовления. Если у вас нет времени на поиски изготовителя печатных плат, воспользуйтесь интеграцией EasyEDA с крупнейшим предприятием по прототипированию печатных плат в Китае, под названием JLCPCB. Читайте, [как заказать на JLCPCB](#) по ссылке.

Экспорт в BOM (спецификация)

BOM (bill of materials) — представляет собой список компонентов, входящих в готовую плату (своеобразная спецификация), с описанием достаточным для заказа элементной базы в интернет-магазинах.

Создание BOM осуществляется по нажатию **Экспорт BOM** в верхнем меню редактора, во вкладке **Документ**.



В появившемся окне выбираем: подтвердить экспорт или сразу сделать заказ компонентов у ведущего дистрибьютора электронных компонентов в Китае — LCSC.

Экспорт BOM									
ID	Название	Designator	Шелкография	Ко...	Название	Производ...	Поставщик	Supplier Part	Price
1	STM32F1...	U1	LQFP64	1					
2	1u	C5	RAD-0.1	1					
3	0,1u	C6,C1,C3,C4	RAD-0.1	4					

Order Parts/Check Stock
Экспорт BOM
Отмена

Ниже показан пример более обширного списка BOM проекта:

Экспорт BOM									
ID	Название	Designator	Шелкография	Ко...	Название	Производ...	Поставщик	Supplier Part	Price
12	0.1u	C2,C3,C4...	C0805K	7					
13	1u	C7	C0805K	1					
14	TPS73133...	U14	SOT-23-5	1	TPS73133DBVT	Ti	LCSC	C139344	\$1.8975
15	22uF	C10	CASE-B_3528	1	TC212B228M016B	Sunlord	LCSC	C124837	\$0.2963
16	LEDCHIP	LED2	CHIPLED_0805	1					
17	S1J	D2	SMA/DO-214	1	S1J	MDD	LCSC	C64914	\$0.0076
18	8MHz	Q19	HC49/S	1					
19	20pF	C23,C25,C...	C0805K	4					
20	32.768Hz	Q20	TC26H	1					
21	10k	R7,R8,R9	R0805	3					
22	?	D1	SMB	1					
23	Lithium C...	BT1	LITHIUM CR1...	1	Lithium CR1025	Keystone		C238060	\$1.7261
24	JUMPER	JP1	JUMPER2	1	?				
25	MMBTA42	Q2,Q3,Q4...	SOT23-3	12					
26	1K	R12,R13,R...	0603	12	RC0603JR-071KL	YAGEO	LCSC	C14676	\$0.0007
27	LTV-352T	U8,U9,U10	SOP-4_P2 54	6	LTV-352T	LITEON	LCSC	C10800	\$0.2015
28	4.7uF	C1	CAP-TH_BO1...	1	4.7uF 400V	ValuePro	LCSC	C21530	\$0.043

Order Parts/Check Stock
Экспорт BOM
Отмена

Задание.

Используя заданную электрическую принципиальную схему устройства разработайте (с применением САПР):

- чертеж электрической принципиальной схемы устройства, выполненный с учетом требований ЕСКД (заполните штамп);
- чертеж компоновки печатной платы - масштаб 1:1 предпочтителен (можно использовать габариты, рекомендованные САПР автоматически);
- топологию печатной платы с шелкографией (масштаб 1:1 предпочтителен);
- спецификацию на устройство, полученную средствами САПР;
- 3D модель прототипа устройства.

Форма представления результата:

Отчет по работе должен содержать:

1. документ (формат . docx, .pdf), содержащий необходимые чертежи и спецификацию устройства, а также иллюстрацию с 3D моделью (минимум 2 вида – лицевая и обратная стороны);
2. выводы по работе.

Практическое занятие №14. Выполнение анализа элементной базы цифрового устройства»

Цель: применение правил ЕСКД в обозначении электрорадиоэлементов (ЭРЭ) в конструкторской документации (КД).

Выполнив работу, Вы будете:
уметь:

- выполнять анализ и синтез схем цифровых устройств;
- выбирать и применять ИМС при разработке схем цифровых устройств в соответствии с техническим заданием.

Материальное обеспечение: ПК с выходом в Интернет

1. Теоретические сведения

Элементная база в конструкторских документах, например, в перечне элементов и спецификации, описывается по правилам ЕСКД.

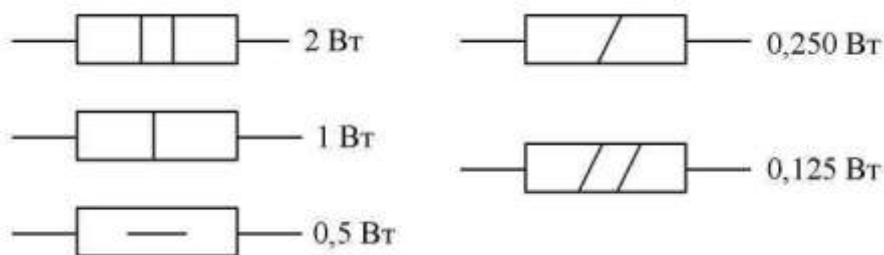
Описание резисторов в КД

В описание резисторов входят его тип, рассеиваемая мощность в ваттах, номинальное сопротивление в единицах сопротивления (Ом, кОм, МОм), отклонение от номинального сопротивления, выраженное в процентах, и нормативно-технический документ, по которому изготовлен резистор. Эти характеристики в обозначении отделены тире.

Например, резистор типа МЛТ мощностью 0,125 Вт с номинальным сопротивлением 10 кОм с отклонением от номинального сопротивления 10 процентов, изготовленный по ГОСТ 7113-77, в КД будет обозначен:

МЛТ - 0,125 Вт - 10 кОм $\pm$ 10 % ГОСТ 7113-77.

Отечественные резисторы имеют следующие градации мощности, которые на электрических схемах обозначают:



На профессиональных электрических схемах, имеющих перечень элементов, мощность резисторов не проставляется.

Описание в КД электролитических конденсаторов

Электролитические конденсаторы на электрической схеме обозначены знаком «+», проставляемым возле одной из обкладок.

В описание электролитических конденсаторов входят тип, напряжение в вольтах, номинальная емкость в микрофарадах или пикофарадах, отклонение от номинальной емкости, выраженное в процентах и нормативно-технический документ, по которому изготовлен электролитический конденсатор. Эти характеристики в обозначении отделены тире.

Например, конденсатор типа К50-3 с напряжением 16 В, номинальной емкостью 5 мкФ с отклонением от номинальной емкости в 10 процентов, изготовленный по ОЖО.462.012 ТУ, в КД будет обозначен: К50-3 - 16В - 5мкФ $\pm$ 10 % ОЖО.462.012 ТУ.

Описание в КД неэлектролитических конденсаторов

У неэлектролитических конденсаторов в обозначение входят тип, группа ТКЕ (температурный коэффициент емкости), номинальная емкость, выражающаяся в абсолютных единицах, отклонение от номинальной емкости, выраженное в процентах, и нормативнотехнический документ, по которому изготовлен неэлектролитический конденсатор. Эти характеристики в обозначении отделены дефисом.

Например, конденсатор типа КМ-4а с группой ТКЕ М1500, номинальной емкостью 0,5

мкФ с отклонением от номинальной емкости 10 процентов, изготовленный по ОЖО.460.043, ТУ, в КД будет обозначен: КМ-4а - М1500 - 0,5мкФ $\pm$ 10 % ОЖО.462.012 ТУ.

Наиболее применимы для резисторов и конденсаторов отклонения от номинальных размеров 5 и 10 процентов. *Описание в КД диодов*

Описание в КД диодов состоит из типа и нормативнотехнического документа, по которому изготовлен диод. Например, диод типа КД 514А, изготовленный по ТТЗ.362.124.ТУ, в КД будет обозначен: КД 514А ТТЗ.362.124.ТУ.

Описание в КД транзисторов

У транзисторов в обозначение входят тип и нормативнотехнический документ, по которому изготовлен транзистор. Например, транзистор типа КТ 363А, изготовленный по ЩТО.336.014.ТУ, в КД будет обозначен: КТ 363А ЩТО.336.014.ТУ.

Описание в КД микросхем

У микросхем в обозначение входят серия, тип корпуса и нормативно-технический документ, по которому изготовлена микросхема.

Например, микросхема серии К140УД в корпусе 201.14-1 (это корпус прямоугольный пластмассовый с 14 выводами), изготовленная по ГОСТ 17467-79, в КД будет обозначена:

К140УД4 в корпусе 201.14-1 ГОСТ 17467-79.

Отечественные микросхемы по ГОСТ 17467-79 имеют 5 типов корпусов: 4 типа прямоугольные и 1 тип круглый. Корпуса, начинающиеся с цифр 1, 2, 4, 5, имеют прямоугольный контур; корпус, начинающийся с цифры 3 - круглый.

Задание.

1. Выписать электрорадиоэлементы (ЭРЭ), не устанавливаемые на печатной плате.
2. Выписать ЭРЭ, которые будут установлены на печатной плате, следующими группами:

- резисторы;
- конденсаторы электролитические;
- конденсаторы неэлектролитические;
- диоды;
- транзисторы;
- микросхемы.

3. Определить номинальные параметры всех характеристик элементов.

4. Обозначить все ЭРЭ, устанавливаемые на печатной плате, согласно правилам ЕСКД.

5. Определить для ЭРЭ нормативно-технический документ по прил. 1.

Контрольные вопросы

1. Какую часть фарады составляют микрофарада и пикофарада?
2. Почему приставки «микро» и «пико» пишутся прописными буквами?
3. Почему единицы измерения емкости в фарадах, сопротивления в омах, напряжения в вольтах начинаются с заглавных букв?
4. Какие приставки к единицам измерения параметров электрорадиоэлементов начинаются с заглавных букв? Привести примеры.
5. Привести пример обозначения круглого корпуса микросхемы.
6. Как распознать электролитический конденсатор на электрической принципиальной схеме?
7. Как для простоты на любительских электрических схемах обозначается мощность резисторов?
8. С какой буквы пишется приставка «кило» и почему?

Форма представления результата:

Отчет по работе должен содержать:

3. перечень элементов, использованных в схеме устройства с описанием их параметров и характеристик, а также УГО элементов, выполненных по правилам ЕСКД;
4. выводы по работе.

Практическое занятие № 15.

Определение структуры изделия и его обозначение в конструкторской документации

Цель: определить функциональную и конструктивную (структурную) сложность изделия, обозначение этого изделия в конструкторской документации (КД).

Выполнив работу, Вы будете:

уметь:

- выполнять анализ и синтез схем цифровых устройств
- разрабатывать и оформлять комплект конструкторской документации (КД) в соответствии с ЕСКД

Материальное обеспечение: ПК с выходом в Интернет.

Теоретические сведения

Все изделия, т. е. любые предметы или наборы предметов производства, подлежащие изготовлению на предприятии, согласно ГОСТ 2.101 «ЕСКД. Виды изделий» делятся на виды:

- деталь - изделие, изготовленное из однородного по наименованию и марке материала без применения сборочных операций;

- сборочная единица - изделие, составные части которого подлежат соединению между собой на предприятии-изготовителе сборочными операциями;

- комплекс - два или более изделий (состоящих, в свою очередь, из двух или более частей), не соединенных на предприятии-изготовителе

- сборочными операциями, но предназначенных для выполнения взаимосвязанных эксплуатационных функций;

- комплект - два или более изделий, не соединенных на предприятии-изготовителе сборочными операциями и представляющих набор изделий, имеющих общее эксплуатационное назначение вспомогательного характера.

Электронное средство (ЭС) по функционально-конструктивной сложности имеет, согласно ГОСТ 26632-85 «Уровни разукрупнений по функционально-конструктивной сложности», несколько уровней разукрупнения. Уровни обладают строгой соподчиненностью (иерархией), а именно ЭС нижних уровней входят в ЭС верхних.

Начнем рассмотрение ЭС, начиная с самых высоких уровней разукрупнения.

Электронная система - электронное средство, представляющее собой совокупность функционально взаимодействующих автономных электронных комплексов и устройств, образующих целостное единство, обладающее свойством перестроения структуры в целях рационального выбора и использования входящих средств, при решении технических задач.

Электронный комплекс - электронное средство (ЭС), представляющее собой совокупность функционально связанных электронных устройств (ЭУ), обладающее свойством перестроения структуры в целях сохранения работоспособности и предназначенное для решения технических задач.

ЭС этих двух уровней относится к изделиям вида «комплекс» или «комплект» в зависимости от назначения. Характерной их особенностью является то, что они не собираются на предприятии.

Электронное устройство (ЭУ) - ЭС, представляющее собой функционально законченную сборочную единицу, выполненную на несущем основании конструкции, реализующую функции (ю) передачи, приема, преобразования информации или иную техническую задачу. В зависимости от сложности технической задачи ЭУ может быть составной частью другого электронного устройства. ЭУ самостоятельно эксплуатируется и его монтаж осуществляется на предприятии-изготовителе.

Электронный функциональный узел (ЭФУ) - электронное средство (ЭС), представляющее собой законченную сборочную единицу, выполненную на несущем основании конструкции,

реализующее функцию преобразования сигнала и не имеющее самостоятельного эксплуатационного применения.

Структура изделия и его обозначение в КД

Обилие стандартных и типовых составных частей, применяемых одновременно во многих изделиях, привело к разработке обезличенной системы обозначений изделий и их конструкторских документов (КД). В настоящее время, несмотря на введение ГОСТ 2.201-80 «Обозначение изделий и конструкторских документов», который регламентировал обозначение изделий и их КД по классификатору ЕСКД, применяется двойное их обозначение.

Допускается в старых разработках пользоваться классификатором МН СЧХ (Межведомственная нормаль «Системы чертежного хозяйства»). Классификатор МН СЧХ делит изделия и их КД на десять классов (от 0 до 9).

Класс 0 - документация; класс 1 - системы, комплексы; классы 2, 3, 4 - приборы и группы (устройства); классы 5, 6 - функциональные узлы; 7, 8, 9 - детали.

Причем, чем выше уровень разукрупнения изделия, тем меньшее число присваивается его классу. Например, класс 6 предполагает менее сложный функциональный узел, чем класс 5.

Каждый из классов разделен по установленным признакам на десять секторов (от 0 до 9), каждый сектор - на десять типов (от 0 до 9), каждый тип - на десять видов (от 0 до 9).

Структура обозначения изделия по классификатору МН СЧХ показана на рис. 2.1.

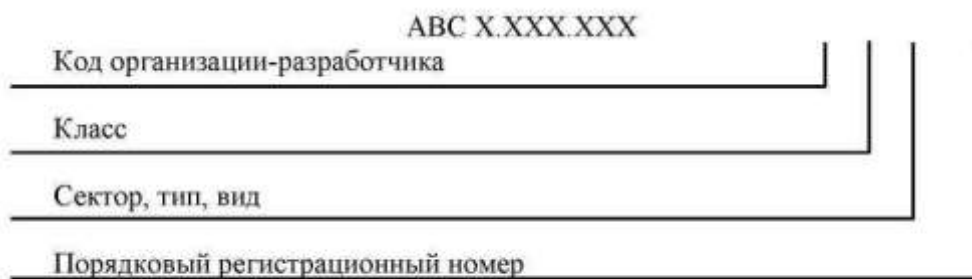


Рис. 2.1. Структура обозначения изделия по классификатору МН СЧХ

Коды организаций занесены в списки по отраслям. Если списки не известны, то можно в качестве кода организации-разработчика

ставить любые две или три буквы (КП - курсовой проект, ДП - дипломный проект или инициалы студента).

Порядковый регистрационный номер при первой разработке имеет все три нуля. Для второй разработки регистрационный номер будет обозначен как 001.

Поскольку обозначение изделия или КД имеет десять символов, то часто его называют десятичной характеристикой (от слова «де-ци» - «десять»).

Структура обозначения, согласно ГОСТ 2.201 по классификатору ЕСКД, аналогична изложенной выше и представлена на рис. 2.2.

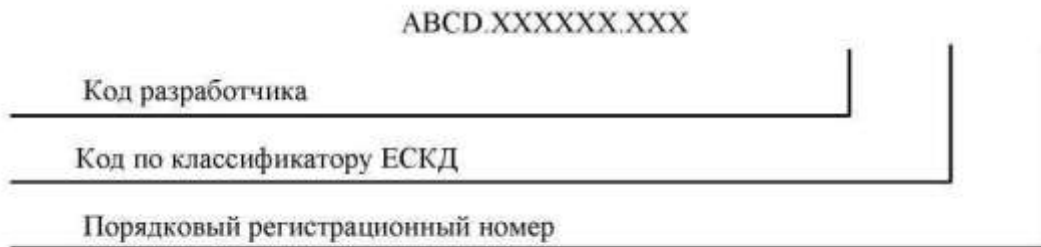


Рис. 2.2. Структура обозначения изделия по классификатору ЕСКД

Код организации-разработчика состоит из сочетания четырех букв (прописанного шрифта), назначаемых так, как указано выше. Структура кода по классификатору ЕСКД следующая (рис. 2.3).

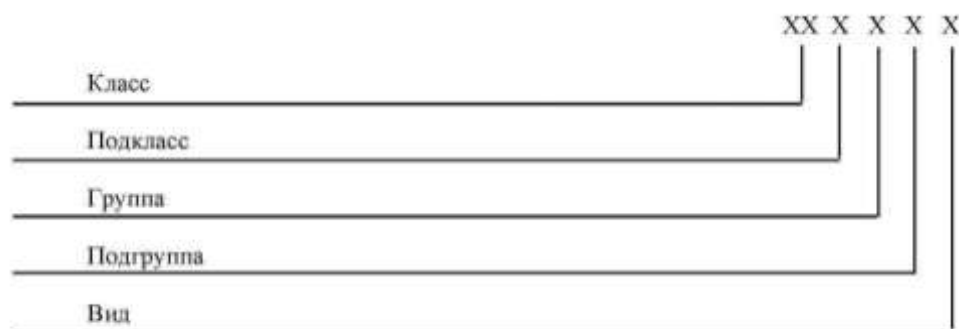


Рис. 2.3. Структура кода классификатора ЕСКД

Существует 100 классов, причем первая их цифра аналогична обозначению классификатора МН СЧХ, например:

Класс 30 - сборочные единицы общемашиностроительные;

Класс 42 - устройства и системы контроля и регулирования параметров технологических процессов, средства телемеханики, охранной и пожарной сигнализации;

Класс 46 - средства радиоэлектронные управления связи, навигации и вычислительной техники;

Класс 71, 72 - детали - тела вращения;

Класс 73, 74 - детали - не тела вращения;

Класс 75 - детали - тела вращения и (или) не тела вращения, кулачковые, карданные с элементами зацепления, арматуры, санитарнотехнические, разветвленные, пружинные, ручки, уплотнительные, от- счетные, пояснительные, маркировочные, защитные, посуда, оптические, электрорадиоэлектронные, крепежные. Классификатор ЕСКД для данного класса приведен в прил. 2.

Класс 76 - детали инструмента (сверла, метчики и т.д.).

Основные и неосновные конструкторские документы (КД) обозначаются по-разному. Обозначение основных КД аналогично обозначению изделия. При обозначении неосновных КД в конце обозначения проставляют шифр документа.

Шифры наиболее часто встречающихся конструкторских документов приведены в прил. 3.

Согласно ГОСТ 26632-85 уровней разукрупнения ЭС в немодульном исполнении по конструктивной сложности всего три:

- электронный шкаф - электронное средство (ЭС), представляющее собой совокупность электронных блоков и (или) ячеек, предназначенное для реализации функций (и) передачи, приема, преобразования сигналов, выполненное на основе несущей конструкции III уровня;

- электронный блок - ЭС, представляющее собой совокупность радиоэлектронных ячеек, предназначенное для реализации функций (и) передачи, приема, преобразования сигналов, выполненное на основе несущей конструкции II уровня;

- электронная ячейка - ЭС, предназначенное для реализации функций (и) передачи, приема, преобразования сигналов, выполненное на основе несущей конструкции I уровня.

Под несущей конструкцией (НК) понимают элементы конструкции или совокупность элементов, предназначенные для размещения технических средств и обеспечения их устойчивости и прочности в заданных условиях эксплуатации.

Базовая несущая конструкция (БНК) предназначена для размещения ЭС различного функционального назначения. Ее габаритные размеры строго стандартизированы.

Уровни I, II, III разукрупнения ЭС (ЭВМ) по конструктивной сложности часто называют структурными уровнями. Каждому уровню соответствуют свои несущие конструкции (НК) или базовые несущие конструкции (БНК), которые отражены в стандартах на конкретный вид РЭС.

Задание.

1. Определить функциональный и конструктивный уровни разукрупнения конструируемого изделия.

2. Отнести конструируемое изделие к одному из трех конструктивных уровней разукрупнения.
3. Проанализировать структуру выбранного уровня.
4. Сформулировать основные требования к несущей конструкции, воспользовавшись литературой, указанной в конце работы.
5. По классификатору ЕСКД (классы 46,75) обозначить конструируемые изделия и их конструкторские документы.

Контрольные вопросы

1. Назовите характерные отличия изделий различных уровней функциональной сложности электронных средств (ЭС).
2. Как приводятся в соответствие функциональные и конструктивные уровни электронных средств?
3. Какому функциональному уровню соответствует класс 46 по классификатору ЕСКД?
4. Как шифруются текстовые и графические неосновные конструкторские документы? Привести примеры.
5. Какие документы не будут иметь шифра? Привести примеры.
6. Какими цифрами обозначают детали по МН СЧХ?
7. Какие классы отведены для обозначения деталей классификатором ЕСКД?
8. Что необходимо знать для обозначения печатной платы (детали)?
9. В чем сходства и различия в обозначении сборочного чертежа и электрической принципиальной схемы одного и того же ЭС?

Форма представления результата:

Отчет по работе должен содержать:

1. обозначение структуры изделия с обоснованием;
2. выводы по работе.

Практическое занятие №16. Расчет габаритов печатной платы

Цель: ознакомиться с методикой расчета и научиться производить расчет габаритов печатной платы электронного узла.

Выполнив работу, Вы будете:

уметь:

- выполнять основные конструкторские расчеты при проектировании цифровых устройств.

Материальное обеспечение:

Не требуется.

Теоретические сведения

Исходными данными для расчета габаритов печатной платы являются справочные данные о корпусах использованных ИМС и дискретных элементов (резисторы, конденсаторы, диоды, переключатели и т.д.).

Порядок расчета:

1. Производим расчет установочной площади печатной платы по формуле:

$$S_{\text{уст}} = \sum S_i$$

где S_i – площадь одного элемента

2. Определяем полную площадь печатной платы по формуле:

$$S_{\text{полн}} = S_{\text{уст}} * K_{\text{исп}}$$

где $K_{\text{исп}}$ – коэффициент использования печатной платы (2...3)

3. Определяем длину и ширину печатной платы по значению $S_{\text{полн}}$ подбором.

4. Определяем объем печатной платы по формуле:

$$V = 1,5 * B * L * H$$

H – высота самого высокого элемента с учетом зазоров и толщины печатной платы

B – ширина печатной платы,

L – длина печатной платы.

Задание.

Выполните расчет габаритов печатной платы по имеющимся исходным данным:

Наименование элемента	Количество, шт	Площадь одного элемента $S_i, \text{см}^2$.
ИМС K155ЛА3	3	1,46
ИМС K155ИЕ2	6	1,46
ИМС K155ИД1	2	1,61
Резистор МЛТ 0,25	11	1
Диод КД202	4	4,81
Диод КД103	4	0,09
Транзистор КТ312	1	0,42
Тиристор КУ201	1	8,6
Конденсатор К50-16	1	2
Конденсатор К50-6	1	0,13
Переключатели	25	3

Наивысший элемент – триностор КУ201. Его высота – 3.1 см.

Полная высота платы с учетом пайки, толщины печатной платы, зазоров равна – 4 см.

Форма представления результата:

Отчет по работе должен содержать:

1. расчеты параметров печатной платы;
2. выводы по работе.

Практическое занятие №17.

Расчет параметров печатного монтажа

Цель: ознакомиться с методикой расчета и научиться производить расчет печатного монтажа платы электронного узла.

Выполнив работу, Вы будете:

уметь:

- выполнять основные конструкторские расчеты при проектировании цифровых устройств.

Материальное обеспечение:

Не требуется.

Теоретические сведения

Двусторонняя печатная плата изготавливается электрохимическим методом и имеет 3-й класс точности.

Исходными данными для расчетов являются следующие справочные данные:

1. толщина фольги t
2. максимальный ток через проводник $I_{\max}$
3. максимальная длина проводника l
4. допустимое падение напряжения на проводнике $U_{\text{доп}}$
5. максимальный диаметр выводов элементов d_0
6. расстояние между выводами микросхемы L_0
7. допустимая плотность тока $j_{\text{доп}}$
8. удельное сопротивление ρ

Порядок расчета:

1. Определяем минимальную ширину печатного проводника по постоянному току в цепях питания и заземления с учетом данных:

$$b_{\min 1} = I_{\max} / (j_{\text{доп}} * t)$$

2. Определяем минимальную ширину проводника исходя из допустимого падения напряжения на нем:

$$b_{\min 2} = (\rho \cdot I_{\max} \cdot l) / (t \cdot U_{\text{доп}})$$

3. Определяем номинальное значение диаметров монтажных отверстий:

$$d = d_3 + |\Delta d_{\text{но}}| + r$$

где d_3 - максимальный диаметр вывода МС

$\Delta d_{\text{но}}$ - нижнее предельное отклонение от номинального диаметра монтажного отверстия

r - разница между минимальным диаметром отверстия и максимальным диаметром вывода МС, выбирается в пределах 0,1-0,4 мм

4. При выборе значения диаметра отверстия следует учитывать, что должно выполняться неравенство:

$$d_{\min} \geq H_{\text{расч}} \cdot \gamma$$

где $H_{\text{расч}}$ - расчетная толщина платы (2 мм)

γ - отношение диаметра металлизированного отверстия к толщине платы (0,33)

5. Рассчитываем минимальный диаметр контактных площадок:

$$D_{\min} = D_{\min 1} + 1.5t$$

где $D_{\min 1}$ - минимальный эффективный диаметр площадки

$$D_{\min 1} = 2 \cdot (b_m + d_{\max} / 2 + \delta d + \delta p)$$

где b_m - расстояние от края просверленного отверстия до края контактной площадки (0,035 мм)

δd и δp - допуски на расположение отверстий и контактных площадок (0,1 мм и 0,25 мм соответственно)

$d_{\max}$ - максимальный диаметр просверленного отверстия

$$d_{\max} = d + \Delta d + (0,1 \dots 0,15)$$

где Δd - допуск на отверстие (0,1 мм)

6. Определяем максимальный диаметр контактной площадки:

$$D_{\max} = D_{\min} + 0.03$$

7. Определяем минимальную ширину проводников:

$$b_{\min} = b_{\min 3} + 0.03$$

где $b_{\min 3}$ - минимальная эффективная ширина проводника, для плат 3-го класса точности 0.18 мм

8. Определяем максимальную ширину проводника:

$$b_{\max} = b_{\min} + (0.02 \dots 0.06)$$

9. Определяем минимальное расстояние между проводником и контактной площадкой:

$$S_{1\min} = L_0 - D_{\max} / 2 - \delta p - b_{\max} / 2 - \delta l$$

где L_0 - расстояние между центрами рассматриваемых элементов

10. Определяем минимальное расстояние между двумя контактными площадками:

$$S_{2\min} = L_0 - D_{\max} - 2\delta p$$

11. Определяем минимальное расстояние между двумя проводниками:

$$S_{3\min} = L_0 - b_{\max} - 2\delta l$$

где δl - допуски на расположение проводников (0,1 мм)

Задание.

Выполните расчет параметров печатного монтажа по имеющимся исходным данным:

1. $t = 35 \text{ мкм} = 0,035 \text{ мм}$
2. $I_{\max} = 0,5 \text{ А}$
3. $l = 0,2 \text{ м}$
4. $U_{\text{доп}} = 0,2 \text{ В}$
5. $d_3 = 0,5 \text{ мм}$
6. $L_0 = 2,5 \text{ мм}$
7. $j_{\text{доп}} = 20 \text{ А/мм}^2$
8. $\rho = 0.05 \text{ Ом} \cdot \text{мм}^2/\text{м}$.

Полученные результаты впишите в таблицу:

Параметр	Значение
минимальная ширина ПП $b_{\min 1}$, мм	
номинальное значение диаметров монтажных отверстий d , мм	

минимальный диаметр КП D _{min} , мм	
максимальный диаметр просверленного отверстия d _{max} , мм	
максимальный диаметр КП D _{max} , мм	
минимальная ширина проводников b _{min} , мм	
максимальная ширина проводников b _{max} , мм	
минимальное расстояние между проводником и КП S _{1min} , мм	
минимальное расстояние между двумя КП S _{2min} , мм	
минимальное расстояние между двумя проводниками S _{3min} , мм	

Форма представления результата:

Отчет по работе должен содержать:

1. расчеты параметров печатного монтажа платы электронного узла;
2. выводы по работе.

Практическое занятие №18.

Расчет ударопрочности ПП

Цель: ознакомиться с методикой расчета и научиться производить расчет на действие механического удара.

Выполнив работу, Вы будете:

уметь:

- выполнять основные конструкторские расчеты при проектировании цифровых устройств.

Материальное обеспечение:

Не требуется.

Теоретические сведения

Расчет выполняется для печатной платы, выполненной из фольгированного материала, закрепленной в 4 точках и при падении ее с высоты 2 м. Исходными данными для расчета являются: габариты печатной платы (а, b), масса платы с элементами (М), толщина пластины основания платы (h), высота падения (Н).

Порядок расчета:

1 определяем частоту собственных колебаний печатной платы, закрепленной в четырех точках:

$$f_0 = \frac{\pi}{2 \cdot a^2} \cdot \left(1 + \frac{a^2}{b^2}\right) \cdot \sqrt{\frac{D}{M}} \cdot a \cdot b$$

где а и b – длина и ширина пластины;
D – цилиндрическая жесткость;
М – масса пластины с элементами.

Цилиндрическая жесткость определяется:

$$D = \frac{E \cdot h^2}{12 \cdot (1 - \nu^2)}$$

где Е – модуль упругости (3,02·10⁹ Н/м);
h – толщина пластины;
ν – коэффициент Пуассона (0,22).

2 определяем условную частоту ударного импульса:

$$\omega = \frac{\pi}{\tau}$$

где τ – длительность ударного импульса (0.5 с).

3 определяем коэффициент расстройки при ударе для полусинусоидального импульса:

$$v = \frac{\omega}{2\pi \cdot f_0}$$

4 определяем амплитуду ускорения ударного импульса:

$$H_y = \frac{\sqrt{2 \cdot g \cdot H}}{\tau}$$

где H – высота падения платы;
 g – ускорение свободного падения.

5 определяем максимальное относительное перемещение для полусинусоидального импульса:

$$Z_{max} = \frac{2 \cdot H_y}{2\pi \cdot f_0} \cdot \frac{v}{(v-1)} \cdot \cos\left(\frac{\pi}{2 \cdot v}\right)$$

6 проверяем выполнение условия ударопрочности для элементов РЭА типа пластин:

$$Z_{max} < l \cdot \delta_{доп}$$

где $\delta_{доп}$ – допустимая стрела прогиба фольгированных материалов (0,022).

Задание.

Выполните расчет ударопрочности печатной платы по имеющимся исходным данным:

1. $a = 0,2$ м
2. $b = 0,14$ м
3. $M = 0.3$ кг
4. $h = 1$ мм = 0,001м
5. $H = 2$ м

Форма представления результата:

Отчет по работе должен содержать:

1. расчеты параметров ударопрочности платы электронного узла;
2. выводы по работе.

Критерии оценки:

Оценка «отлично» ставится, если задание выполнено полностью, работа оформлена в соответствии с требованиями.

Оценка «хорошо» ставится, если были допущены ошибки при выполнении задания, обработке результатов или при оформлении отчёта.

Оценка «удовлетворительно» ставится, если задание выполнено не полностью или имеются грубые ошибки при выполнении/оформлении.

Оценка «неудовлетворительно» ставится, если задание не выполнено или выполнено частично (менее 50%).

Практическое занятие №19. Расчет надежности электронного узла

Цель: ознакомиться с методикой расчета и научиться производить расчет надежности электронного узла.

Выполнив работу, Вы будете:

уметь:

- выполнять основные конструкторские расчеты при проектировании цифровых устройств.

Материальное обеспечение:

Не требуется.

Теоретические сведения

Расчет надежности заключается в определении показателей надежности изделия по известным характеристикам надежности составляющих компонентов и условиям эксплуатации.

Порядок расчета:

1. Определяем интенсивности отказов элементов с учетом условий эксплуатации изделия:

$$\lambda_i = \lambda_{0i} * k_1 * k_2 * k_3 * k_4 * a_i(T, k_n)$$

где λ_{0i} – номинальная интенсивность отказов

k_1 и k_2 – поправочные коэффициенты, зависящие от воздействия механических факторов (для стационарных РЭА равны 1.04 и 1.03 соответственно)

k_3 – поправочный коэффициент, зависящий от воздействия влажности и температуры (при влажности 60-70% и температуре воздуха 20-40 °С равен 1.0)

k_4 – поправочный коэффициент, зависящий от давления воздуха (при давлении воздуха 80-100кПа равен 1.0)

$a_i(T, k_n)$ – поправочный коэффициент, зависящий от температуры поверхности элемента (Т) и коэффициента нагрузки (k_n)

2. Определяем интенсивность отказов блока:

$$\Delta_{\text{блока}} = \sum \lambda_{\text{элементов}}$$

3. Определяем среднее время наработки на отказ:

$$T_{\text{ср}} = 1/\Delta_{\text{блока}}$$

4. Определяем вероятность безотказной работы в течении 10000 ч. (для нерезервированных систем):

$$P(t_p) = \exp(-\Delta_{\text{блока}} * t_p)$$

Задание.

Выполните расчет параметров надежности электронного узла по имеющимся исходным данным:

Наименование элемента	Количество элементов, шт	λ_{0i} , (10^{-6} 1/ч)	$a_i(T, k_n)$
ИМС (серия К155)	11	0.013	0.61
Транзистор (КТ312)	1	0,5	0,8
Диоды, тиристор (КД202, КД103, КУ201)	9	0,2	0,7
Конденсаторы (К50-16, К50-6)	2	0,035	0,37
Резисторы (МЛТ 0,25)	11	0,087	0,73
Переключатели	25	0,14	1
Динамическая головка	1	4	1
Гнезда	2	0,01	1
Печатная схема	-	0,7	1
Пайка	-	0,01	1

Форма представления результата:

Отчет по работе должен содержать:

1. расчеты параметров надежности электронного узла;
2. выводы по работе.

Критерии оценки:

Оценка «отлично» ставится, если задание выполнено полностью, работа оформлена в соответствии с требованиями.

Оценка «хорошо» ставится, если были допущены ошибки при выполнении задания, обработке результатов или при оформлении отчёта.

Оценка «удовлетворительно» ставится, если задание выполнено не полностью или имеются грубые ошибки при выполнении/оформлении.

Оценка «неудовлетворительно» ставится, если задание не выполнено или выполнено частично (менее 50%).

Выполнение анализа элементной базы цифрового устройства для заданных условий эксплуатации

Цель: сравнение условий эксплуатации электронного средства (ЭС) или ЭВМ и условий эксплуатации электрорадиоэлементов (элементной базы), выбор возможных конструктивных решений по защите от климатических и механических внешних воздействий.

Выполнив работу, Вы будете:

уметь:

- выполнять анализ и синтез схем цифровых устройств
- выбирать и применять ИМС при разработке схем цифровых устройств в соответствии с техническим заданием

Материальное обеспечение:

Компьютеры с выходом в Интернет.

Теоретические сведения

Нормирование условий эксплуатации ЭВМ (ЭС)

Нормирование условий эксплуатации ЭВМ (ЭС) осуществляется различными способами в зависимости от назначения электронного устройства. Можно указать следующие пять способов.

1. **Перечисление действующих факторов с указанием степени их жесткости по ГОСТ 16962-71.**

2. Указание климатического исполнения и категории размещения изделия по ГОСТ 15150-69 или категории исполнения по ГОСТ 20397-82.

Указание группы эксплуатации изделия, например, по ГОСТ 16019-79, 21552-84, 11478-88.

Перечисление действующих факторов с указанием их числовых характеристик.

Сочетание отдельных ранее перечисленных способов.

В данной работе рассматриваются следующие воздействующие факторы:

- механические (только вибрации, выражающиеся в герцах);
- климатические (только нижняя, верхняя рабочие и предельные температуры, измеренные в градусах Цельсия; относительная влажность, выражающаяся в процентах при определенной температуре).

В прил. 4-9 приводятся числовые значения воздействующих факторов, которые выписаны из указанных выше ГОСТов.

Степени жесткости ЭС по ГОСТ 16962 «Условия эксплуатации изделий электронной техники (ИЭТ) и электротехники» приведены в прил.4.

Климатическое исполнение изделий ЭС согласно ГОСТ 15150 «Машины, приборы и другие технические изделия. Исполнения для различных климатических районов. Категории, условия эксплуатации, хранения и транспортирования в части воздействия климатических факторов внешней среды» представлено в табл. 3.1.

Таблица 3.1

Климатическое исполнение изделий по ГОСТ 15150

Климатическое исполнение изделий	Обозначение
<i>Изделия, предназначенные для эксплуатации на суше, реках, озерах.</i>	
Для микроклиматического района с умеренным климатом.	У
Для микроклиматического района с умеренным и холодным климатом.	УХЛ
Для микроклиматического района с влажным тропическим климатом.	ТВ
Для микроклиматического района с сухим тропическим климатом.	ТС
Для микроклиматического района, как с сухим, так и влажным тропическим климатом.	Т
Для всех микроклиматических районов, кроме района с очень холодным климатом.	
<i>Изделия, предназначенные для эксплуатации в макроклиматических районах с морским климатом.</i>	
Для макроклиматического района с умеренно-холодным морским климатом.	О
Для макроклиматического района с тропическим морским климатом	М
Для макроклиматического района, как с умеренно-холодным, так и с тропическим климатом.	ТМ
<i>Изделия для эксплуатации во всех макроклиматических районах, кроме района с очень холодным климатом.</i>	ОМ
	В

Таблица 3.2

Характеристика категории размещения изделий по ГОСТ 15150

Характеристика категории размещения изделий	Обозначение
Изделие для эксплуатации на открытом воздухе	1
Изделие для эксплуатации под навесом или в помещении (объемах), где колебания температуры и влажности воздуха несущественно отличаются от колебаний на открытом воздухе	2
Изделие для эксплуатации в качестве встроенных элементов внутри комплектов изделий (например, внутри РЭА)	2.1
Изделие для эксплуатации в закрытых помещениях (объемах) с естественной вентиляцией без искусственно регулируемых климатических условий	3
Изделие для эксплуатации в нерегулярно отапливаемых помещениях	3.1
Изделие для эксплуатации в помещениях (объемах) с искусственно регулируемыми климатическими условиями	4
Изделие для эксплуатации в помещениях с кондиционированным воздухом	4.1
Изделие для эксплуатации в лабораториях, капитальных жилых помещениях	4.2
Изделие для эксплуатации в помещениях (объемах) с повышенной влажностью	5
Изделие для эксплуатации внутри комплексных изделий категории 5	5.1

Категорию изделий допускается применять для обозначения места их размещения (табл. 3.2).

Для этих климатических исполнений и категорий размещений ЭС числовые значения температуры окружающего воздуха, сведены в табл. П5.1 прил. 5, а значения относительной влажности воздуха - в табл. П5.2 прил.5. Влияние механических факторов ГОСТ 15150 не рассматривает. Их задают каким-то другим способом.

Группа эксплуатации, согласно ГОСТ 16019 «Радиостанции сухопутной подвижной службы. Требования по устойчивости к механическим и климатическим воздействиям и методы испытаний», характеризует условия эксплуатации изделия, обусловленные объектом его установки.

Все стационарные и транспортируемые ЭС и ЭВМ делятся на следующие группы:

группа 1- стационарные, работающие в отапливаемых наземных и подземных сооружениях;

группа 2 - стационарные, работающие на открытом воздухе или в не отапливаемых наземных или подземных сооружениях;

группа 3 - транспортируемые (возимые), установленные в автомобилях, в сельскохозяйственной, дорожной и строительной технике и работающие на ходу;

группа 4 - возимые, установленные во внутренних помещениях речных судов и работающие на ходу;

группа 5 - транспортируемые (возимые), установленные в подвижных железнодорожных объектах и работающие на ходу;

группа 6 - транспортируемые и портативные, предназначенные для длительной переноски людьми на открытом воздухе или в не отапливаемых наземных и подземных сооружениях, работающие и не работающие на ходу;

группа 7 - портативные, предназначенные для длительной переноски людьми на открытом воздухе или в отапливаемых наземных и подземных сооружениях, работающие на ходу.

Каждой из групп соответствует совокупность климатических и механических факторов, числовые значения которых представлены в прил. 6.

Бытовая радиоэлектронная аппаратура, выполненная в климатическом исполнении УХЛ по ГОСТ 15150, - в зависимости от условий ее эксплуатации, разделяется на группы по объекту установки (табл. 3.3).

Таблица 3.3

Группы ЭС по объекту установки по ГОСТ 15150

Группа РЭА	Условия эксплуатации
I	В жилых помещениях
II	В автомобилях (встроенные в кузов)
III	На открытом воздухе, не работающая на ходу
IV	На открытом воздухе, работающая на ходу

Бытовая РЭА должна выдерживать механические и климатические воздействия в соответствии с ГОСТ 11478-88 «Аппаратура радиоэлектронная бытовая. Нормы и методы испытаний на воздействие внешних механических и климатических факторов», приведенные в прил. 7.

Для средств вычислительной техники по ГОСТ 21552-84 «Средства вычислительной техники. Общие технические требования, приемка, методы испытаний, маркировка, упаковка, транспортирование и хранение» предусмотрено пять групп в зависимости от условий эксплуатации прил. 8.

Для малых электронных вычислительных машин в соответствии с ГОСТ 20397-82 «Средства технические малых электронных вычислительных машин. Общие технические

требования, приемка, методы испытаний, маркировка, упаковка, транспортирование и хранение, гарантии изготовителя» предусмотрены четыре категории исполнения прил. 9.

Категория 1 предназначена для эксплуатации на открытом воздухе и под навесом.

Категория 2 предназначена для эксплуатации в закрытых не отапливаемых помещениях.

Категории 3 а, 3б предназначены для эксплуатации в отапливаемых помещениях, включая капитальные, лабораторные и др.

Категория 4 предназначена для эксплуатации в помещениях с кондиционированным воздухом.

Условия эксплуатации элементной базы

Условия эксплуатации элементной базы регламентируются нормативно-технической документацией на их изготовление. Числовые характеристики условий эксплуатации ЭРЭ приведены в прил. 10.

Задание.

1. Выписать заданные условия эксплуатации.
2. Расшифровать обозначения условий эксплуатации ЭВМ (ЭС) согласно заданию.
3. Заготовить форму табл. 3.4, вписав в нее все типы ЭРЭ и числовые характеристики их условий эксплуатации. Для этого воспользоваться прил. 10.

Таблица 3.4

Условия эксплуатации ЭРЭ

Тип ЭРЭ	Интервал температур, °С		Вибрация, Гц	Относительная влажность воздуха, %
	max	min		
Резисторы МЛТ ... ГОСТ 7113-80	+125	-60	1–3000	До 98 % при T = 35 °С
Конденсаторы КМ-3–КМ-5 гр. Н90	+125	-60	1–5000	До 98 % при T = 25 °С
Микросхема К144 в корпусе 201.14-1	+70	-10	5–600	До 98 % при T = 20 °С

4. Выписать числовые характеристики параметров заданных условий эксплуатации. Сравнить числовые характеристики условий эксплуатации ЭРЭ, примененных в электрической схеме принципиальной, с заданными условиями эксплуатации блока, устройства.

5. Если условия эксплуатации ЭРЭ не совпадают с условиями эксплуатации элементной базы, то таким элементам нужна защита от воздействия окружающей среды.

6. Выписать те элементы, защита которых от воздействия окружающей среды необходима:

- а) защита от повышенной температуры: элементы ...
- б) защита от повышенной влажности: элементы ...
- в) защита от механических воздействий: элементы ...

7. Выбрать предварительные способы защиты элементов от воздействия окружающей среды. Предусмотреть при этом или индивидуальную защиту элемента (например, установку на радиатор и т. д.), или защиту печатной платы, на которой элемент установлен, или защиту устройства, блока в целом.

8. Возможна замена этих элементов на типы с теми же номиналами, но имеющими более широкий диапазон числовых значений воздействующих факторов.

Контрольные вопросы

1. Что может быть объектом-носителем электронного средства (РЭС или ЭВМ)?

2. Какими способами задаются условия эксплуатации РЭС и ЭВМ?
3. Как задаются климатические воздействия на РЭС и ЭВМ?
4. Перечислите известные Вам параметры внешних воздействующих факторов на РЭС и ЭВМ.
5. Как обозначаются климатические зоны в России?
6. Сколько и какие типы помещений регламентируются Российскими стандартами при задании условий эксплуатации электронных средств (ЭС)?
7. Как подбирается по условиям эксплуатации элементная база для нормального функционирования ЭС?
8. Какими параметрами характеризуются механические воздействия на РЭС и ЭВМ?
9. Какие воздействующие факторы учитываются в первую очередь для стационарных и транспортируемых РЭС и ЭВМ?
10. Расшифруйте условия эксплуатации УХЛ 2.1; ТВ 4.1; ОМ 3.1.

Форма представления результата:

Отчет по работе должен содержать:

1. представить все типы электрорадиоэлементов (ЭРЭ), числовые характеристики заданных условий эксплуатации и условий эксплуатации ЭРЭ, заполненную табл. 3.4, описанные способы защиты ЭРЭ от воздействия внешней среды, а также выводы о замене элемента;
2. выводы по работе.

Практическое занятие №21.

Выполнения схемы электрической принципиальной и перечня элементов цифрового устройства в соответствии с правилами ЕСКД

Цель: изучение правил ЕСКД на выполнение схемы электрической принципиальной и перечня элементов к ней.

Выполнив работу, Вы будете:

уметь:

- разрабатывать и оформлять комплект конструкторской документации (КД) в соответствии с ЕСКД.

Материальное обеспечение:

Компьютеры с выходом в Интернет и лицензионным программным обеспечением САПР
Компас.

Теоретические сведения

Основные правила выполнения схемы электрической принципиальной

ГОСТ 2.702-75 устанавливает правила выполнения электрических схем изделий всех отраслей промышленности. В данном разделе рассмотрены некоторые основные требования к выполнению электрических принципиальных схем.

Принципиальная электрическая схема определяет полный состав элементов и связи между ними и дает детальное представление о принципах работы электронного изделия.

При графическом оформлении электрической принципиальной схемы, которая имеет шифр ЭЗ, надлежит учитывать следующие правила и рекомендации:

1. Электрорадиоэлементы (ЭРЭ) в схемах изображают в виде условных графических обозначений (УГО) в положении, в котором они приведены в соответствующих стандартах ЕСКД (перечень нормативно-технической документации, используемой для оформления электрических схем приведен в прил. 11) или повернутыми на угол, кратный 90°. Стандартизованные и наиболее часто применяемые условные графические обозначения ЭРЭ в принципиальных электрических

схемах приведены в прил.12. Эти обозначения касаются всех комплектующих элементов схем, включая ЭРЭ, проводники и соединения между ними.

2. УГО выполняют линиями той же толщины, что и линии электрических связей (0,3-0,4 мм). УГО располагают рядами и столбцами так, чтобы тех и других было минимальное количество.

3. Каждому элементу присваивают позиционное обозначение, содержащее информацию о виде элемента и его порядковом номере в пределах данного вида. Позиционное обозначение записывают без разделительных знаков и пробелов, одним размером шрифта. В первой части позиционного обозначения указывают вид элемента одной или несколькими латинскими буквами согласно ГОСТ 2.710-81 «ЕСКД. Обозначения буквенно-цифровые в электрических схемах» или прил. 13. Во второй части позиционного обозначения проставляют порядковый номер элементов в соответствии с последовательностью расположения элементов на схеме, считая, как правило, сверху вниз в направлении слева направо. Позиционные обозначения проставляют рядом с УГО элемента с правой стороны или над ним.

4. Линии электрической связи выполняют горизонтальными и вертикальными отрезками с наименьшим количеством изломов и взаимных пересечений. Расстояние между соседними параллельными линиями связи должно составлять не менее 3 мм. Линии связи показывают, как правило, полностью. Для упрощения допускается несколько не связанных линий обозначать одной общей, но при подходе к контактам (элементам) каждую линию связи следует изображать отдельно согласно ГОСТ 2.709-89 «ЕСКД. Обозначения условные проводов и контактных соединений электрических элементов, оборудования и участков цепей в электрических схемах».

5. По ГОСТ 2.302-68 «МАСШТАБЫ» выполняется масштаб чертежей. Масштабом чертежа называется отношение линейных размеров изображения объекта на чертеже к действительным размерам объекта. Масштаб выбирают в зависимости от величины и сложности объекта или его составных частей, а также от вида чертежей. Независимо от масштаба на чертежах наносят истинные размеры изображаемого объекта.

Натуральная величина 1:1.

Масштаб уменьшения 1:2, 1:2,5, 1:4, 1:5, 1:10, 1:15, 1:20...

Масштаб увеличения 2:1, 2,5:1, 4:1, 5:1, 10:1, 20:1 ...

УГО элементов выполняют в масштабе 1:1.

Схемы выполняются без соблюдения масштаба, пример выполнения схемы электрической принципиальной представлен в прил. 14.

6. Согласно ГОСТ 2.301-68 «ФОРМАТЫ» форматом чертежа или другого документа называется размер листа этого документа, определяемый размерами внешней рамки. Внешняя рамка выполняется тонкой линией. Внутренняя рамка проводится сплошной основной линией на расстоянии 20 мм от левой стороны внешней рамки и на расстоянии 5 мм от остальных сторон.

Стандартные форматы должны иметь строго прямоугольную форму с размерами сторон, с выдержанными предельными отклонениями сторон 0,5 %.

Схема электрическая принципиальная может быть выполнена на любом формате. Однако следует помнить, что схему располагают параллельно основной надписи.

7. На чертежах предусмотрена основная надпись (55x185 мм), которую располагают в правом нижнем углу поля чертежа, она выполняется по ГОСТ 2.104-68 «ОСНОВНАЯ НАДПИСЬ». В верхнем левом углу при горизонтальном расположении формата и в верхнем правом - при вертикальном расположении вдоль длинной стороны внутренней рамки формата находится гранка (70x14мм) для записи обозначения чертежа.

На формате А4 основная надпись располагается только вдоль короткой стороны.

Основная надпись заполняется на последнем этапе выполнения конструкторского документа. Пример заполнения основной надписи и обозначение основных форматов представлены в прил. 15.

8. На всех чертежах и других технических документах все надписи, т. е. буквы и цифры, выполняют стандартным чертежным шрифтом по ГОСТ 2.304-81 «ШРИФТЫ». Этот ГОСТ

включает шрифты русского, латинского и греческого алфавитов.

Каждый алфавит содержит прописные и строчные буквы. Высота прописных букв «h» в миллиметрах определяет размер шрифта. Он может быть (1.8), (2.5), 3.5, 5, 7, 10, 14... . Высота строчных букв на один размер меньше высоты прописных букв. ГОСТ устанавливает следующие типы шрифтов:

тип «А» без наклона (толщина линий $d=1/14h$) тип «А» с наклоном 75 гр. $d=1/14h$

тип «Б» без наклона $d=1/10h$

тип «Б» с наклоном $d=1/10h$

Основные правила выполнения перечня элементов

Перечень элементов помещают на первом листе схемы согласно ГОСТ 2.701-84 «ЕСКД. Схемы. Типы и виды. Общие требования к выполнению» или выполняют в виде самостоятельного документа.

При разработке перечня элементов в виде самостоятельного документа его размещают на специальных бланках формы 2 и 2а на листах формата А4 в виде таблицы. Этот документ относится к текстовым конструкторским документам (КД). Основную надпись и дополнительные графы к ней оформляют по ГОСТ 2.104-68 «ЕСКД. Основные надписи».

В графах таблицы указывают следующие данные: В графе «Поз. Обозначение» - позиционные обозначения элементов, устройства или функциональной группы. Позиционное обозначение состоит из букв латинского алфавита и арабских цифр.

В графе «Наименование» - наименование элемента в соответствии с правилами, изложенными в лабораторной работе 1. Элементы в перечень записывают группами в алфавитном порядке буквенных позиционных обозначений. В пределах каждой группы, имеющей одинаковые буквенные позиционные обозначения, элементы располагают по возрастанию их порядковых номеров. Для облегчения внесения изменений допускается оставлять несколько незаполненных строк между отдельными группами элементов. Элементы одного типа с одинаковыми параметрами, имеющие на схеме последовательные порядковые номера, допускается записывать в перечне в одну строку. В этом случае в графу «Поз. обозначение» вписывают только позиционные обозначения с наименьшими и наибольшими порядковыми номерами, например, С5...С12, а в графу «Кол.» - общее количество таких элементов.

В графе «Кол.» проставляют общее количество указанных элементов одного наименования.

В графе «Примечание» рекомендуется указывать технические данные элемента (устройства), не содержащиеся в его наименовании, например, для элементов, которые не устанавливаются на плате, делать запись «На плате не устанавливать» или «Подбирается при регулировке» и т.п.

Перечень, оформленный в виде самостоятельного документа, имеет шифр, состоящий из буквы «П» и шифра схемы. Например, для схемы электрической принципиальной (ЭЗ) перечень будет иметь шифр ПЭЗ. При этом в рамке основной надписи указывают наименование изделия, а также наименование документа, «Перечень элементов». Перечень элементов записывают в спецификацию после схемы, к которой он выпущен.

Элементы, входящие в функциональную группу, начинают записывать с заголовка, который помещают в графе «Наименование», и подчеркивают, например Конденсаторы. Ниже заголовка оставляют одну свободную строку, выше - любое количество строк, но не менее одной.

Задание.

1. Начертить схему электрическую принципиальную на формате А4. Это можно сделать в любой графической программе, например, Компас.
2. Выполнить перечень элементов к схеме, используя средства САПР.

Контрольные вопросы

1. Как располагают условно-графические элементы (УГО) на принципиальной электрической схеме?
2. Какому численному значению кратны все стороны УГО микросхем?

3. Сформулируйте основные принципы занесения элементов в графу «Наименование» перечня элементов.
4. Почему не заполняют графу «Масштаб» основной надписи при выполнении электрической принципиальной схемы?
5. Какие шифры имеют все известные Вам виды электрических схем?
6. Какой шифр имеет перечень элементов к электрической принципиальной схеме?
7. Какие УГО имеют на электрических принципиальных схемах резисторы, конденсаторы, микросхемы, диоды, транзисторы?

Форма представления результата:

Отчет по работе должен содержать:

1. схема электрическая принципиальная;
2. выводы по работе.