



МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ
РОССИЙСКОЙ ФЕДЕРАЦИИ

Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Магнитогорский государственный технический университет им. Г.И. Носова»



УТВЕРЖДАЮ
Директор ИЭиАС
С.И. Лукьянов

26.02.2020 г.

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ (МОДУЛЯ)

***УЧЕБНАЯ - НАУЧНО-ИССЛЕДОВАТЕЛЬСКАЯ РАБОТА (ПОЛУЧЕНИЕ
ПЕРВИЧНЫХ НАВЫКОВ НАУЧНО-ИССЛЕДОВАТЕЛЬСКОЙ РАБОТЫ)***

Направление подготовки (специальность)
11.04.04 Электроника и микроэлектроника

Направленность (профиль/специализация) программы
Промышленная электроника и автоматика электротехнических комплексов

Уровень высшего образования - магистратура

Форма обучения
очная

Институт/ факультет	Институт энергетики и автоматизированных систем
Кафедра	Электроники и микроэлектроники
Курс	1
Семестр	1

Магнитогорск
2020 год

Рабочая программа составлена на основе ФГОС ВО по направлению подготовки 11.04.04 Электроника и микроэлектроника (уровень магистратуры) (приказ Минобрнауки России от 22.09.2017 г. № 959)

Рабочая программа рассмотрена и одобрена на заседании кафедры Электроники и микроэлектроники

13.02.2020 г. протокол № 6

Зав. кафедрой _____ С.И. Лукьянов

Рабочая программа одобрена методической комиссией ИЭиАС

26.02.2020 г. протокол № 5

Председатель _____ С.И. Лукьянов

Рабочая программа составлена:

доцент кафедры ЭиМЭ, канд. техн. наук _____ Е.Э. Бодров

Рецензент:

директор СЦ, ООО "ТЕХНОАП Инжиниринг", канд. техн. наук _____

Е.С. Суспицын

Лист актуализации рабочей программы

Рабочая программа пересмотрена, обсуждена и одобрена для реализации в 2021 - 2022 учебном году на заседании кафедры Электроники и микроэлектроники

Протокол от _____ 20__ г. № ____
Зав. кафедрой _____ С.И. Лукьянов

Рабочая программа пересмотрена, обсуждена и одобрена для реализации в 2022 - 2023 учебном году на заседании кафедры Электроники и микроэлектроники

Протокол от _____ 20__ г. № ____
Зав. кафедрой _____ С.И. Лукьянов

1 Цели освоения дисциплины (модуля)

закрепление знаний и умений, полученных в процессе теоретического обучения, приобретение практических навыков, а также опыта самостоятельной научно-исследовательской деятельности

2 Место дисциплины (модуля) в структуре образовательной программы

Дисциплина Учебная - научно-исследовательская работа (получение первичных навыков научно-исследовательской работы) входит в обязательную часть учебного плана образовательной программы.

Для изучения дисциплины необходимы знания (умения, владения), сформированные в результате изучения дисциплин/ практик:

Знания (умения, владения), полученные при изучении данной дисциплины будут необходимы для изучения дисциплин/практик:

Инновационное предпринимательство

Компьютерные технологии в научных исследованиях

Производственная - научно-исследовательская работа

3 Компетенции обучающегося, формируемые в результате освоения дисциплины (модуля) и планируемые результаты обучения

В результате освоения дисциплины (модуля) «Учебная - научно-исследовательская работа (получение первичных навыков научно-исследовательской работы)» обучающийся должен обладать следующими компетенциями:

Код индикатора	Индикатор достижения компетенции
ОПК-2	Способен применять современные методы исследования, представлять и аргументировано защищать результаты выполненной работы
ОПК-2.1	Рассматривает методы синтеза и исследования моделей
ОПК-2.2	Адекватно ставит задачи исследования и оптимизации сложных объектов на основе методов математического моделирования
ОПК-2.3	Владеет навыками методологического анализа научного исследования и его результатов
ОПК-4	Способен разрабатывать и применять специализированное программно-математическое обеспечение для проведения исследований и решения инженерных задач
ОПК-4.1	Применяет методы расчета, проектирования, конструирования и модернизации радиотехнических устройств и систем с использованием систем автоматизированного проектирования и компьютерных средств
ОПК-4.2	Использует современные программные средства моделирования, оптимального проектирования и конструирования радиотехнических устройств и систем различного функционального назначения

4. Структура, объём и содержание дисциплины (модуля)

Общая трудоемкость дисциплины составляет 3 зачетных единиц 108 акад. часов, в том числе:

- контактная работа – 3,7 акад. часов;
- аудиторная – 0 акад. часов;
- внеаудиторная – 3,7 акад. часов
- самостоятельная работа – 104,3 акад. часов;

Форма аттестации - зачет

Раздел/ тема дисциплины	Семестр	Аудиторная контактная работа (в акад. часах)			Самостоятельная работа студента	Вид самостоятельной работы	Форма текущего контроля успеваемости и промежуточной аттестации	Код компетенции
		Лек.	лаб. зан.	практ. зан.				
1. 1								
1.1 Выбор тематики магистерских научных исследований	1							ОПК-2.1, ОПК-2.2, ОПК-2.3, ОПК-4.1, ОПК-4.2
Итого по разделу								
2. 2								
2.1 Разработка плана выполнения научных исследований	1				24,3	Проверка и корректировка плана исследования		ОПК-2.1, ОПК-2.2, ОПК-2.3, ОПК-4.1, ОПК-4.2
Итого по разделу					24,3			
3. 3								
3.1 Выполнение научных исследований	1				80	Отчет о результатах исследования		ОПК-2.1, ОПК-2.2, ОПК-2.3, ОПК-4.1, ОПК-4.2
Итого по разделу					80			
Итого за семестр					104,3		зачёт	
Итого по дисциплине					104,3		зачет	

5 Образовательные технологии

В целях реализации компетентного подхода к обучению по подготовке магистров предусмотрено применение в обучении широкого использования в учебном процессе активных и интерактивных форм проведения занятий по дисциплине «НИР».

Современные образовательные технологии ориентированы на индивидуализацию, дистанционность и вариативность образовательного процесса, академическую мобильность обучаемых, независимо от возраста и уровня образования. Используемый набор образовательных технологий призван реализовать данные ориентиры:

1. Технологии поддерживающего обучения (традиционного обучения) или технологии продуктивного обучения (лекционные технологии): объяснительно-иллюстративное обучение, технология разноуровневого обучения, технология модульного обучения, интегрального, критического, рефлексивного и контекстного обучения.

2. Технологии развивающего обучения: технология проблемного обучения, технология развития критического мышления учащихся, технология учебной дискуссии, модульно-рейтинговая система обучения.

3. Технологии на основе активации и интенсификации деятельности учащихся: технологии интенсификации обучения на основе схемных и знаковых моделей учебного материала.

4. Технологии на основе эффективности управления и организации учебного процесса: технологии индивидуализации обучения, коллективный способ обучения, групповые технологии, компьютерные технологии обучения.

5. Технологии электронного обучения (e-learning) или технологии дистанционного образования.

6. Технологии обучения в партнерстве: проектные технологии, технологии коллаборативного (совместного) обучения (collaborative learning).

6 Учебно-методическое обеспечение самостоятельной работы обучающихся

Представлено в приложении 1.

7 Оценочные средства для проведения промежуточной аттестации

Представлены в приложении 2.

8 Учебно-методическое и информационное обеспечение дисциплины (модуля)

а) Основная литература:

1. Рыжков, И. Б. Основы научных исследований и изобретательства : учебное пособие / И. Б. Рыжков. — 4-е изд., стер. — Санкт-Петербург : Лань, 2020. — 224 с. — ISBN 978-5-8114-5697-0. — Текст : электронный // Лань : электронно-библиотечная система. — URL: <https://e.lanbook.com/book/145848> (дата обращения: 22.10.2020). — Режим доступа: для авториз. пользователей.

2. Набатов, В. В. Методы научных исследований : введение в научный метод : учебное пособие / В. В. Набатов. — Москва : МИСИС, 2016. — 84 с. — ISBN 978-5-906846-13-6. — Текст : электронный // Лань : электронно-библиотечная система. — URL: <https://e.lanbook.com/book/93679> (дата обращения: 22.10.2020). — Режим доступа: для авториз. пользователей.

б) Дополнительная литература:

1. Набатов, В. В. Методы научных исследований : руководство / В. В. Набатов. — Москва : МИСИС, 2014. — 77 с. — Текст : электронный // Лань : электронно-библиотечная система. — URL: <https://e.lanbook.com/book/116433> (дата обращения: 22.10.2020). — Режим доступа: для авториз. пользователей.

в) Методические указания:

1. Маюрникова, Л. А. Основы научных исследований в научно-технической сфере : учебное пособие / Л. А. Маюрникова, С. В. Новоселов. — Кемерово : КемГУ, 2009. — 123 с. — ISBN 978-5-89289-587-3. — Текст : электронный // Лань : электронно-библиотечная система. — URL: <https://e.lanbook.com/book/4842> (дата обращения: 22.10.2020). — Режим оступа: для авториз. пользователей.

г) Программное обеспечение и Интернет-ресурсы:

Программное обеспечение

Наименование ПО	№ договора	Срок действия лицензии
MS Windows 7 Professional(для классов)	Д-1227-18 от 08.10.2018	11.10.2021
MS Office 2007 Professional	№ 135 от 17.09.2007	бессрочно

Профессиональные базы данных и информационные справочные системы

Название курса	Ссылка
Национальная информационно-аналитическая система – Российский индекс научного цитирования (РИНЦ)	URL: https://elibrary.ru/project_risc.asp
Поисковая система Академия Google (Google Scholar)	URL: https://scholar.google.ru/
Информационная система - Единое окно доступа к информационным ресурсам	URL: http://window.edu.ru/
Федеральное государственное бюджетное учреждение «Федеральный институт промышленной собственности»	URL: http://www1.fips.ru/

9 Материально-техническое обеспечение дисциплины (модуля)

Материально-техническое обеспечение дисциплины включает:

При изучении дисциплины студенты должны быть обеспечены доступом к лабораторному оборудованию кафедры и справочно-информационным системам, используемым в библиотеках университета и на выпускающей кафедре. Оформление результатов исследований в форме отчетов и части диссертации осуществляется студентами в операционной системе «Windows» при помощи текстового редактора Word с использованием электронных таблиц Excel и других лицензионных продуктов, применяемых в университете.

Учебно-методическое обеспечение самостоятельной работы обучающихся

По практике «Учебная - научно-исследовательская работа (получение первичных навыков научно-исследовательской работы)» предусмотрена аудиторная и внеаудиторная самостоятельная работа обучающихся.

Аудиторная самостоятельная работа студентов предполагает разработку цифровых схем на базе ПЛИС с использованием САПР, функциональный и временной анализ работы схем с использованием встроенного симулятора САПР, оптимизацию схем по временным и ресурсным критериям. Примерные задания для самостоятельной аудиторной работы:

1. Разработать программируемый генератор прямоугольных импульсов. Длительности интервалов задаются двумя 4-битными управляющими сигналами m и n , которые интерпретируются как целые числа без знака. Интервалы включения и выключения составляют $m * 100$ нс и $n * 100$ нс соответственно. Схема должна быть синхронной. Выполнить функциональное моделирование схемы, используя ограниченную рандомизацию тестовых воздействий. Проверить работу схемы с помощью осциллографа. Определить быстродействие схемы и затраченные ресурсы ПЛИС. Выполнить оптимизацию схемы по быстродействию. Выполнить оптимизацию схемы по затраченным ресурсам ПЛИС. Реализовать генератор программно (написать код ассемблера для встроенного в ПЛИС 8-ми разрядного процессора). Проверить работу схемы с помощью осциллографа. Сравнить аппаратную и программную реализации схемы по быстродействию.

2. Разработать программируемый 4-разрядный ШИМ для управления яркостью светодиода (диммер). Выполнить функциональное моделирование схемы с самопроверкой. Проверить работу схемы с помощью осциллографа. Определить быстродействие схемы и затраченные ресурсы ПЛИС. Выполнить оптимизацию схемы по быстродействию. Выполнить оптимизацию схемы по затраченным ресурсам ПЛИС. Реализовать ШИМ программно (написать код ассемблера для встроенного в ПЛИС 8-ми разрядного процессора). Проверить работу схемы с помощью осциллографа. Сравнить аппаратную и программную реализации схемы по быстродействию.

3. Разработать схему секундомера, отображающего минуты, секунды и десятые доли секунд. Также в схеме должно быть предусмотрено изменение направления счёта и асинхронный сброс секундомера в ноль. Выполнить функциональное и временное моделирование схемы. Проверить работу схемы на отладочной плате. Определить быстродействие схемы и затраченные ресурсы ПЛИС. Выполнить оптимизацию схемы по быстродействию. Выполнить оптимизацию схемы по затраченным ресурсам ПЛИС. Реализовать секундомер программно (написать код ассемблера для встроенного в ПЛИС 8-ми разрядного процессора). Проверить работу схемы с помощью отладочной платы. Сравнить аппаратную и программную реализации схемы по быстродействию.

4. Разработать схему стека LIFO на базе регистрового файла 32x8. Выполнить функциональное моделирование схемы, используя ограниченную рандомизацию тестовых воздействий. Проверить работу схемы на отладочной плате. Определить быстродействие схемы и затраченные ресурсы ПЛИС. Выполнить оптимизацию схемы по быстродействию. Выполнить оптимизацию схемы по затраченным ресурсам ПЛИС. Реализовать стек программно (написать код ассемблера для встроенного в ПЛИС 8-ми разрядного процессора). Проверить работу схемы на отладочной плате. Сравнить аппаратную и программную реализации схемы по быстродействию.

5. Разработать схему детектора фронтов импульсного сигнала. Выполнить функциональное и временное моделирование схемы. Проверить работу схемы с помощью осциллографа. Определить быстродействие схемы и затраченные ресурсы ПЛИС. Выполнить оптимизацию схемы по быстродействию. Выполнить оптимизацию схемы по затраченным ресурсам ПЛИС. Реализовать детектор программно (написать код ассемблера для встроенного в ПЛИС 8-ми разрядного процессора). Проверить работу схемы с помощью осциллографа. Сравнить аппаратную и программную реализации схемы по быстродействию.

6. Разработать схему защиты от дребезга при нажатии кнопки. Выполнить функциональное и временное моделирование схемы. Проверить работу схемы с помощью осциллографа. Определить быстродействие схемы и затраченные ресурсы ПЛИС. Выполнить оптимизацию схемы по быстродействию. Выполнить оптимизацию схемы по затраченным ресурсам ПЛИС. Реализовать схему защиты от дребезга программно (написать код ассемблера для встроенного в ПЛИС 8-ми разрядного процессора). Проверить работу схемы с помощью осциллографа. Сравнить аппаратную и программную реализации схемы по быстродействию.

7. Разработать схему контроля занятости парковки. Для контроля въезда и выезда автомобиля используются 2-е пары фотодатчиков. Выполнить функциональное моделирование схемы. Проверить работу схемы с помощью отладочной платы. Определить быстродействие схемы и затраченные ресурсы ПЛИС. Выполнить оптимизацию схемы по быстродействию. Выполнить оптимизацию схемы по затраченным ресурсам ПЛИС. Реализовать схему контроля занятости парковки программно (написать код ассемблера для встроенного в ПЛИС 8-ми разрядного процессора). Проверить работу схемы с помощью отладочной платы. Сравнить аппаратную и программную реализации схемы по быстродействию.

8. Разработать схему управления движением лифта 6-этажного жилого дома. Движение лифта должно быть заблокировано при перегрузке. Автомат должен вырабатывать четыре управляющих сигнала: вверх, вниз, останов, блокировка. Лифт должен подбирать попутно следующих пассажиров. Выполнить функциональное моделирование схемы. Проверить работу схемы с помощью отладочной платы. Определить быстродействие схемы и затраченные ресурсы ПЛИС. Реализовать схему управления лифтом программно (написать код ассемблера для встроенного в ПЛИС 8-ми разрядного процессора). Проверить работу схемы с помощью отладочной платы. Сравнить аппаратную и программную реализации схемы по быстродействию.

9. Разработать схему управления светофором на перекрестке. Светофор может показывать один из сигналов: красный, жёлтый, зелёный, стрелка, мигающий зелёный, мигающий жёлтый. Переключение режимов происходит по времени. Предусмотреть асинхронное включение красного света при 10 нажатиях кнопки пешеходами. Выполнить функциональное моделирование схемы. Проверить работу схемы с помощью отладочной платы. Определить быстродействие схемы и затраченные ресурсы ПЛИС. Реализовать схему управления светофором программно (написать код ассемблера для встроенного в ПЛИС 8-ми разрядного процессора). Проверить работу схемы с помощью отладочной платы. Сравнить аппаратную и программную реализации схемы по быстродействию.

10. Разработать схему измерителя низких частот (от 1 до 10 Гц). Схема должна включать в себя измеритель периода сигнала, схему деления и преобразователь двоичного кода в ДДК. Выполнить функциональное моделирование схемы. Проверить работу схемы с помощью отладочной платы. Определить быстродействие схемы и затраченные ресурсы

ПЛИС. Реализовать схему измерения программно (написать код ассемблера для встроенного в ПЛИС 8-ми разрядного процессора). Проверить работу схемы с помощью отладочной платы. Сравнить аппаратную и программную реализации схемы по быстродействию.

11. Разработать схему измерителя реакции, состоящую из светодиода, стимулирующего реакцию и кнопки, на которую нужно нажимать после загорания светодиода. Светодиод должен загораться случайным образом (период между включениями светодиода от 2 до 15 секунд). Время реакции должно выводиться на семисегментный индикатор в секундах, с точностью до 2-го знака после запятой. Выполнить функциональное моделирование схемы. Проверить работу схемы с помощью отладочной платы. Определить быстродействие схемы и затраченные ресурсы ПЛИС. Реализовать схему измерения программно (написать код ассемблера для встроенного в ПЛИС 8-ми разрядного процессора). Проверить работу схемы с помощью отладочной платы. Сравнить аппаратную и программную реализации схемы по быстродействию.

12. Разработать схему стека LIFO на базе встроенных в ПЛИС блоков ОЗУ. Выполнить функциональное моделирование схемы, используя ограниченную рандомизацию тестовых воздействий. Проверить работу схемы на отладочной плате. Определить быстродействие схемы и затраченные ресурсы ПЛИС. Выполнить оптимизацию схемы по быстродействию. Выполнить оптимизацию схемы по затраченным ресурсам ПЛИС. Реализовать стек программно (написать код ассемблера для встроенного в ПЛИС 8-ми разрядного процессора). Проверить работу схемы с помощью осциллографа. Сравнить аппаратную и программную реализации схемы по быстродействию.

13. Разработать схему генерации синусоидального сигнала трёх различных частот. Значения функции должны извлекаться из ячеек встроенного в ПЛИС ПЗУ. Выполнить функциональное и временное моделирование схемы. Проверить работу схемы на отладочной плате. Определить быстродействие схемы и затраченные ресурсы ПЛИС. Выполнить оптимизацию схемы по быстродействию. Выполнить оптимизацию схемы по затраченным ресурсам ПЛИС. Реализовать генератор программно (написать код ассемблера для встроенного в ПЛИС 8-ми разрядного процессора). Проверить работу схемы с помощью отладочной платы. Сравнить аппаратную и программную реализации схемы по быстродействию.

Внеаудиторная самостоятельная работа предполагает изучение литературы с проработкой следующего материала:

1. Что такое интегральная схема?
2. Классификация интегральных схем?
3. Что значит технологическая норма интегральной схемы?
4. Элементная база интегральных схем.
5. Что такое заказная ИС
6. Что такое полузаказная ИС?
7. Что представляет собой базовый матричный кристалл?
8. Что такое программируемая логическая интегральная схема?
9. Что такое «система на кристалле»?
10. Что такое логический элемент ИС?
11. Что такое логическая ИС комбинационного типа?
12. Что такое логическая ИС последовательностного типа?
13. Перечислите основные этапы производства ИС

14. Что включает в себя спецификация на разрабатываемую ИС
15. Какова иерархия проектирования СБИС.
16. Что такое кремниевый уровень проектирования. Какие примитивы применяются на данном уровне.
17. Что такое транзисторный уровень проектирования. Какие примитивы применяются на данном уровне.
18. Что такое вентильный уровень проектирования. Какие примитивы применяются на данном уровне.
19. Что такое регистровый уровень проектирования. Какие примитивы применяются на данном уровне.
20. Что такое процессорный уровень проектирования. Какие примитивы применяются на данном уровне.
21. Что такое системный уровень проектирования. Какие примитивы применяются на данном уровне.
22. В чём заключается принцип управления сложностью (абстрагирование) при разработке электроники.
23. Какова современная инфраструктура производства ИС.
24. Что представляют собой кремниевые фабрики.
25. Что такое IP-блок.
26. Классификация IP-блоков
27. В чём отличие программных IP-блоков от аппаратных IP-блоков.
28. Что представляют собой топологические IP-блоки.
29. Этапы проектирования заказной ИС.
30. Этапы проектирования ИС на стандартных ячейках.
31. Этапы проектирования схемы на базе ПЛИС.
32. Что такое язык описания аппаратуры HDL.
33. Каковы преимущества разработки схемы на базе HDL по сравнению со схемотехническим способом.
34. Что такое логический синтез схемы.
35. Какие САПР разработки ИС вы знаете?
36. Какие САПР для разработки схем на базе ПЛИС вы знаете?
37. Логический синтез ИС на стандартных ячейках.
38. Логический синтез схем на ПЛИС.
39. Что такое критический путь цифровой схемы?
40. Какие языки описания аппаратуры вы знаете?
41. Чем отличаются синтезируемые структуры языка HDL от несинтезируемых?
42. Какими способами можно повысить быстродействие цифровой схемы?
43. В чём заключается компромисс площадь кристалла/быстродействие?
44. Что такое синхронная цифровая схема?
45. Что включает в себя описание интерфейса (entity declaration) в языке VHDL.
46. Какие значения поддерживает тип данных STD_LOGIC в языке VHDL.
47. Чем отличается тип данных STD_LOGIC от STD_LOGIC_VECTOR в языке VHDL.
48. В чём отличие объекта port от объекта signal в языке VHDL.
49. Какие значения поддерживает тип данных unsigned в языке VHDL. Является ли данный тип синтезируемым?

50. Какие значения поддерживает тип данных integer в языке VHDL. Является ли данный тип синтезируемым?
51. Является ли высокоимпедансное состояние Z синтезируемым в языке VHDL? Если да, то какая схема синтезируется?
52. Каков синтаксис структуры «присваивание по условию» (conditional signal assignment) в языке VHDL. В Какую схему данная структура синтезируется?
53. Каков синтаксис структуры «Присваивание по выбору» (selected signal assignment) в языке VHDL. В Какую схему данная структура синтезируется?
54. Каков синтаксис оператора if в языке VHDL. В Какую схему данная структура синтезируется?
55. Каков синтаксис оператора case в языке VHDL. В Какую схему данная структура синтезируется?
56. Для чего в языке VHDL используется структура process?
57. Что значит параметризованная схема?
58. . Что такое среда тестирования (testbench).
59. Что такое среда тестирования с самопроверкой?
60. Что такое функциональное моделирование?
61. Уровни верификации СБИС.
62. Назначение функциональных блоков stimulus, checker и monitor в среде тестирования?
63. Что такое рандомизация тестовых воздействий (stimulus)
64. Что такое ограниченная (constrained) рандомизация тестовых воздействий
65. Чем отличается кодовое покрытие от функционального покрытия при верификации схемы?
66. Что такое метрика при верификации схемы? Какие метрики используются?
67. Что такое эмуляция схемы?
68. Что такое формальная проверка эквивалентности на этапе синтеза схемы?
69. Что такое временное моделирование схемы?
70. Что такое имплементация?
71. Каковы основные рекомендации по размещению блоков на кристалле?
72. Что такое слой металлизации в ИС?
73. Что такое трассировка?
74. Применение манхэттоновской геометрии при трассировке.
75. Что такое физическая верификация ИС?
76. Что такое DRC проверка?
77. Что такое ERC проверка?
78. Что такое LVS проверка?
79. Что такое GDSII формат?
80. Что такое JTAG тестирование?
81. Что такое цепочка тестирования?
82. Что такое встроенное самотестирование BIST?
83. Встроенное самотестирование памяти.
84. Что такое периферийное сканирование?

Оценочные средства для проведения промежуточной аттестации

а) Планируемые результаты обучения и оценочные средства для проведения промежуточной аттестации:

Структурный элемент компетенции	Планируемые результаты обучения	Оценочные средства
ОПК-2 Способен применять современные методы исследования, представлять и аргументировано защищать результаты выполненной работы		
ОПК-2.1	– Рассматривает методы синтеза и исследования моделей	<ul style="list-style-type: none"> – <i>Что такое интегральная схема?</i> – <i>Классификация интегральных схем?</i> – <i>Что значит технологическая норма интегральной схемы?</i> – <i>Элементная база интегральных схем.</i> – <i>Что такое язык описания аппаратуры HDL.</i> – <i>Каковы преимущества разработки схемы на базе HDL по сравнению со схемотехническим способом.</i> – <i>Что такое логический синтез схемы.</i> – <i>Какие САПР разработки ИС вы знаете?</i> – <i>Какие САПР для разработки схем на базе ПЛИС вы знаете?</i> – <i>Логический синтез ИС на стандартных ячейках.</i> – <i>Логический синтез схем на ПЛИС.</i> – <i>Что такое критический путь цифровой схемы?</i> – <i>Какие языки описания аппаратуры вы знаете?</i> – <i>Чем отличаются синтезируемые структуры языка HDL от несинтезируемых?</i> – <i>Какими способами можно повысить быстродействие цифровой схемы?</i> – <i>В чём заключается компромисс площадь кристалла/быстродействие?</i> – <i>Что такое синхронная цифровая схема?</i> – <i>Перечислите основные этапы производства ИС</i> – <i>Что включает в себя спецификация на разрабатываемую ИС</i> – <i>Какова иерархия проектирования СБИС.</i> – <i>Что такое кремниевый уровень проектирования. Какие примитивы применяются на данном уровне.</i> – <i>Что такое транзисторный уровень проектирования. Какие примитивы применяются на данном уровне.</i> – <i>Что такое вентильный уровень</i>

		<p>проектирования. Какие примитивы применяются на данном уровне.</p> <ul style="list-style-type: none"> – Что такое регистровый уровень проектирования. Какие примитивы применяются на данном уровне. – Что такое процессорный уровень проектирования. Какие примитивы применяются на данном уровне. – Что такое системный уровень проектирования. Какие примитивы применяются на данном уровне. – В чём заключается принцип управления сложностью (абстрагирование) при разработке электроники. – Какова современная инфраструктура производства ИС. – Что такое IP-блок. – Классификация IP-блоков – Что представляют собой топологические IP-блоки. – Этапы проектирования заказной ИС. – Этапы проектирования ИС на стандартных ячейках. – Этапы проектирования схемы на базе ПЛИС.
ОПК-2.2	<p>– Адекватно ставит задачи исследования и оптимизации сложных объектов на основе методов математического моделирования</p>	<ul style="list-style-type: none"> – Что такое заказная ИС – Что такое полузаказная ИС? – Что представляет собой базовый матричный кристалл? – Что такое программируемая логическая интегральная схема? – Что такое «система на кристалле»? – Что такое логический элемент ИС? – Что такое логическая ИС комбинационного типа? – Что такое логическая ИС последовательностного типа? – Какие типы логических ячеек (логики) вы знаете? – Разработать одноразрядную схему сравнения на вентильном уровне на языке VHDL. – Разработать на языке VHDL схему дешифратора 2 в 4. – Разработать на языке VHDL схему преобразователя двоичного кода в семисегментный. – Разработать модуль на VHDL, вычисляющий четырехходовую функцию XOR (исключающее ИЛИ). – Разработать на языке VHDL схему 4-х разрядного счётчика. – Разработать на языке VHDL схему 4-х разрядного сумматора чисел со знаком.

		<ul style="list-style-type: none"> – Разработать на языке VHDL схему 8-и разрядного регистра. – Разработать на языке VHDL схему сдвигового регистра с параллельной загрузкой. – Разработать на языке VHDL схему конечного автомата для детектирования переднего фронта сигнала. – Разработать двухразрядную схему сравнения на основе двух экземпляров одноразрядной схемы сравнения. Использовать комментарии для описания кода. – Разработать на языке VHDL схему дешифратора 3 в 8 на основе экземпляров схемы дешифратора 2 в 4. Использовать комментарии для описания кода. – Разработать на языке VHDL схему 16-и разрядного сумматора чисел со знаком на основе экземпляров 4-х разрядного сумматора. Использовать комментарии для описания кода. – Разработать на языке VHDL схему 8-и разрядного регистра. Использовать комментарии для описания кода. – Разработать на языке VHDL схему конечного автомата для реализации защиты от дребезга. Использовать комментарии для описания кода.
ОПК-2.3	– Владеет навыками методологического анализа научного исследования и его результатов	<ul style="list-style-type: none"> – Каких производителей современной электроники вы знаете? – Каких производителей ПЛИС вы знаете? – Основной мировой производитель процессорных IP ядер? – Что такое OpenCores? – Назовите крупнейших представителей кремниевых фабрик? – Каких производителей САПР электроники вы знаете? – Каких зарубежных и отечественных производителей вакуумной электроники вы знаете? – Реализовать одноразрядную схему сравнения на базе ПЛИС Spartan 3E. Определить быстродействие схемы и затраченные ресурсы ПЛИС. – Реализовать схему дешифратора 2 в 4 на базе ПЛИС Spartan 3E. Определить быстродействие схемы и затраченные ресурсы ПЛИС. – Реализовать схему преобразователя двоичного кода в семисегментный на базе ПЛИС Spartan 3E. Определить быстродействие схемы и затраченные

		<p>ресурсы ПЛИС.</p> <ul style="list-style-type: none"> – Реализовать четырехходовую функцию XOR (исключающее ИЛИ) на базе ПЛИС Spartan 3E. Определить быстродействие схемы и затраченные ресурсы ПЛИС. – Реализовать схему 4-х разрядного счётчика на базе ПЛИС Spartan 3E. Определить быстродействие схемы и затраченные ресурсы ПЛИС. – Реализовать схему 4-х разрядного сумматора чисел со знаком на базе ПЛИС Spartan 3E. Определить быстродействие схемы и затраченные ресурсы ПЛИС. – Реализовать схему 8-и разрядного регистра на базе ПЛИС Spartan 3E. Определить быстродействие схемы и затраченные ресурсы ПЛИС. – Реализовать схему сдвигового регистра с параллельной загрузкой на базе ПЛИС Spartan 3E. Определить быстродействие схемы и затраченные ресурсы ПЛИС. – Реализовать схему детектирования переднего фронта сигнала на базе ПЛИС Spartan 3E. Определить быстродействие схемы и затраченные ресурсы ПЛИС. <p>Подготовить проектную документацию: RTL-код и файл ограничений (топологических и временных) для реализации проекта на базе ПЛИС для следующих проектов:</p> <ul style="list-style-type: none"> – Восьмиразрядная схема сдвига с управляющим входом, определяющим направление сдвига. – Приоритетный шифратор 8 в 3 – Преобразователь двоичного кода в двоично-десятичный – 4-х разрядный сумматор чисел с плавающей точкой. – 8-и разрядный FIFO буфер – 4-х разрядный ШИМ – Сторожевой таймер – Схема стека – Арифметико-логическое устройство – Регистровый файл – Схема деления
<p>ОПК-4 Способен разрабатывать и применять специализированное программно-математическое обеспечение для проведения исследований и решения инженерных задач</p>		
<p>ОПК-4.1</p>	<p>– Применяет методы расчета, проектирования, конструирования и модернизации радиотехнических</p>	<ul style="list-style-type: none"> – Уровни научного исследования. – Какие эмпирические методы исследования вы знаете. – Какие теоретические научные

	<p>устройств и систем с использованием систем автоматизированного проектирования и компьютерных средств</p>	<p>исследования вы знаете.</p> <ul style="list-style-type: none"> – Что такое наблюдение? Каким требованиям должно удовлетворять научное наблюдение? – Что такое сравнение? Каковы результаты сравнения? – Что такое измерение? Какие требования предъявляются к проведению измерений? Каковы основные параметры измеряемой величины? Что такое погрешность и точность измерений? – Что такое научный эксперимент? Каковы преимущества эксперимента по сравнению с пассивным измерением? Привести пример научного эксперимента. – Что такое абстрагирование? Приведите пример отождествления в науке. – Что такое изолирование как вид абстрагирования? Приведите пример. – Многоэтапное абстрагирование при проектировании СБИС. Переход с кремниевого уровня на транзисторный. – Многоэтапное абстрагирование при проектировании СБИС. Переход с транзисторного уровня на вентиляный. – Многоэтапное абстрагирование при проектировании СБИС. Регистровый уровень абстрагирования. – Многоэтапное абстрагирование при проектировании СБИС. Системный уровень абстрагирования. – В чём состоит метод анализа и синтеза в науке? – Анализ и синтез в цифровой обработке сигналов. – Анализ и синтез на примере теории четырёхполюсников. – Анализ и синтез устройств цифровой электроники. – Что такое моделирование. Какие требования предъявляются к модели объекта? – Что такое Spice модель?
ОПК-4.2	<p>– Использует современные программные средства моделирования, оптимального проектирования и конструирования радиотехнических устройств и систем различного функционального назначения</p>	<ul style="list-style-type: none"> – Что такое первичные документы и издания? – Какие научно-технические документы относятся к непубликуемым? – Какие документы относятся к вторичным? – Какие наукометрические системы вы знаете? – Что такое индекс Хирша? – Структура DOI? – Структура УДК?

		<ul style="list-style-type: none"> – Порядок проведения патентного поиска? – Синтаксис расширенного поиска в патентных базах? – К каким разделам международной патентной классификации относятся изобретения в области электроники? – Формы научного знания. Примеры научных теорий. – Какие виды научных исследований вы знаете? – Критерии определения актуальности научного исследования? – Постановка цели и задач исследования (на примере). – Критерии определения научной новизны результатов исследования? – Что значит практическая значимость результатов исследования или предложенных технических решений?
--	--	---

б) Порядок проведения промежуточной аттестации, показатели и критерии оценивания:

Промежуточная аттестация по практике «Учебная - научно-исследовательская работа (получение первичных навыков научно-исследовательской работы)» включает теоретические вопросы по материалам отчёта, позволяющие оценить уровень усвоения обучающимися знаний, и практические задания, выявляющие степень сформированности умений и владений, проводится в форме зачёта.

Показатели и критерии оценивания зачёта:

- на оценку **«зачтено»** – обучающийся демонстрирует высокий или средний уровень сформированности компетенций: основные знания, умения освоены, но допускаются незначительные ошибки, неточности, затруднения при аналитических операциях, переносе знаний и умений на новые, нестандартные ситуации.
- на оценку **«не зачтено»** – обучающийся демонстрирует знания не более 20% теоретического материала, допускает существенные ошибки, не может показать интеллектуальные навыки решения простых задач.